

摘要

无线通信系统的蓬勃发展、个人数据通信的迅速增长推动了低成本、低功耗无线收发系统的研究与开发。同时集成电路工艺的不断进步，器件特征频率的持续提高，也使得无线收发系统中大部分电路的单片集成成为可能。本文主要研究的 LC 压控振荡器是射频收发机前端的核心电路，其作用是在尽可能少引入相位噪声的条件下为混频器和分频器提供本振信号，其性能优劣对收发机系统有很大影响。压控振荡器通常作为射频通信系统上变频和下变频的本地振荡器。现代通信系统中不断增加的带宽需求对本地振荡器的振荡信号频谱纯度提出了更加严格的要求。为了减小因频谱不纯对接收机或发射机产生不良影响，要求本地振荡器具有很低的相位噪声。另一方面，由于振荡器是一个非线性时变系统，因此对其进行相位噪声分析是一个难题。实际设计中通常借助仿真工具进行参数扫描，找出各个元件值的最优组合。但这样的过程缺乏理论依据的支持。

本文采用 CMOS 工艺和 SiGe BiCMOS 工艺设计应用于无线通信系统的 LC 压控振荡器，并针对振荡器的相位噪声做了比较系统的分析，整理出了一种适用于工程实践的优化方法。最后在理论分析的基础上设计了应用于不同无线通信系统的三块 VCO 芯片。文中相位噪声分析方法是基于 Hajimiri 提出的线性时变 (linear time variant, LTV) 模型进行的。LTV 模型提供了一个比较准确的分析相位噪声的方法，但存在脉冲敏感度函数 (impulse sensitive function, ISF) 不易获得的问题，影响了它的广泛应用。本文总结出简单求解 ISF 函数的方法。通过对振荡器电路的一次瞬态仿真即可得到 ISF 函数的数值解，或者更简单地，近似振荡波形为理想正弦波，通过正弦函数得到 ISF 函数的解析解。再通过计算就可以得到电路的相位噪声。接下来将 LTV 模型应用于不同工艺和结构的振荡器电路，如 CMOS 振荡器、双极性振荡器、LC 差分负阻振荡器和 Colpitts 振荡器，使相位噪声的分析有了理论依据。在相位噪声的分析过程中，用变量表示需要优化的电路参数。计算过程中使用 ISF 函数的解析解，把相位噪声表示为元件参数的函数，完成了相位噪声的优化过程。由于在相位噪声的优化过程中通常不需要找到最小的相位噪声值，而更希望得到以电路参数表示的相位噪声函数的解析式或曲线，本文进一步简化了线性时变模型的分析方法，在相位噪声的计算过程中以噪声载波功率比为函数，电路参数为自变量，简化了计算过程，得到相位噪声函数的解析式并做出函数曲线，依据函数解析式或曲线找到某电路参数理论上的最优值，从而完成优化过程。在此指导下进行电路设计可以达到事半功倍的效果。文中具体给出了 CMOS LC 差分负阻振荡器中 MOS 管宽长比和谐振腔电感值的优化过程以及双极性 Colpitts 振荡器中电容分压比的优化过程。

论文第一章介绍了课题背景和压控振荡器的研究现状。由于半导体材料和器件是集成电路电路设计的基础，本论文设计的压控振荡器采用 CMOS 和 SiGe BiCMOS 工艺。因此，在第二章详细介绍这两种工艺，列举了两种工艺的特点和主要器件的参数指标，并分析 MOS 晶体管和 SiGe HBT 晶体管的噪声模型。第三章分析了振荡器的工作原理，尤其是对电压偏置型 LC 差分负阻振荡器和 Colpitts 振荡器作了详细分析，总结了这两类振荡器的一般分析方法。由于相位噪声是振荡器的一个重要性能指标，第四章对相位噪声做了详细研究。首先分析了相位噪声的产生机理，推导出压控增益与相位噪声间的关系。接着论述了通信系统中相位噪声与信噪比的关系以及锁相环中的相位噪声。最后介绍了相位噪声分析中的常用模型并对它们的优劣进行了比较。着重分析了 Leeson 模型和 Hajimiri 提出的线性时变模型。对于线性时变模型中冲击敏感度函数不易获得的问题，整理出了简单实用的求解方法。通过对振荡器电路的一次瞬态仿真得到 ISF 函数的数值解，或者更简单的近似振荡波形为理想正弦波，通过正弦函数得到 ISF 函数的解析解。第五章和第六章将相位噪声分析方法应用于具体的电路设计，给出了参数优化的方

法，并在电路实践中得到验证。第五章采用 0.18- μm CMOS 工艺设计了两个电压偏置型 LC 差分负阻振荡器，应用于 DVB-T 接收机。设计过程中对相位噪声进行了优化。先后将 MOS 晶体管宽长比和谐振腔电感值作为设计变量，应用线性时变模型推导出相位噪声与设计变量之间的函数关系，从理论上给出相位噪声性能最优的元件参数取值范围。鉴于优化过程中通常不需要找到最小函数值，而更希望得到以参变量表示的解析式或曲线，推导过程中以噪声载波功率比代替了相位噪声。为进一步简化推导过程，针对电路特点按晶体管工作状态细分电路工作区域，这样避免了大量积分运算，尽可能以简单的比例形式得到相位噪声与设计变量间的函数关系。芯片设计在理论分析的指导下进行。最后测试结果表明，窄频带 VCO 的振荡频率范围为 1150~1210 MHz，相位噪声为 10kHz 频偏处 -89 dBc/Hz，核心电路功耗 7.7 mW，50- Ω 负载阻抗上的单端输出功率 -3 dBm。另一块宽频带 VCO 的振荡频率范围 1173~1900 MHz，相位噪声为 10kHz 频偏处 -83 dBc/Hz，核心电路功耗 15.8 mW，50 Ω 负载阻抗上的单端输出功率 -8 dBm。第六章采用 0.35 μm SiGe 工艺设计 Colpitts 振荡器，应用于 ISM (Industrial Scientific and Medical) 波段的集群通信系统。设计过程中以相位噪声为优化目标，Colpitts 振荡器的电容分压比作为设计变量。双极性晶体管的指数率特性使计算过程较为繁琐，文中采用 Bessel 函数简化计算过程。对电路中不同的噪声源，电容分压比的最优值并不相同，文中分别作了计算。电路设计时按照各噪声源的影响大小选择合适的电容分压比，使总相位噪声最小。最后在理论分析的指导下进行 VCO 芯片设计。测试结果表明，VCO 振荡频率 340~400 MHz，10kHz 频偏处相位噪声 -91 dBc/Hz。核心电路功耗 33 mW，50- Ω 负载阻抗上的单端输出功率 -2.5 dBm。

关键词：LC 压控振荡器；相位噪声；线形时变模型；LC 交叉耦合振荡器；Colpitts 振荡器；频率综合器

Abstract

The quick development in wireless communications and the explosive growth of personal data communications have driven the research and development of wireless transceivers. Meanwhile, the progress in technologies and the increase of transition frequency of active devices make the monolithic realization of most circuit block in wireless communication system become possible. The object studied in this thesis is the LC-tuned voltage controlled oscillators (VCOs). As main blocks of RF transceivers, their function is to produce stable local oscillator signals for mixers and frequency dividers while introducing as less phase noise as possible. VCOs are common functional blocks in modern RF communication systems and generally used as local oscillators for up- and down-converting of the signal frequency. Due to the ever-increasing demand for bandwidth, very stringent requirements are placed on the spectral purity of VCOs. A low phase noise is always required to avoid degeneration the mixer converted signal by close interfering tones. On the other hand, an oscillator is a non-linear time-variant system. It is difficult to analyze the phase noise. In practice, optimized parameters are found by simulation tools through parameter sweeping. But the optimization progress is lack of theory support.

In this thesis, an RF CMOS and a SiGe BiCMOS technology are used to design the LC VCOs. The phase noise is analyzed systematically, and a set of optimization method fit for engineering is given. At last, based on the theoretical analysis, three VCO chips for different wireless systems are designed. The phase noise analysis method in this thesis is based on the linear time variant (LTV) model proposed by Hajimiri. The LTV model is a quite accurate method for analyzing phase noise. But the impulse sensitive function (ISF) is difficult to calculate, what suppresses the application of LTV models. Simple methods are summed up for ISF calculation. ISF numerical results can be got by circuit transient simulation once, or its formula results can be got with sine function if the oscillating waveform is considered as an ideal sine wave. Then, the circuit phase noise can be calculated easily. Next, the LTV model is applied to the VCO circuits with various technologies and various structures, such as CMOS oscillators, bipolar oscillators, LC cross-coupled oscillators and Colpitts oscillators. The phase noise analysis is then carried out based on the theories. In the phase noise analyzing, variables will be used to substitute for the optimized circuits' parameters, and the results obtained from the ISF formula will be used in calculation. Thus, the phase noise can be expressed as a function of circuits' parameters. This is the phase noise optimization. In the optimization, the minimum phase noise is not always needed, but the phase noise analytical formula or plotting curves depend on circuits parameters are desired. In this paper, the analysis method of LTV model was simplified. Taking noise power carrier ratio as function and circuits' parameters as self variable, the calculation was simplified. The phase noise analytical formulas were got and their curves were plotted. The theoretical optimized results of circuits' parameters were found from the functions and curves. These complete the optimization progress. Circuits' designs become more efficient under the instruction of the optimization. In this paper, concrete optimizing progress were given, including the optimization of the MOSFETs' width-length ratio and the tank inductors' value in CMOS LC cross-coupled oscillators and the optimization of capacitors ration is bipolar Colpitts oscillators.

In Chapter I the background and the current situation of oscillators' researching will be introduced. The materials and devices of semiconductors are the base of integrated circuit

design. The oscillators in the thesis are designed in different CMOS and SiGe BiCMOS technologies which will be presented in Chapter 2. The characteristics of the technologies and main devices are listed, and noise models of the MOSFETs and SiGe HBT transistors are analyzed. The oscillation theories are studied in Chapter 3, especially for voltage-biased LC cross-coupled VCOs and Colpitts VCOs. General analytical methods of two kinds of VCOs are summarized. As the most important parameter of a VCO, the phase noise will be analyzed in detail in Chapter 4. At first, the phase noise mechanism is studied. The relationship between the phase noise and the frequency-voltage gain is deduced. Next, the relationship between the phase noise and the signal noise ratio in communication systems and phase noise in phase locked loops (PLLs) are studied. At last, the commonly used phase noise models are introduced and compared. The Leeson model and the LTV model proposed by Hajimiri are emphasized. To solve the problems of the difficulty in calculating ISF in LTV model, simple methods are summed up. ISF numerical results can be got by applying transient simulation once to oscillator circuits. And ISF formula results can be got from sine functions if the oscillating waveform is considered as an ideal sine wave. In Chapter 5 and 6 the phase noise analysis methods will be utilized in the circuits design. The device parameters will be optimized, and the method will be validated through circuits' realization. In Chapter 5, two voltage-biased LC cross-coupled VCOs for DVB-T transceivers are designed in a 0.18- μm CMOS technology. The phase noise is optimized in design procedure. Regard MOSFETs width-to-length ratio and the tank inductor value as variables, respectively, the functional relationships between the phase noise and the design variables are deduced. The theoretical optimized parameter value range are found out. Because the minimum phase noise is not always needed in optimization, and the phase noise analytical formula or plotting curves depend on circuits parameters are desired, the phase noise is substituted by noise-to-carrier ratio. To simplify the calculation, the working region will be splitted into several sub-ranges according to transistor working condition. Thus, a lot of integrations are avoided, and the phase noise function upon design variables can be expressed as simple proportion format. The circuits design will be made according to the instruction of theoretical analysis. The measured results show that the narrow band VCO, with a frequency range of 1150~1210 MHz, a phase noise of -89 dBc/Hz at 10kHz offset, a 7.7-mW power dissipation and a -3 dBm single-port output power at 50- Ω load. The other VCO is of wide band, with a frequency range of 1173~1900 MHz, a phase noise of -83 dBc/Hz at 10kHz offset, a 15.8 mW power dissipation, and -8 dBm single-port output power at 50- Ω load. In Chapter 6, a Colpitts VCO designed in a 0.35- μm SiGe BiCMOS technology and for ISM (Industrial Scientific and Medical) system will be described. Regarded the phase noise as optimization object, the capacitance ratio of the Colpitts oscillator will be defined as variable. The exponential characteristic of bipolar transistors make calculation complex. Thus, the Bessel function will be used to simplify the calculation. For different noise sources in the circuit, the optimized capacitance ratio varies. This thesis calculates them one by one, selects an appropriate value according to the contribution of each noise source, and makes the overall phase noise minimum. The VCO design is according to the instruction of theoretical analysis. The measured results show that the frequency range is 340~400 MHz, the phase noise is -91 dBc/Hz at 10kHz offset, the power dissipation is 33 mW, and the output power on 50- Ω load is -2.5 dBm.

Key words: LC VCO; phase noise; LTV model; LC cross-coupled VCO; Colpitts VCO; frequency synthesizer

东南大学学位论文独创性声明

本人声明所呈交的学位论文是我个人在导师指导下进行的研究工作及取得的研究成果。尽我所知，除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得东南大学或其它教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示了谢意。

研究生签名：郭雪锋 日期：2009.3.26

东南大学学位论文使用授权声明

东南大学、中国科学技术信息研究所、国家图书馆有权保留本人所送交学位论文的复印件和电子文档，可以采用影印、缩印或其他复制手段保存论文。本人电子文档的内容和纸质论文的内容相一致。除在保密期内的保密论文外，允许论文被查阅和借阅，可以公布（包括刊登）论文的全部或部分内容。论文的公布（包括刊登）授权东南大学研究生院办理。

研究生签名：郭雪锋 导师签名：王尧 日期：2009.3.26

第1章 引言

压控振荡器 (Voltage Controlled Oscillator, VCO) 作为频率源, 是大多数电子系统必不可少的组成部分, 更是无线通信系统的核心电路之一。它通常应用于锁相环系统中, 给收发机提供稳定的本地载波信号。本章首先提出课题背景, 接下来介绍 LC 压控振荡器的研究现状, 最后给出论文的主要内容和组织结构。

1.1 课题背景

近十年以来, 信息通信领域中发展最快、应用最广的就是无线通信技术。在移动中实现的无线通信又通称为移动通信, 人们把二者合称为无线移动通信。这一应用已深入到人们生活和工作的各个方面。其中第三代移动通信 (3G)、无线局域网 (WLAN)、超宽带 (UWB)、蓝牙、宽带卫星系统、数字电视广播 (DVB) 等都是 21 世纪最热门的无线通信技术的应用。因此, 设计性能优越, 成本低廉的射频通信芯片具有非常广阔的市场前景。随着集成电路工艺技术的不断进步, 越来越多的射频单元电路, 如低噪声放大器、混频器、压控振荡器、功率放大器等等, 能够集成到单片收发机芯片上, 加上基带信号处理芯片早已能够在硅基芯片上实现, 使整个接收系统的单片集成成为可能。

典型射频 (Radio Frequency, RF) 前端收发机模块图示于图 1-1。混频器 (Mixer) 和本振 (Local Oscillator, LO) 模块将射频信号下变频为中频信号或者将中频信号上变频为射频信号。由于中频频率通常固定, 信道选择通过改变本振频率实现。

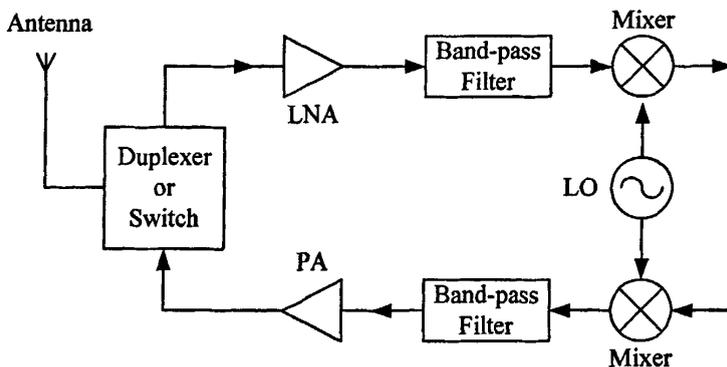


图 1-1 典型射频前端接收机简化模块图

本振电路通常用锁相环 (Phase Locked Loop, PLL) 实现。锁相环的作用是将压控振荡器产生的输出信号与一个高稳定的晶振信号同步, 一般由 VCO、低通滤波器 (Low Pass Filter, LPF)、鉴频鉴相器 (Phase Frequency Detector, PFD) 和分频器 (Frequency Divider, FD) 组成, 见图 1-2。因为锁相环实现频率传输和信道选择, 它的频谱纯度影响整个无线传输系统的性能。锁相环的带内 (环路带宽之内) 相位噪声来自其组成的各个模块, 带外 (环路带宽之外) 相位噪声主要来自 VCO。因此锁相环的输出频谱纯度很大程度上取决于 VCO。

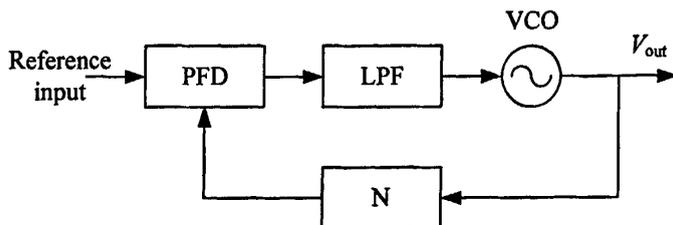


图 1-2 典型锁相环简化模块图

无线通信用户数量的增长需要更加有效地利用有限的频谱资源。而无线收发机中本振模块的频谱纯度决定了信道与用户数量的上限。接收机中本振模块的相位噪声限制了邻近信道存在强干扰情况下的微弱信号检测能力，也就是接收机的选择性、灵敏度和动态范围。发射机本振模块的相位噪声导致了传输信道外的能量泄露。因此现代无线通信系统需要高性能的本振模块，主要是低相位噪声的 VCO^[1]。

1.2 LC 振荡器研究现状

振荡器电路的实现方式主要有环形振荡器和 LC 振荡器。环形振荡器的频率调节范围一般较大，但由于其相位噪声性能比 LC 振荡器差很多，故而在对频谱纯度要求较高的无线通信领域很少采用。

传统的 VCO 是独立模块，在 PCB (Printed Circuit Board) 上与锁相环电路连接起来。这样的 VCO 通常用薄金属皮包封，以隔离外界噪声与它的相互影响。伴随无线通信技术快速发展的是用户对无线通信产品小型化和廉价的需求。随着 CMOS 工艺最小特征尺寸接近纳米数量级以及硅基上宽带隙能级 SiGe 的出现，有源器件的频率特性已经非常优秀，使得硅基单片收发机成为解决这一需求的最好途径^[2,3]。

1.2.1 片上无源元件

LC VCO 使用的两个重要无源元件是电感和可变电容。

片上螺旋电感最主要的问题在于受各种寄生效应的影响，品质因数不高。这些寄生效应主要有：第一，金属线的高频趋肤效应和邻近效应造成串联电阻的急剧增加；第二，金属对硅衬底的寄生电容降低了电感的自谐振频率；第三，磁场在硅衬底中形成的涡流降低了电感感值，且增加了串联损耗电阻。为了提高高频段上的电感 Q 值，近十年间研究者提出了很多的解决办法，例如，采用多层金属并联降低串联电阻；地屏蔽层减少电场在硅衬底上的损耗；差分电感等等^[4]。

可变电容作为可调元件广泛应用于射频压控振荡器的谐振电路中。CMOS 工艺中实现可变电容主要有四种结构：PN 结电容、普通 MOS 管电容、反型 MOS 管电容和累积型 MOS 管电容。PN 结电容的 Q 值较高，多在 20 或者更多，但是随着频率升高会逐渐变差，并且其电容变化范围较小，调谐频率范围较小。按照源极 (S)、漏极 (D) 以及衬底 (B) 的不同连接方法，MOS 管有不同的工作模式。目前较多适用的是累积型 MOS 管 (A-MOS)，可以拥有很高的 Q 值和变化范围^[5]。

1.2.2 相位噪声

相位噪声是 VCO 的一个重要参数。在对 LC VCO 不断深入的研究过程中，振荡器相位噪声产生机制和计算理论不断发展完善，为设计低相位噪声的压控振荡器提供了理

论指导。第一种著名的相位噪声模型是 Leeson 模型^[6]。它是一个半经验模型，是基于可调谐振荡器线性时不变 (Liner Time Invariant, LTI) 假设的。Lesson 模型可准确地预测振荡器的相位噪声行为，而且数学表达式非常简单，因此得到了广泛应用。但 Leeson 模型中包含有一个试验参数 F ，它需要进行实际测量后拟合得到，因此它不能预测振荡器的相位噪声性能，这是 Leeson 模型最大的问题。第二种相位噪声理论由 Razavi 等人提出，他们将振荡器等效为一个线性时不变系统，然后用正弦电压信号等效噪声信号源注入到电路中的电压节点上^[1]。这种方法在频偏较大的频率上计算比较准确，但不适合频偏较近的 $1/f^3$ 特性区域。第三种方法是 Hajimiri 等人提出的，是在线性相位时变系统的假设条件下，将噪声源看作一个冲击电流源，求输出的相位响应函数^[7,8]。这种方法由于采用谐波的互相混频调制的机制，在整个频域上都比较准确。

随着对压控振荡器的相位噪声产生机理认识的逐渐深入，人们提出了大量降低相位噪声的方法，其中具有代表性的技术是噪声滤波技术、闪烁噪声降低技术。这些技术的应用使得 CMOS 工艺实现的压控振荡器的相位噪声特性得到极大改进，能够与双极性工艺甚至分立器件相当。

1.2.3 宽带振荡器

宽频带接收机系统要求本振模块的调谐范围很大，如数字电视调谐器 (DTV Tuner) 要求调谐范围达到 50% (1~2 GHz)，仅靠可变电容已无法实现。如何增加调谐频率带宽是压控振荡器研究的一个热点。在标准 CMOS 工艺上实现宽带振荡器主要有三种方法：开关调谐电容结构^[9]，开关调谐电感结构^[10]和多个窄带压控振荡器组合结构^[11]。第一种方法比较常用。它是在谐振腔上并联带开关的电容，开关用 MOS 管实现。通过并入谐振腔电容大小不同分为几个频段，每个频段内通过可变电容连续调节频率。后两种方法多用了电感，造成芯片面积大，成本增加，较少采用。

1.2.4 低功耗振荡器

许多无线通信系统 (如 GSM) 中的收发机需要低功耗设计来延长电池的使用寿命。然而低电压限制了信号幅度，导致系统信噪比性能恶化。对振荡器而言，载波功率降低会恶化相位噪声。如何在保证性能的情况下进行低功耗设计是振荡器的一个研究热点。目前的解决方法有采用非标准工艺^[12]，采用高 Q 值片外谐振腔元件^[13]和变压器反馈压控振荡器 (Transformer-Feedback Voltage Controlled Oscillator, TF-VCO)^[14]。非标准工艺中晶体管的阈值电压很低，能够在低电压下工作。用键合线电感或片外电感替换损耗大的硅基片上电感可以减少能量消耗。最后一种方法采用标准 CMOS 工艺设计，即使在电源电压低于器件阈值电压，也能保证模块的优良性能。变压器反馈振荡器的输出信号摆幅超出了电源电压和地，提高了载波功率，优化了相位噪声。变压器反馈也提高了振荡器的有载 Q 值，表现出周期稳定的噪声特性，优化了相位噪声。

1.2.5 正交输出振荡器

低中频 (Low IF) 抑制镜像结构和零中频 (Zero IF) 结构的全集成接收机要求本机振荡器提供正交信号。振荡器产生正交输出的方法主要有三种：二分频法，RC-CR 相移网络法和正交耦合振荡器法。二分频法就是设计一个二倍频的全差分振荡器，然后通过二分频电路产生四路相互正交的信号。该方法缺点是相位误差大，功耗大，很难保证输出信号的 50% 占空比，一般情况下很少采用。RC-CR 相移网络法是指全差分振荡器的振荡波形通过 RC-CR 相移网络完成 90° 相移，产生相互正交的四路信号。该方法无法保证两路正交信号的相位精度，且功耗消耗太大。正交耦合振荡器通过两个振荡频率相同的振荡器之间的相互耦合，迫使两个振荡器的相位保持 90° 的相移，这样就能够得到四

路相互正交的振荡信号。该方法是目前 CMOS 工艺上实现全集成正交输出振荡器的最可行的办法^[4]。

1.3 论文组织

本论文对射频 LC 压控振荡器的相位噪声理论及其实现进行了系统的分析和研究，论文的具体组织结构如下：

第二章“集成电路工艺”介绍了本文要用到的 CMOS 和 SiGe 工艺。结合振荡器的具体应用，分析比较相关元件的主要特性，从而能够在工艺库中选出最合适的器件。

第三章“LC 压控振荡器”介绍了振荡器的工作原理，对 Colpitts 振荡器和交叉耦合振荡器进行具体的电路分析，得到振荡幅度与振荡频率的计算方法。分析的过程对这两种振荡器的设计具有指导作用。

第四章“相位噪声”介绍了相位噪声理论及其对通信系统的影响，介绍了相位噪声分析的常用模型——Leeson 模型和 Hajimiri 线形时变模型。对于线形时变模型，总结了冲击敏感度函数 (ISF) 的计算方法，找出简便获得 ISF 函数的途径，为线性时变模型的具体应用扫清障碍。

第五章“CMOS VCO 优化设计”介绍了两个 CMOS 工艺差分负阻结构 VCO 的设计实例，一个为 1.18-GHz 窄频带 VCO，一个为 1.2~1.9-GHz 宽频带 VCO。将线性时变模型具体应用于 CMOS 压控振荡器，计算出振荡器的相位噪声，根据计算结果给出优化设计方法。文中展示的相位噪声计算与优化的方法对 CMOS 工艺振荡器设计具有重要的指导意义。

第六章“SiGe 工艺振荡器”介绍了采用 SiGe BiCMOS 工艺的双极型 Colpitts 压控振荡器的设计实例。将线性时变模型具体应用于双极型压控振荡器。给出相位噪声的计算方法，并根据计算结果对某些参数进行优化。其中相位噪声的计算过程对双极型振荡器设计具有重要的指导意义。

第七章对全文工作进行总结。

参考文献

- [1] Razavi B. A study of phase noise in CMOS oscillators [J]. IEEE Journal of Solid-State Circuits, 1996, 31(5):331-343
- [2] Rofougaran A, Chang G, Rael J J, et al. A single-chip 900-MHz spread-spectrum wireless transceiver in 1- μm CMOS. I. Architecture and transmitter design [J]. IEEE Journal of Solid-State Circuits, 1998, 33(4):515-534
- [3] Rofougaran A, Chang G, Rael J J, et al. A single-chip 900-MHz spread-spectrum wireless transceiver in 1- μm CMOS. I. Receiver design [J]. IEEE Journal of Solid-State Circuits, 1998, 33(4):535-547
- [4] 唐长文. 电感电容压控振荡器[D]: [博士学位论文]. 上海: 复旦大学, 2004
- [5] Andreani P, Mattisson S. On the use of MOS varactors in RF VCOs [J]. IEEE Journal of Solid-State Circuits, 2000, 35(6):905-910
- [6] Leeson D B. A simple model of feedback oscillator noises spectrum [J]. IEEE

- Proceedings, 1966, 54(2):329-330
- [7] Hajimiri A, Lee T H. A general theory of phase noise in electrical oscillators [J]. IEEE Journal of Solid-State Circuits, 1998, 33(2):179-194
 - [8] Hajimiri A, Lee T H. Corrections to “A general theory of phase noise in electrical oscillators” [J]. IEEE Journal of Solid-State Circuits, 1998, 33(6):928-1928
 - [9] Kral A, Behbahani F, Abidi A A. RF-CMOS oscillators with switched tuning [J]. IEEE Custom Integrated Circuits Conference, 1998, 555-558
 - [10] Herzel F, Erzgraber H, Ilkov N. A new approach to fully integrated CMOS LC-oscillators with a very large tuning range [J]. IEEE Custom Integrated Circuits Conference, 2000, 573-576
 - [11] 宋莹莹, 孙文, 唐守龙, 等. 用于数字电视调谐器的宽带 CMOS VCO 设计[J]. 固体电子学研究与进展, 2007, 27(1):79-94
 - [12] Harada M, Tsukahara T, Kodate J, et al. 2-GHz RF front-end circuits in CMOS/SIMOX operating at an extremely low voltage of 0.5V [J]. IEEE Journal of Solid-State Circuits, 2000, 35(12):2000-2004
 - [13] Porret A, Melly T, Python D et al. An ultralow-power UHF transceiver integrated in a standard digital CMOS process: architecture and receiver [J]. IEEE Journal of Solid-State Circuits, 2001, 36(3):452-466
 - [14] Kwok K, Luong H C. Ultra-low-voltage high-performance CMOS VCOs using transformer feedback [J]. IEEE Journal of Solid-State Circuits, 2005, 40(3):652-660

第2章 集成电路工艺

集成电路工艺的发展是集成电路产业发展的动力之一。集成电路工艺经过几十年的发展,已经能够提供多种半导体材料、不同特征尺寸的工艺和各种先进的器件供集成电路设计工程师采用。现在主要的集成电路工艺有基于硅基材料的双极型工艺和场效应晶体管工艺,基于 GaAs 的 MESFET 和 HEMT 工艺,基于 InP 的 HBT 工艺和基于 SiGe 的 BiCMOS 和 HBT 工艺。本章结合压控振荡器电路使用到的元件,介绍 CMOS 和 SiGe 工艺。

2.1 集成电路产业发展

1965 年英特尔 (Intel) 公司创始人 Gordon E. Moore 提出了集成电路发展的 Moore 定律^[1],几十年来集成电路一直按照这个规律发展,随着集成电路特征尺寸的逐渐减小,晶圆尺寸的日益增大,电路的集成度不断增加,集成电路产业中知识密集型的芯片设计已经比技术密集型的芯片制造重要。同时由于芯片特征尺寸的不断减小,工艺线的投资费用也越来越高。因此集成电路产业产生了分工即芯片设计和工艺制造分立,出现了专门从事芯片制造的代工厂 (Foundry) 和无生产线 (Fabless) 的芯片设计公司。

本课题中的电路设计运用了无生产线 (Fabless) 集成电路设计技术。无生产线集成电路设计是指在设计方本身没有集成电路生产线的情况下进行芯片设计,设计方只需配备相应的 EDA 软件和计算机就可以开展 IC 设计,后续的 IC 制造由芯片代加工商提供服务,运用无生产线集成电路设计的方式可以避免我国此前在工艺制造方面的弱势,利用境外先进的集成电路生产线工艺,充分发挥国内人才、智力资源的优势,完成具有自主知识产权的集成电路设计全过程。

通常,在半导体厂商的工艺线一次流片过程中,一个晶圆上只有一个集成电路的设计图形 (版图)。每次的流片量至少在 6~12 片晶圆,制造的芯片数量根据芯片和晶圆尺寸,可达到几千乃至几十万个,费用高达几十万元。而高校、研究所和一些小型企业多以教学、研究和测试为目的,通常每次只需几十个样片,不可能花巨资,冒大风险进行商业流片。于是许多发达国家和地区为了满足高校、研究所和小型设计企业的需要,促进人才的培养,在政府的支持下建立多项目晶圆 (Multi-Project-Wafer, MPW) 组织^[2,3]。其中非常成功并具有代表性的有美国的 MOSIS (MOS Implementation Service)、法国的 CMP (Circuit Multi Projects)、台湾的 CIC (Chip Implementation Center) 和韩国的 IDEC (Integrated Circuit Design Education) 等。在国家 863 计划、国家 211 工程、国家 985 工程、国家自然科学基金及教育部等 10 多个项目的支持下,东南大学射频与光电集成电路研究所经过 10 年努力,建立了射频、超高速与光电集成电路设计的硬件和软件环境;开辟了国内外射频、超高速与光电集成电路多项目晶圆 10 多条委托加工渠道;建立了多种集成电路工艺的器件模型、单元库和工艺设计套件;建立了一个功能齐全的射频、超高速与光电集成电路测试环境;研究了射频、超高速与光电芯片封装技术,最终建成了射频、超高速与光电集成电路无生产线设计平台^[4]。此平台的成功建立,使得大家有机会花较少的钱就能利用各种先进的生产工艺来实现并验证自己设计的电路,从而逐步赶上世界集成电路设计的水平。

2.2 CMOS 工艺

早期的 MOS 工艺只有 P 型或 N 型 MOS 晶体管。大约在 20 世纪 80 年代中期, 出现了既包含 N 型 MOS 又包含 P 型 MOS 的互补型 MOS, 即 CMOS 工艺。但其应用远不及双极性硅和 III/V 族化合物工艺。但 CMOS 晶体管只在开关转换时才产生功耗, 在被运用到数字电路中后极大地降低了功耗。而且研究人员也发现, 要降低 CMOS 工艺的特征尺寸(栅长)也相对容易。短短几年, 由于低功耗、低成本等显著优点, CMOS 工艺已经成为数字集成电路的主要工艺。后来考虑用 CMOS 工艺实现射频集成电路, 与采用同种工艺的基带电路集成在同一块芯片上, 实现在芯片系统 SOC (System On Chip), 大大促进了集成电路工业的发展。

近年来随着 CMOS 工艺特征尺寸不断降低, CMOS 工艺的特征频率 f_T 不断提高。对应于 0.35- μm 、0.25- μm 、0.18- μm 的 CMOS 工艺, 特征频率 f_T 大体为 12 GHz、20 GHz、50 GHz, 已经可以与双极性硅和 III/V 族化合物工艺的特征频率相比。 f_T 可以由下面的表达式给出

$$f_T = \frac{1}{2\pi} \frac{g_m}{C_{gs}} = 1.5 \frac{\mu_n}{2\pi L^2} (V_{GS} - V_{TH}) \quad (2-1)$$

上式是从长沟道 MOS 晶体管模型的平方率公式推得的, 若考虑短沟道效应, 则 MOS 管的 f_T 大体上与 $1/L$ 成正比。即使如此, CMOS 工艺仍然比 Si BJT 和 GaAs 工艺有更高的性价比, 而且这一趋势还在继续。特征尺寸减小, MOS 管的工作电压也随之降低。

另外, 工艺的诸多改进也提高了 CMOS 工艺模拟电路的性能: (1) 提高有源器件的隔离度; (2) 利用钛合金降低多晶硅和 N 型、P 型有源区的电阻率, 降低引线电阻; (3) 提高无源器件的品质因数, 例如将顶层金属加厚等。同时, CMOS 工艺相对其它工艺容易获得, 而且通过多项目晶圆机构, 高校、研究所和中小型公司能够获得价格可以承受的工艺流片服务。

本课题采用台积电 (TSMC) 0.18- μm 标准 CMOS 工艺设计了 VCO, 应用于数字电视地面广播 (Terrestrial Digital Video Broadcasting, DVB-T) 接收机系统本振模块。接下来介绍工艺库中的元件性能及模型。

2.2.1 有源器件

表 2-1 列出了 TSMC 0.18- μm 标准 CMOS 工艺的一些特征参数^[5]。该工艺提供两类 CMOS 晶体管: 混合信号晶体管 (mixed-signal transistor) 是一类不采取特殊隔离的纯晶体管, 特点是占用芯片面积小, 晶体管与其它器件之间连线短; 而射频晶体管 (RF transistor) 的衬底接地, 晶体管周围增加了射频隔离环, 以减小外界对晶体管的干扰。这两类 CMOS 晶体管为电路设计者优化不同用途的电路提供了选择的可能。两类晶体管的版图示于图 2-1。实践结果表明^[6], 对相同的电路, 由于射频晶体管较混合信号晶体管有更好的抗干扰和衬底噪声隔离性能, 采用射频晶体管构成的振荡器具有更好的相位噪声特性。因此在本文电路设计中采用射频晶体管。

表 2-1 TSMC 0.18- μm 标准 CMOS 工艺的一些特征参数

最小栅长/ μm	f_T/GHz	工作电压/V	金属层数
0.18	49	1.8/3.3	6

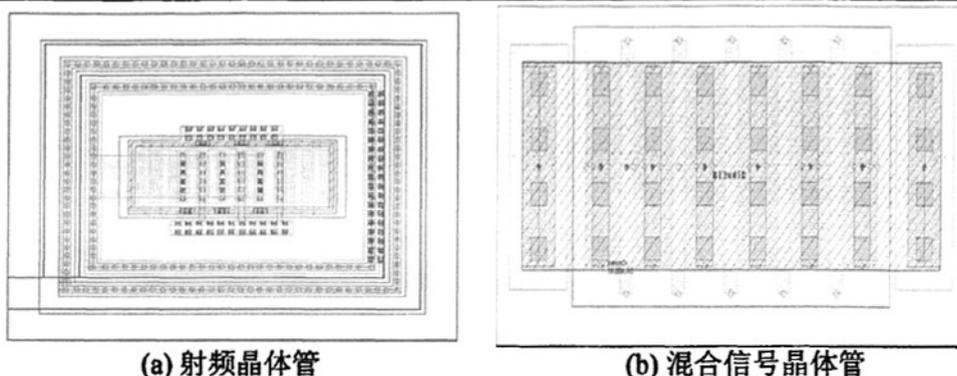


图 2-1 NMOS 晶体管版图

在振荡器电路中，有源器件需要提供一定的小信号跨导增益 g_m 才能补偿负载上的能量消耗，保证振荡器稳定振荡。晶体管在振荡周期的大部分时间工作在饱和区，饱和区的小信号跨导增益为

$$g_m = \mu C_{ox} (W/L)(V_{GS} - V_{TH}) = \sqrt{2\mu C_{ox} (W/L) I_{DS}} \quad (2-2)$$

其中 μ 是载流子迁移率， C_{ox} 是单位面积的栅氧化层电容。由上式看出 g_m 随偏置电流的增加而增加。基于电路功耗的考虑，偏置电流不能无限增加，因此在提供足够 g_m 的情况下，偏置电流应尽量小。图 2-2 给出跨导增益 g_m 和跨导效率 g_m/I_{DS} 随晶体管偏置电流的变化曲线，仿真中使用的晶体管宽长比设为 10，仿真频率 1 GHz。从图中看出，偏置电流的增加使跨导增益 g_m 增加，但却减小了跨导效率，因此偏置电流的选择应该有一个比较恰当的值。

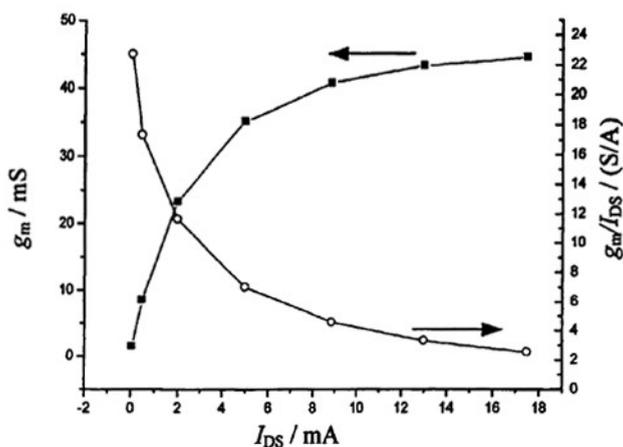


图 2-2 晶体管的跨导增益和跨导效率

有源器件是电路中的一个主要噪声源，振荡器的相位噪声很大一部分来自有源器件。图 2-3 是 MOS 管的小信号噪声等效电路^[7]，其中 $\overline{i_n^2}$ 表示沟道电阻热噪声和闪烁噪声。沟道电阻热噪声是 MOS 管的主要噪声源。闪烁噪声又叫 $1/f$ 噪声，随频率的升高而降低，在低频处最明显。

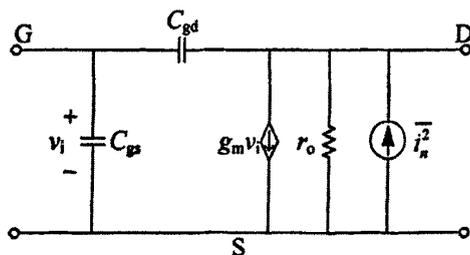


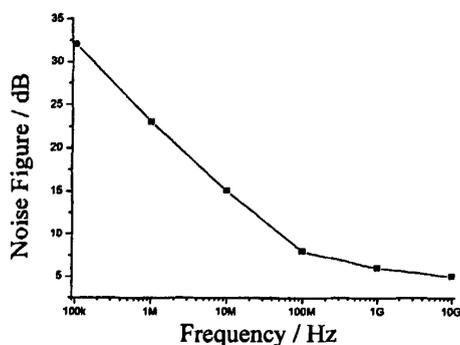
图 2-3 带噪声源的 MOS 管小信号等效电路

振荡器电路中，闪烁噪声影响振荡器的近载波相位噪声。 $\overline{i_n^2}$ 的频谱密度由下式计算

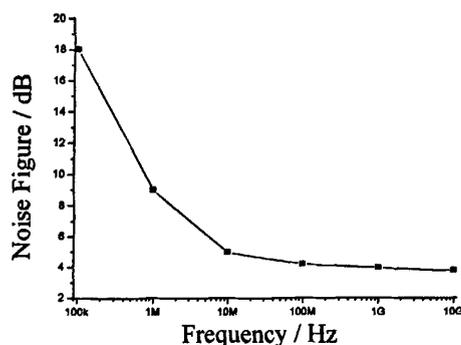
$$\overline{i_n^2} = 4kT\gamma g_m \Delta f + KF \cdot \frac{I_{ds}^{AF}}{C_{ox} L_{eff}^2} \cdot \frac{1}{f^{EF}} \Delta f \quad (2-3)$$

其中 k 为玻尔兹曼常数， T 是绝对温度， g_m 是跨导，对于短沟道器件， γ 取 2.5~3。 KF ， AF ， EF 是闪烁噪声模型参数，可以从工艺文件查得， L_{eff} 是有效栅长。从式(2-3)中看到，沟道电阻热噪声与跨导增益 g_m 成正比，因此在保证电路正常工作的条件下， g_m 越小，电路的噪声特性越好。

闪烁噪声对相位噪声的影响一般用 $1/f$ 噪声拐角频率度量，一般来讲，这个频率越低，闪烁噪声对相位噪声的影响就越小，而 CMOS 器件的 $1/f$ 噪声拐角频率一般要高于双极性器件。但振荡器设计中可以通过调整振荡波形的对称性最大限度地降低闪烁噪声对相位噪声的影响^[8]。通过噪声仿真分析可以得到器件的单边带噪声系数，从而得到 $1/f$ 噪声拐角频率。图 2-4 给出闪烁噪声拐角频率的仿真结果，仿真过程中使用的 CMOS 器件栅长为 $0.25 \mu\text{m}$ ，偏置电流为 3 mA 。从式(2-3)可见，增加栅长可以降低闪烁噪声。仿真结果显示 NMOS 管的闪烁噪声拐角频率大约在 100 MHz ，而 PMOS 管的闪烁噪声拐角频率大约为 10 MHz 。这表明 PMOS 器件的噪声特性要优于 NMOS 器件。



(a) NMOS 闪烁噪声拐角频率



(b) PMOS 闪烁噪声拐角频率

图 2-4 CMOS 器件闪烁噪声拐角频率

2.2.2 无源器件

TSMC $0.18\text{-}\mu\text{m}$ 标准 CMOS 工艺提供的无源器件包括 Poly (多晶硅) 电阻、阱电阻、

MIM (Metal-Insulator-Metal) 电容、变容管和二极管, 且提供厚金属制作电感来支持射频电路设计。影响压控振荡器性能的主要无源元件是电感和变容管。

谐振回路的品质因数决定着振荡器的相位噪声, 而片上电感的品质因数一般较低。因此电感的 Q 值决定了谐振腔的品质因数。电感的寄生电阻是导致电感 Q 值降低的因素。首先, 金属和衬底的损耗影响了电感 Q 值, 且随着频率的提高, 电流的趋肤效应使金属损耗增加。其次, 在较高频率时, 高频电磁场产生涡流使电感内圈的金属电阻大大增加, 严重影响电感的 Q 值^[9], 而内圈金属对电感贡献较小, 所以在高频条件下, 电感通常采用空心结构^[10]。而差分对称结构的电感相比同尺寸其它类型的电感有较高的品质因数^[11]。电感的寄生电容使电感在某一频率 f_{osc} 产生自谐振。增加电感面积时, 电感值和寄生电容同时增加, f_{osc} 也会降低, 这就限制了电感的工作频率范围。因此高频条件下, 电感的面积不能太大。如果电感较大, 可以采用双层金属结构, 还可以有效的降低芯片面积。TSMC 工艺库提供一系列相同几何形状, 不同匝数的电感。图 2-5 给出某一差分对称电感的感值和品质因数的特性曲线。电感参数为金属线宽 $30\ \mu\text{m}$, 金属线间距 $3\ \mu\text{m}$, 电感内径 $150\ \mu\text{m}$, 匝数 3。从图中看出此电感的自谐振频率在 $5.4\ \text{GHz}$, 在 $1\sim 2\ \text{GHz}$ 处有最大的 Q 值, 约为 10, 电感感值为 $4.5\ \text{nH}$ 。

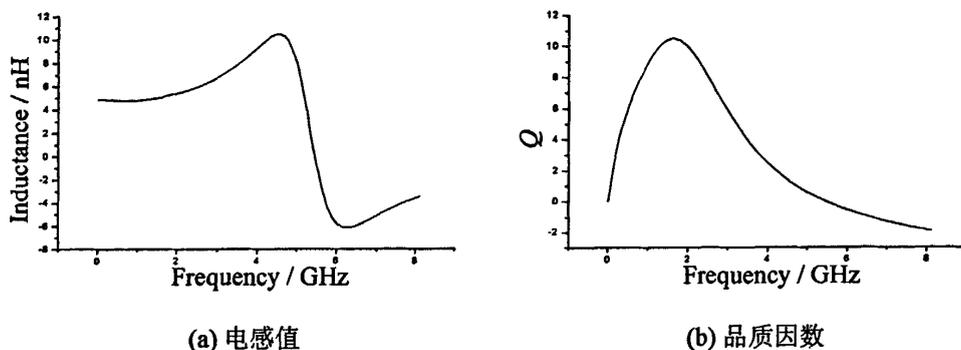


图 2-5 差分对称电感的感值与品质因数

变容管作为可调元件, 对压控振荡器十分重要。VCO 频率的调节主要依靠变容管电容的变化来实现。TSMC 工艺提供的变容管有两种, PN 结变容管和 MOS 变容管。PN 结变容管是在 N 阱上做一层 p+有源区, 从而实现一个 p+/n-well 结电容。MOS 变容管是将 NMOS 管做在 N 阱内, 抑制了少数载流子在沟道中形成, 从而防止 MOS 进入强反型区, 使 MOS 管工作在积累区与耗尽区。这种结构的 MOS 变容管也称为积累型 MOS 变容管。它们的结构如图 2-6 所示。

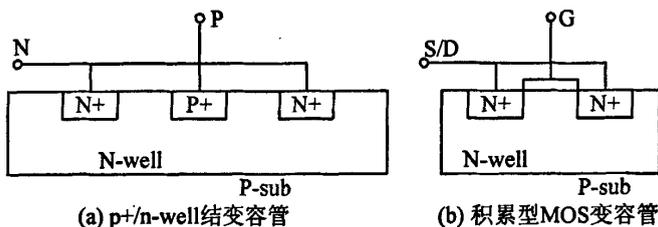


图 2-6 PN 结变容管和 MOS 变容管结构

由于 PN 结电容作为可变电容的缺点是在谐振电压过大时, PN 结有可能进入正偏状态, 增加了漏电流, 导致品质因数下降^[12]。因此本课题主要应用 MOS 变容管进行 VCO

设计。MOS 变容管的自谐振频率都在 8 GHz 以上。图 2-7 给出 MOS 变容管的电容及 Q 值随偏置电压的变化曲线，仿真过程中元件尺寸选择最大，以便得到最大的变容范围。控制电压在 ± 0.9 V 之间连续可调。从图中可见，变容管的变容范围在 2~5 pF 之间，而 Q 值变化较大，最小值是 27。如果将 MOS 变容管尺寸减小，变容范围会减小， Q 值会增加。而 MIM 电容的 Q 值都在 100 以上。

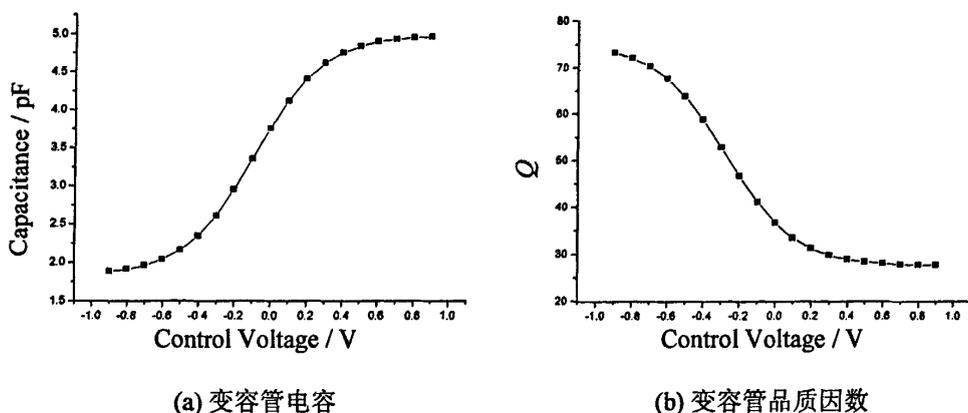


图 2-7 变容管特性曲线及品质因数

2.3 SiGe BiCMOS 工艺

SiGe BiCMOS 工艺具有一系列优于 Si BiCMOS 工艺和 GaAs 工艺的性能，现已在无线通信系统 IC 芯片制造中获得广泛应用。SiGe BiCMOS 工艺采用 SiGe 异质结双极型晶体管 (Heterojunction Bipolar Transistor, HBT) 作有源器件，这是它与常规 Si BiCMOS 工艺的主要区别。SiGe HBT 是基区为 SiGe 应变层、发射区和集电区为硅的异质结双极晶体管，具有工作频率高、基极电阻低^[13]、击穿电压高^[14]等优异特性，其微波特性尤为突出。SiGe HBT 的特征频率已达到 210 GHz 的高水平。在微波频段，SiGe HBT 已成为 GaAs 器件的竞争对手。此外，SiGe 的制造工艺可以同常规 Si 工艺相兼容。这种工艺兼容性使 SiGe 器件可以沿用硅晶圆片 IC 的生产设施进行制造。其生产成本比 GaAs 工艺低得多。利用 SiGe BiCMOS 工艺容易在同一芯片上实现无线通信系统的 RF 前端、基带信号处理电路和数字信号处理电路的集成。SiGe HBT 器件通用模型如图 2-8 所示。

采用 SiGe BiCMOS 工艺制造单片集成 VCO 的优点是 HBT 改进了相位噪声本底电平和近载波相位噪声。VCO 的相位噪声本底电平由有源器件的散弹噪声、振荡电路中有源器件与无源器件的热噪声和偏置电路的注入噪声共同决定。SiGe HBT 不仅特征频率高，而且噪声系数小，对设计低相位噪声 VCO 有利。有源器件的最小噪声系数是决定 VCO 噪声本底电平高低的主要因素。近载波相位噪声主要同 VCO 振荡电路的有载 Q 值、VCO 有源器件的闪烁噪声与拐角频率有关。SiGe HBT 的闪烁噪声小，拐角频率也低。这对降低近载波相位噪声十分有利。SiGe BiCMOS 技术除了能制造性能优良的 HBT 之外，还能制造优质无源元件。这些片上集成的电感器、电容器等优质无源元件也为设计制造单片集成低相位噪声 VCO 创造了有利条件。SiGe 工艺从二十世纪 60 年代开始研究，到二十世纪 90 年代才发展成熟，2000 年以后由于通信领域对 SiGe HBT 器件和集成电路的强大需求，使得 SiGe HBT 的工艺发展迅猛。

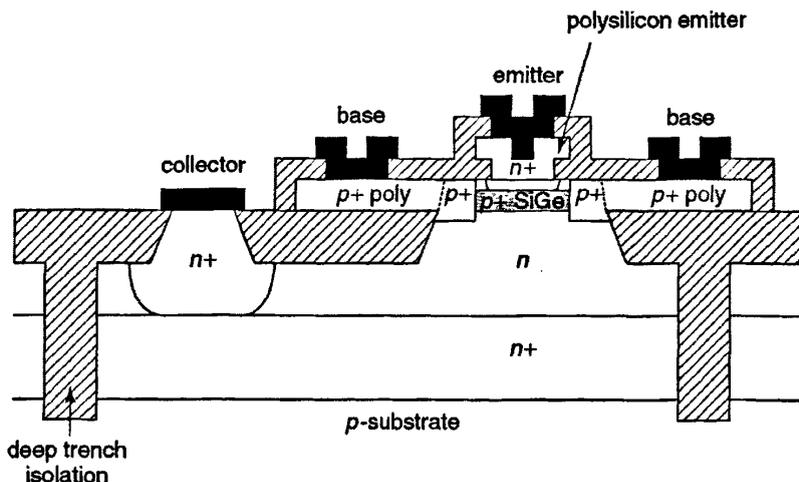


图 2-8 SiGe HBT 剖面图

本文利用奥地利 AMS 公司提供的 $0.35\ \mu\text{m}$ SiGe BiCMOS 工艺设计了一个工作在 ISM (Industrial Scientific and Medical) 波段的 Colpitts 振荡器。该工艺提供了 NMOS、PMOS、多晶硅电阻、阱电阻、MIM 电容、电感和高性能的 SiGe HBT 器件。电感器由顶层厚金属制作，感值在 $1.1\sim 1.3\ \text{nH}$ 之间，最大 Q 值为 10 左右，一般出现在 2 GHz 以上。

工艺中的 HBT 晶体管发射区最小宽度 $0.4\ \mu\text{m}$, f_T 在 40 GHz 以上^[15]。双极性晶体管的小信号跨导与集电极偏置电流成正比

$$g_m = I_C / V_T = qI_C / kT \quad (2-4)$$

其中 V_T 是热电压，根据上式得到 $25\ ^\circ\text{C}$, $I_C=1\ \text{mA}$ 的条件下, $g_m=38\ \text{mS}$ 。对照图 2-2 看出对应 1 mA 的偏置电流, MOS 晶体管跨导在 20 mS 以下, 因此双极性晶体管有更大的跨导效率。

双极性晶体管的噪声来自集电极和基极电流产生的散弹噪声、基极电流产生的闪烁噪声和基极电阻产生的热噪声。小信号噪声等效电路如图 2-9 所示^[7]

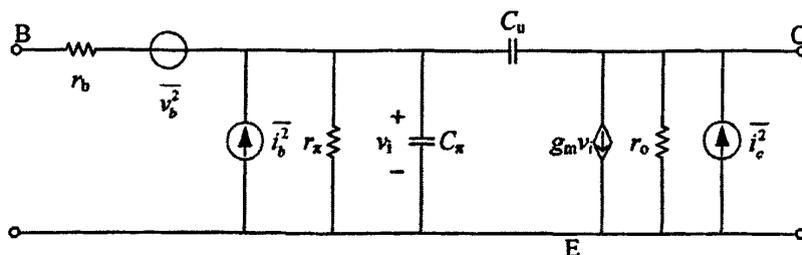


图 2-9 带噪声源的 BJT 管小信号等效电路

图中各噪声源互相独立, 均方值分别为

$$\overline{v_b^2} = 4kT r_b \Delta f \quad (2-5)$$

$$\overline{i_c^2} = 2qI_C \Delta f \quad (2-6)$$

$$\overline{i_b^2} = 2qI_B\Delta f + KFN \frac{I_B^{AFN}}{f^{BFN}} \quad (2-7)$$

其中 k 是玻尔兹曼常数, T 是绝对温度, q 是电子电荷。 I_B 和 I_C 分别是晶体管基极和集电极直流电流。 KFN , AFN 和 BFN 是闪烁噪声模型参数。 r_b 是物理电阻, 产生热噪声, 而模型中的 r_π 和 r_o 是为建模而虚构的电阻, 所以没有热噪声。

表 2-2 闪烁噪声模型参数

晶体管类型	KFN	AFN	BFN
HS	1.2e-14	1.0	1.0
HV	3.0e-14	1.1	1.0

AMS 工艺提供两种 HBT 管, 高速型 (HS) 管和高压型 (HV) 管。表 2-2 给出了这两种管的闪烁噪声参数比较, 可以看出高速管的闪烁噪声性能优于高压管, 因此本设计中采用高速管进行振荡器设计。图 2-10 给出闪烁噪声拐角频率的仿真结果, 仿真过程中使用高速管, 器件发射极面积 $38.4 \mu\text{m}^2$, 偏置电流 6 mA。仿真结果显示 HBT 管的闪烁噪声拐角频率大约在 10 kHz。和图 2-4 比较可知, 双极性器件闪烁噪声特性优于 MOS 器件。

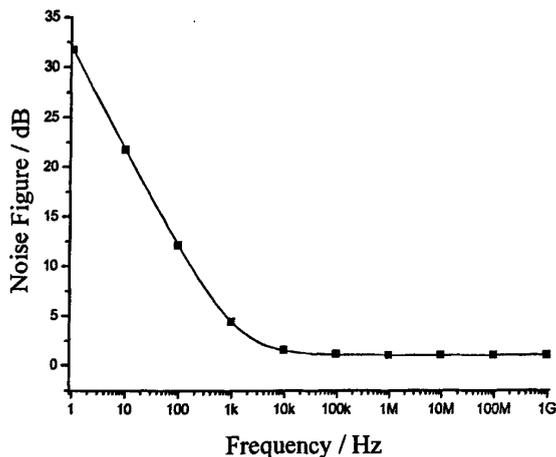


图 2-10 HBT 器件闪烁噪声拐角频率

基极电阻热噪声由 r_b 决定, 采用叉指结构的晶体管可以减小基区电阻, 从而降低此噪声源对相位噪声的影响。表 2-3 给出基区面积不变条件下, r_b 和叉指数的关系。可以看出, 增加叉指数有利于降低基极电阻热噪声。

表 2-3 基极电阻和叉指数的关系

叉指数	1	2	3	4
r_b/Ω	228.6	87.2	71.2	65.4

2.4 小结

本章结合振荡器设计论述了 TSMC 0.18- μm CMOS 工艺和 AMS 0.35- μm HBT BiCMOS 工艺的主要器件特性, 为后面的振荡器设计打下基础。

参考文献

- [1] 王志功. 集成电路设计 [M]. 电子工业出版社, 2006
- [2] 王志功. 关于国家设立“集成电路设计人才培养专项基金”开展“中国芯片过程”的建议 [J]. 电气电子教学学报. Vol 22 (2), May 2000:4-9
- [3] 王志功, 王欢. 国外集成电路设计人才培养和环境建设国家与地区计划简介 [J]. 电气电子教学学报. Vol 22 (4), Nov 2000:8-13
- [4] 重大消息: 射光所的“射频、超高速与光电集成电路无生产线设计平台”研究成果通过鉴定, 达到“国际领先水平” [EB/OL]. <http://iroi.seu.edu.cn/prepare/News/ClientASP/Rd.asp?ID=921>, 2005年8月
- [5] TSMC 公司设计文档: 0.18 μm Mixed Signal 1P6M Salicide 1.8V/3.3V RF Spice Models
- [6] Li Zhiqun, Wang Zhigong, Zhang Ligu, et al. Low Phase Noise LC VCO Design in CMOS Technology [J]. Southeast University, 2004, 20(1):6-9
- [7] Gray P R. Analysis and Design of Analog Integrated Circuits [M]. 第4版. 北京: 高等教育出版社, 2003
- [8] Hajimiri A, Lee T H. A general theory of phase noise in electrical oscillators [J]. IEEE Journal of Solid-State Circuits, 1998, 33(2):179-194
- [9] Alan L. L. Pun, Tony Yeung, Jack Lau, Substrate Noise Coupling Through Planar Spiral Inductor [J]. IEEE Journal of Solid-State Circuits, 1998, 33(6):877-884
- [10] Chaki S, Aono S, Andoh N, et al. Experimental study on spiral inductors [J]. IEEE Microwave Symp. Dig. MTT-S, Orlando, FL, 1995:753-756
- [11] Danesh M, Long J R, Hadaway R A, et al. A Q-Factor Enhancement Technique for MMIC Inductors [J]. IEEE Radio Frequency Integrated Circuits Symposium, 1998:217-220
- [12] 唐长文. 电感电容压控振荡器 [D]: [博士学位论文]. 上海: 复旦大学, 2004
- [13] George D. Vendelin, Anthony M. Pavio, Ulrich L. Rohde. Microwave Circuit Design Using Linear and Nonlinear Techniques [M] Second Edition. John Wiley & Sons, Inc. 2005
- [14] 周卫, 刘道广, 严利人. SiGe HBT的发展及其在微波/射频通讯中的应用[J]. 微电子学 Vol36[5], oct 2006:552-558
- [15] Austriamicrosystems 公司设计文档 0.35 μm HBT BiCMOS Design Rules

第3章 LC 压控振荡器

压控振荡器是现代射频通信系统中的关键功能模块，通常应用于锁相环系统中，作为系统上变频和下变频的本地振荡器，给收发机提供稳定的本地载波信号。相对环形振荡器，LC 振荡器一般具有更好的相位噪声性能，因此多用在信道环境恶劣，对信号频谱纯度要求较高的无线通信系统中。在某些应用中，频率调节范围也是很重要的参数。

本章分析了振荡器的工作原理，给出锁相环系统中 VCO 的相位模型，讨论了谐振腔电路的等效变化，最后分析了两种常用的振荡器结构——LC 差分负阻振荡器和 Colpitts 振荡器。

3.1 振荡器工作原理

按工作原理分析，LC 振荡器可以分成两大类，一类是利用正反馈原理构成的反馈振荡器，它是目前应用最广的一类振荡器。另一类是负阻振荡器，它是将负阻器件直接接到谐振回路中，利用负阻器件的负电阻效应去抵消回路中的损耗，从而产生等幅的自振荡。本节从这两个角度阐述振荡器工作的基本原理。

3.1.1 反馈振荡原理

振荡电路的基本原理可以通过图 3-1 所示的线性反馈系统说明^[1]。其中 $H_A(\omega)$ 为前向电路的传输函数， $H_F(\omega)$ 是反馈网络的传输函数。

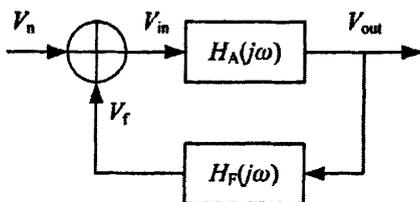


图 3-1 振荡器的反馈模型

该反馈系统的闭环传输函数为

$$\frac{V_{\text{out}}}{V_n} = H_{\text{cl}}(j\omega) = \frac{H_A(j\omega)}{1 - H_F(j\omega)H_A(j\omega)} = \frac{H_A(j\omega)}{1 - T(j\omega)} \quad (3-1)$$

其中 $T(j\omega) = H_F(j\omega)H_A(j\omega)$ 是该反馈系统的环路增益，将其写成极坐标形式为

$$T(j\omega) = T(\omega)e^{j\phi(\omega)} \quad (3-2)$$

如果在某频率上 $T(\omega) > 1$ ，该系统在频率为 ω 处的环路增益大于 1，因此只要引入一点输入噪声，该噪声就会被无限放大，产生无穷大的输出，即产生了振荡。因此振荡器的起振条件为

$$T(\omega) > 1 \quad (3-3)$$

$$\phi_T(\omega) = 2n\pi \quad (n = 0, 1, 2, \dots) \quad (3-4)$$

即在闭环传输函数的相移为 $2n\pi$ 处, 闭环传输函数的增益必须不小于 1, 该反馈系统才能产生振荡。式 $T(\omega) > 1$ (3-3) 和 $\phi_T(\omega) = 2n\pi$ ($n = 0, 1, 2, \dots$) (3-4) 就是振荡器的振幅起振条件和相位起振条件, 也是振荡器能够产生振荡的基本条件。

当振荡建立起来之后, 振荡器进入稳定的振荡过程。这时的振荡频率和振荡幅度都必须是稳定的, 因此振荡器在稳定工作时需要满足如下的平衡条件

$$T(\omega) = 1 \quad (3-5)$$

$$\phi_T(\omega) = 2n\pi \quad (n = 0, 1, 2, \dots) \quad (3-6)$$

它们分别被称为振荡器的振幅平衡条件和相位平衡条件, 是振荡器输出等幅持续振荡必须满足的条件, 又称为巴克豪森判据 (Barkhausen Criterion)。

振荡电路会不可避免地受到电源电压、温度、湿度等外界因素变化的影响。这些变化将引起晶体管参数和回路参数的变化。同时, 振荡电路内部存在固有噪声, 尽管它是起振时的原始输入电压, 但是, 进入平衡状态后它却叠加在振荡电压上, 引起振荡电压振幅及其相移的起伏。所有这些都将成为 $T(\omega)$ 和 $\phi_T(\omega)$ 变化, 从而破坏已维持的平衡条件。如果通过放大和反馈的反复循环, 振荡器越来越离开原来的平衡状态, 从而导致振荡器停振或突然变到新的平衡状态, 则表明原来的平衡状态是不稳定的。反之, 如果通过放大和反馈的反复循环, 振荡器能够产生回到平衡状态的趋势, 并在原平衡状态附近建立新的平衡状态。而当这些变化的因素消失以后, 又能恢复到原平衡状态, 则表明原平衡状态是稳定的。在稳定的平衡状态下, 振荡器的振荡幅度和振荡频率虽然受到外界因素变化和内部噪声的影响而稍有变化, 但不会导致停振或突变。稳定条件分为振幅稳定条件和相位稳定条件。振幅稳定条件的关键是在平衡点附近, 环路增益幅度随振幅的变化特性具有负的斜率, 即

$$\left. \frac{\partial T(\omega)}{\partial V_{\text{out}}} \right|_{V_{\text{out}}=V_Q} < 0 \quad (3-7)$$

相位稳定条件为振荡电路的相移与频率之间的关系应该满足

$$\left. \frac{\partial \phi_T(\omega)}{\partial \omega} \right|_{\omega_{\text{osc}}=\omega_Q} < 0 \quad (3-8)$$

3.1.2 负阻振荡原理

负阻振荡器^[2]是把一个呈现负阻特性的有源器件(或电路)直接与 LC 谐振回路相接, 以产生等幅振荡。如图 3-2(a), 设流过电阻 R 的电流 I 与端电压的关系如图 3-2(b), 即当电流增加 ΔI 时, 端电压 V 亦随之增加 ΔV , 则 I - V 曲线的斜率倒数 $\Delta V/\Delta I$ 为正, 亦即 R 呈正电阻性, 该电阻从外界吸收能量, 并转化为热损耗。如果电流 I 与电压 V 的关系如图 3-2(c) 所示。则当电压减小 ΔV 时, 流过 R 的电流反而增大 ΔI , 亦即这曲线的斜率倒数 $\Delta V/\Delta I$ 为负, R 呈负电阻性, 该电阻不但不消耗能量, 反而向外界输出能量, 相当于一个功率源的作用。

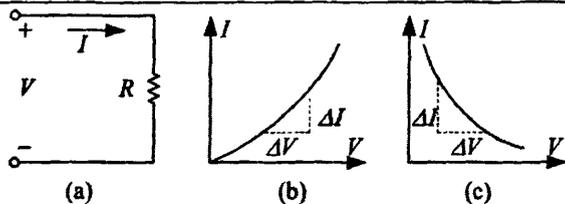


图 3-2 正负电阻概念

由此可见，正电阻消耗功率，负电阻产生功率。但应注意，以上所说的正电阻与负电阻都必须是对交流来说才有意义。同时应说明，负电阻所提供的能量是从某种能量转换而来的，负电阻本身并不产生能量。在图 3-2(c)所示器件特性曲线中，其直流静态电阻 V/I 永远为正值，所以它从直流电源中吸取直流能量，该直流能量为进行能量转换的负阻提供了能量来源。

图 3-3 表示在 LC 谐振腔中接入负阻 r_n ， R 是电感的串联损耗电阻。

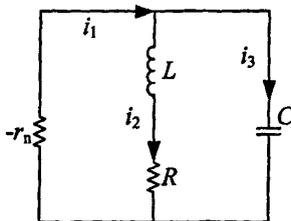


图 3-3 负阻振荡电路

其节点电流与回路电压方程组为

$$\begin{aligned} i_1 &= i_2 + i_3 \\ L \frac{di_2}{dt} + Ri_2 - i_1 r_n &= 0 \\ L \frac{di_2}{dt} + Ri_2 - \frac{1}{C} \int i_3 dt &= 0 \end{aligned} \quad (3-9)$$

解此方程组得

$$\frac{d^2 i_2}{dt^2} + \left(\frac{L - RC r_n}{-RC r_n} \right) \frac{di_2}{dt} + \left(\frac{R - r_n}{-r_n LC} \right) i_2 = 0 \quad (3-10)$$

令 $\frac{RC r_n - L}{RC r_n} = 2\delta$, $\frac{r_n - R}{r_n LC} = \omega_0^2$, 方程(3-10)化简为

$$\frac{d^2 i_2}{dt^2} + 2\delta \frac{di_2}{dt} + \omega_0^2 i_2 = 0 \quad (3-11)$$

这是一个线性微分方程，解此方程并代入初始条件 $i_2|_{t=0} = 0$, $L \left(\frac{di_2}{dt} \right) |_{t=0} = V$, 得

$$i_2 = \frac{-V}{2L\sqrt{\delta^2 - \omega_0^2}} e^{-\delta t} (e^{\sqrt{\delta^2 - \omega_0^2} t} - e^{-\sqrt{\delta^2 - \omega_0^2} t}) \quad (3-12)$$

设 R_p 是 LC 谐振回路的等效并联阻抗, $R_p=L/RC$, 式(3-12)可以分为以下三种情况

1) $\delta^2 > \omega_0^2$ ($r_n + R_p > \frac{2r_n}{\sqrt{LC}}$), 式(3-12)可以写成

$$i_2 = \frac{-V}{L\sqrt{\delta^2 - \omega_0^2}} e^{-\delta t} \sinh(\sqrt{\delta^2 - \omega_0^2} t) \quad (3-13)$$

其中 \sinh 是双曲正弦函数。由此得到电流随时间变化的曲线如图 3-4 所示。可以看出此时不能产生振荡。这种情形称为过阻尼, 也就是 R_p 太小。

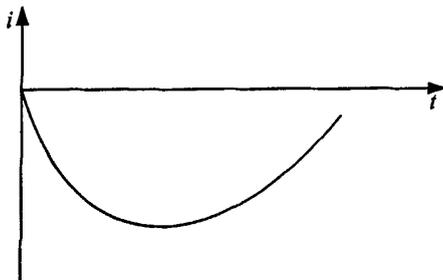


图 3-4 $\delta^2 > \omega_0^2$ 时的电流变化曲线

2) $\delta^2 = \omega_0^2$ ($r_n + R_p = \frac{2r_n}{\sqrt{LC}}$), 式(3-12)可以写成

$$i_2 = \frac{-V}{L} t e^{-\delta t} \quad (3-14)$$

由此得到电流随时间变化的曲线如图 3-5 所示, 此时仍然不能产生振荡。这种情形称为临界阻尼, 只要 R_p 再增加一点, 就可以产生振荡。

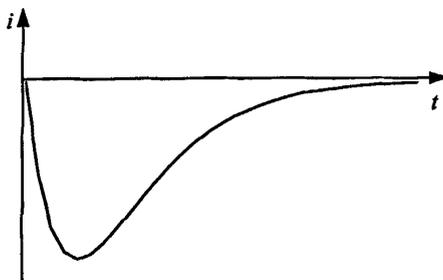


图 3-5 $\delta^2 = \omega_0^2$ 时的电流变化曲线

3) $\delta^2 < \omega_0^2$ ($r_n + R_p < \frac{2r_n}{\sqrt{LC}}$), 此时 $\sqrt{\delta^2 - \omega_0^2}$ 是虚数。令 $j\omega = \sqrt{\delta^2 - \omega_0^2}$, 式(3-12)

可以写成

$$i_2 = \frac{-V}{\omega L} e^{-\delta t} \sin(\omega t) \quad (3-15)$$

此时回路中的电流作周期性变化，亦即产生了自由振荡，它的振荡频率为

$$f = \frac{\omega}{2\pi} = \frac{1}{2\pi} \sqrt{\delta^2 - \omega_0^2} = \frac{1}{2\pi} \sqrt{\frac{1}{LC} - \frac{(r_n + R_p)^2}{4r_n^2}} \quad (3-16)$$

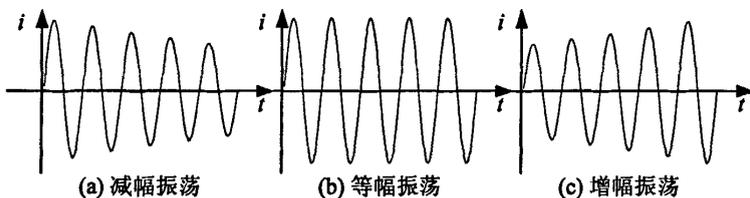


图 3-6 $\delta^2 = \omega_0^2$ 时的电流变化曲线

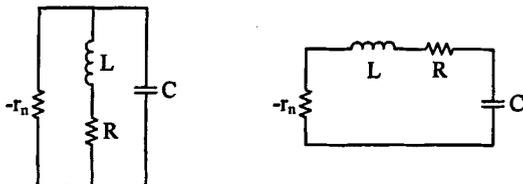
当 $\delta = \frac{RCr_n - L}{2RCr_n} > 0$, 即 $r_n > \frac{L}{RC} = R_p$ 时, 式(3-15)是一个减幅振荡信号, 如图 3-6(a)所示。

当 $\delta = \frac{RCr_n - L}{2RCr_n} = 0$, 即 $r_n = \frac{L}{RC} = R_p$ 时, 式(3-15)是一个等幅振荡信号, 如图 3-6(b)所示。

当 $\delta = \frac{RCr_n - L}{2RCr_n} < 0$, 即 $r_n < \frac{L}{RC} = R_p$ 时, 式(3-15)是一个增幅振荡信号, 如图 3-6(c)所示。

因此为了产生振荡, 在并联谐振回路中, 负阻 r_n 的阻值必须小于等于 LRC 回路的等效并联阻抗 R_p 。当它们阻值相等时, 电路产生等幅的振荡信号, 能量在电感和电容之间互相转换, 而回路损耗所消耗的能量由负阻提供。当 r_n 的阻值小于 R_p 时, 负阻提供的能量大于 LRC 回路消耗的能量, 振荡信号幅度逐渐增加。当负阻由有源器件(电路)来实现时, 有源器件(电路)本身固有的非线性会限制振荡信号幅度不能无限制增长, 最终振荡信号会稳定在某一个固定的振荡幅度上。

负阻振荡电路有两种基本类型, 串联型负阻振荡器电路和并联型负阻振荡器电路, 如图 3-7 所示。在 CMOS 集成电路实现中, 一般的负阻振荡器都是并联型负阻振荡器, 但采用双基极二极管(单晶体管)、工作在雪崩击穿区的双极性晶体管作为负阻器件的负阻振荡器都是串联型负阻振荡器电路。



(a) 并联负阻振荡器

(b) 串联负阻振荡器

图 3-7 负阻振荡器原理电路

从原理上说, 负阻也是一种正反馈, 因此负阻分析法和正反馈分析法是等效的, 但

负阻分析法比较简单直接，便于分析，在实际中常采用负阻分析法来分析负阻振荡器。

3.2 VCO 的相位模型

压控振荡器最终要用于锁相环中做稳定的本振源，而在 PLL 环路分析中需要用到 VCO 的相位模型。设 VCO 的自由振荡频率为 ω_0 ，压控灵敏度为 K_0 ，则在 LPF（环路滤波器）输出信号 V_{cr} 的控制下，VCO 的输出信号频率为

$$\omega_{vco}(t) = \omega_0 + K_0 V_{cr}(t) \quad (3-17)$$

由于 $\omega = d\phi/dt$ ，故 VCO 的输出相位为

$$\phi_{vco}(t) = \int \omega_{vco}(t) dt = \omega_0 t + K_0 \int V_{cr}(t) dt \quad (3-18)$$

定义振荡器的相位增量为上式中最后一项

$$\phi_{ex}(t) = K_0 \int V_{cr}(t) dt \quad (3-19)$$

对式(3-19)进行拉普拉斯变换可以得到其频域的表达式

$$\phi_{ex}(s) = K_0 V_{cr}(s) / s \quad (3-20)$$

根据式(3-19)和式(3-20)可以得到 VCO 的在时域和频域的相位模型如图 3-8 所示。

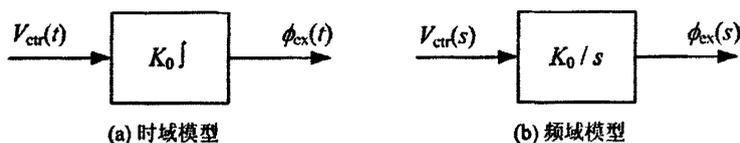


图 3-8 VCO 的相位模型

3.3 LC 谐振腔

LC 谐振腔是 LC 压控振荡器的重要组成部分，它决定着振荡频率的高低和相位噪声的优劣。而且振荡器的压控特性也是通过改变谐振腔中变容管的电容实现的。一般情况下，谐振腔由电感和变容管并联组成，实际情况中还要考虑并联在谐振腔节点的寄生电容。片上电感的模型较复杂，一般采用图 3-9 所示 9 元件模型或包含更多元件的模型。

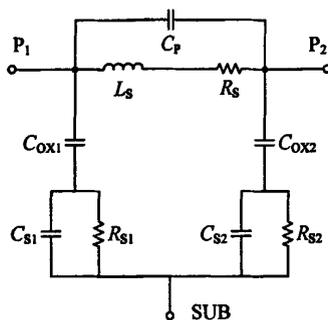


图 3-9 片上电感模型

其中 L_S : 螺旋电感
 R_S : 金属层串联电阻
 C_P : 端口 P_1 、 P_2 间耦合电容
 C_{OX1} (C_{OX2}): 螺旋电感与衬底间氧化层电容
 C_{S1} (C_{S2}): 衬底电容
 R_{S1} (R_{S2}): 衬底电阻

MOS 变容管的模型如图 3-10 所示^[3],

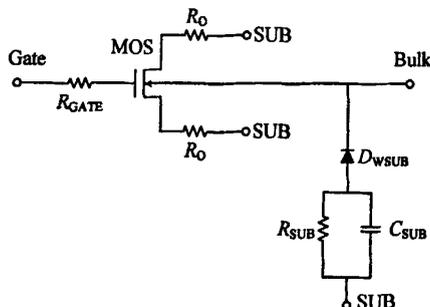


图 3-10 MOS 变容管模型

其中 R_{GATE} : MOS 管栅极串联电阻
MOS: MOS 变容管中的可变电容
 R_O : MOS 管体电阻
 D_{WSUB} : P 衬底与 N 阱间的 PN 结
 C_{SUB} : 衬底电容
 R_{SUB} : 衬底电阻

以上模型过于复杂, 不适合手工计算。简化分析中可以用理想电感和电阻的串联代表实际电感, 串联电阻 R_S 代表电感损耗。则电感 Q 值可以记为 $\omega L/R_S$ 。而变容管可以用理想可变电容和并联电阻 R_P 代表, Q 值为 $\omega C R_P$ 。通过串并转换, 任何 LRC 网络可以等效为理想 LRC 元件的并联或串联。图 3-11 是电阻与电抗元件的串并转换示意图^[4]。

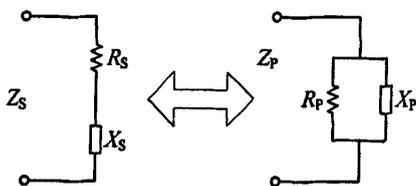


图 3-11 电阻与电抗元件的串并转换

串联和并联电路等价意味着:

$$Z_S = Z_P \Rightarrow R_S + jX_S = \frac{jX_P R_P}{jX_P + R_P} = \frac{R_P X_P^2}{R_P^2 + X_P^2} + j \frac{X_P R_P^2}{R_P^2 + X_P^2} \quad (3-21)$$

令上式中实部虚部分别相等, 得到 $R_S = \frac{R_P X_P^2}{R_P^2 + X_P^2}$ 和 $X_S = \frac{X_P R_P^2}{R_P^2 + X_P^2}$, 又由 $Q = Q_S = Q_P$ 得

假设两电感值相同，为 L ，变容管电容相同，变容范围 $C_{\min} \sim C_{\max}$ ，则振荡频率为

$$f_{\max} = \frac{1}{2\pi\sqrt{LC_{\min}}} \quad f_{\min} = \frac{1}{2\pi\sqrt{LC_{\max}}} \quad (3-24)$$

在振荡器起振时，正反馈环路增益大于 1，使得内部电路的噪声可以被放大，振荡幅度逐渐增加，当振荡幅度增加到一定程度时，电路本身的非线性会限制振荡幅度的进一步增加。当差分对 M_1 、 M_2 偏置在较低的电流时，该非线性来自于偏置电流耗尽的限制，振荡幅度受限于差分对的线性范围 $\sqrt{2}V_{OV}$ ($V_{OV} = V_{GS} - V_{TH}$ 是 M_1 、 M_2 的过驱动电压)。

当振荡幅度大于差分对的线性范围时， M_1 、 M_2 工作于开关模式，尾电流源提供的电流 I 在 M_1 、 M_2 之间来回切换，导致流过 LC 谐振回路的电流是一个幅度为 $\pm I$ 的方波信号。该方波信号经 LC 谐振回路滤除高次谐波，产生一个近似理想的正弦电压波形，幅度为

$$A = 4I_{\text{BIAS}}R_p / \pi \quad (3-25)$$

R_p 是谐振腔等效并联电阻。因此振荡幅度正比于偏置电流，该区域称为电流受限区^[5]

(Current-Limited region)。当尾电流源电流增加时，振荡幅度也会增加，当单端振荡幅度逐渐增加到接近 V_{DD} ，负峰值会临时迫使尾电流晶体管进入线性区。这是一个自限制过程。提高尾电流晶体管的栅极电压会迫使该晶体管在一个振荡周期的更大部分时间内工作在线性区，不会导致振荡幅度的明显增加，这个区域称为电压受限区^[5]

(Voltage-Limited region)。进一步增加尾电流源的栅压会使得尾电流源晶体管在线性区工作时间进一步增加，振荡幅度增加的速率会进一步减小，互耦对的共源点会慢慢接近地电平。在极限情况下，如果尾电流源晶体管能承受无限高的电压，互耦对的共模点将为地电平，这个振荡器同电压偏置型负阻振荡器是一样的。以上描述表明，流过振荡器核的电流存在一个最大允许值，通过将尾电流源晶体管推入线性区，它能阻止电流的进一步增加。图 3-13 给出电流偏置型负阻振荡器的差分振幅与偏置电流之间的关系。当电流较小时，振荡幅度与偏置电流呈正比增加，一直增加到尾电流源晶体管开始进入线性区，此后，振幅随电流增加的速率开始下降，但还是会逐渐增加，一直增加到 $2V_{DD}$ ，流过振荡器的电流达到最大值，振荡幅度也达到最大值。

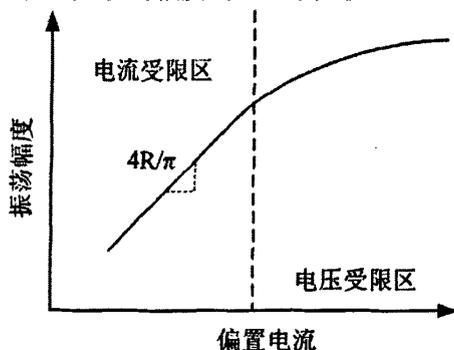


图 3-13 差分振幅与偏置电流的关系

3.4.2 尾电流源的作用

振荡器中的尾电流源有两重作用：一是设置偏置电流，二是在交叉耦合 MOSFET 与交流地之间插入高阻通路^[6]。图 3-14 给出电流偏置型和电压偏置型振荡器。首先研究图 3-14 (a) 电压偏置型振荡器中交叉耦合晶体管在一个振荡周期内的工作状况。两个晶

体管的 V_{GD} 大小相同, 符号相反, 因为它们是谐振腔两端的差分电压。当差分电压为 0 时, 两个晶体管都处于饱和区, 交叉耦合对管的跨导提供了一个小信号负阻, 使得振荡器起振。当差分振幅增长, 并大于阈值电压 V_{TH} 时, 一个晶体管处于线性区, 另一个晶体管仍处于饱和区。工作在线性区的晶体管的电导 g_{DS} 随差分振幅的增加而增加。由于电流流经此晶体管产生能量损耗, 相当于在谐振腔两端接入一个电阻。在下一个半周期, 另一个晶体管的 g_{DS} 增加谐振腔的损耗。在一个周期中, 两个晶体管降低了谐振腔的 Q 值, 导致振荡器相位噪声性能恶化。

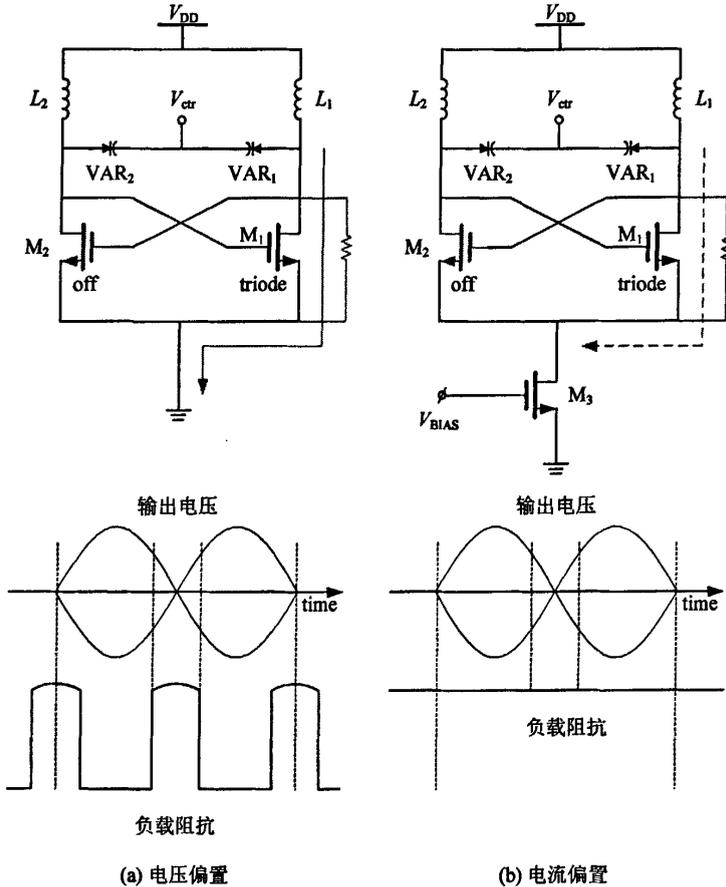


图 3-14 电流源提供的高阻抗通路

接下来考虑图 3-14 (b) 中电流偏置型振荡器的情况。当差分电压为 0 时, 两个晶体管导通且表现为接在谐振腔两端的负电导。随着差分电压的增加, 一个晶体管进入线性区, 呈现出谐振腔端点到电流源漏极间的电导 g_{DS} , 而另一个晶体管关断。由于电流没有通路, 所以没有信号电流流经 g_{DS} 。线性区工作的晶体管也就没有降低谐振腔的品质因数。这样看来, 使用尾电流源是很有利的。但由于实际情况中不存在理想电流源, 电流源会给振荡器引入额外的噪声, 且电流源减小了振荡幅度, 降低了信号能量, 也不利于相位噪声的降低。

那么是否能够在交叉耦合对管与交流地之间提供高阻通路, 不使线性区工作的晶体管降低谐振腔的品质因数, 而又避免实际电流源引入的负面影响? 仔细观察振荡器结构发现, 在差分电路中, 奇次谐波流经差模通路, 偶次谐波流经共模通路, 如图 3-15 所

示^[7]。因此严格说来，电流源只需提供对振荡频率偶次谐波的高阻抗通路。而二次谐波占偶次谐波的主要成分。现在只需要在一段窄频内提供高阻抗通路，这样就有新的方法代替原来的电流源。比如用谐振在2倍振荡频率的LC谐振腔代替电流源，称之为噪声滤波网络。

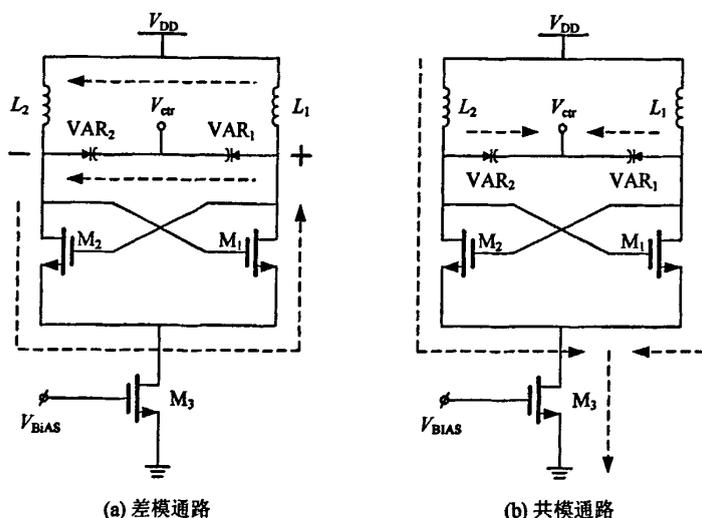


图 3-15 差模通路与共模通路

3.4.3 噪声滤波网络

从前面的分析可以看出，将一个大电容与电流源并联可以衰减二次谐波频率处的电流源噪声，在电流源和互耦对的共源点之间插入一个电感，如图 3-16(a)所示。

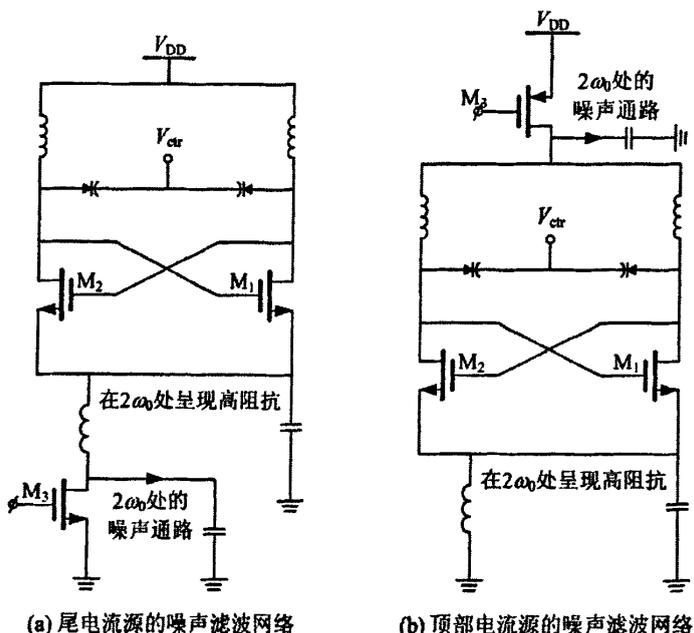


图 3-16 电流偏置型差分负阻振荡器的噪声滤波网络

该电感与互耦对共源节点的寄生电容在 $2\omega_0$ 处谐振，在二次谐波频率附近提供一个

高阻抗，所实现的阻抗大小依赖于电感的品质因数。这种高阻抗阻止了电流源在二次谐波频率处的热噪声进入振荡器。该高阻抗还可以阻止线性区工作的互耦对晶体管给谐振回路引入损耗。插入的电感和与电流源并联的电容称为噪声滤波网络。

在采用顶部偏置的电流偏置型振荡器中，电流源从电源电压注入到差分电感的中心抽头处，如图 3-16(b)所示。如果忽略到地的结电容，顶部偏置的振荡器和尾部偏置的振荡器的性能是完全一样的，既然偏置电流源都是与电源电压串联。但考虑到接地的结电容，这两种结构存在一些不同的地方，如顶部偏置的振荡器对衬底耦合噪声具有更好的抑制作用（电流源可以放在一个单独的 n 阱中），顶部偏置的振荡器的 $1/f$ 噪声影响更小（PMOS 管的 $1/f$ 噪声要小于 NMOS 管）等。顶部偏置振荡器和尾部偏置振荡器最大的不同在于噪声滤波网络。在顶部偏置振荡器中，与电流源并联的电容仍然将二次谐波频率处的电流源热噪声短路到地，但电感只能接在互耦对的共源点和地之间，与共源节点的寄生电容在二次谐波频率处谐振，阻止二次谐波电流经接地的结电容和互耦对晶体管流到地。

对于电压偏置型振荡器，如果不采用噪声滤波网络，那么线性区工作的晶体管会给谐振回路引入额外的损耗，恶化了相位噪声性能，但如果采用噪声滤波技术（图 3-17），就可以阻止线性区工作的晶体管给谐振回路引入损耗。这种振荡器可以提供最高的振荡幅度（没有电流源与电源电压串联，不会消耗电压空间），因此它的相位噪声是最好的。

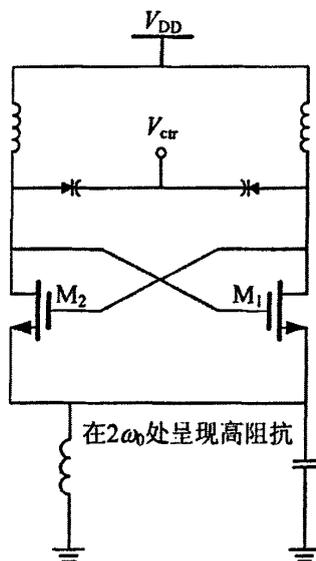


图 3-17 采用噪声滤波网络的电压偏置型振荡器

下面考虑噪声滤波网络对电源噪声的抑制能力。在没有采用噪声滤波技术的尾部偏置振荡器中，电路中存在的各种寄生非线性结电容会使得电源噪声耦合到谐振回路中，而且电源电压的低频噪声会通过谐振回路电感来调制互耦对的漏极，这些都会产生调制噪声。由于振荡器仅能对直流或者二次谐波频率处的共模电流发生响应^[2]，噪声滤波网络所提供的高阻抗会阻止二次谐波电流流动，因此采用噪声滤波技术可以提高振荡器对电源噪声的抑制能力。

3.4.4 电流复用

互补差分振荡器也称为采用电流复用技术的振荡器，是低功耗设计中经常采用的一种技术。它同时利用 PMOS 管和 NMOS 管互耦对提供负阻，总负阻是两个互耦对的负

阻之和，这样电流源提供的电流在 PMOS 互耦对和 NMOS 互耦对之间得到了复用。而谐振回路并联在差分输出之间，谐振回路可以采用由原来的两个谐振回路串联而成，但如果能利用对称螺旋型电感，则原来的两个电感可以用一个具有两倍电感量的对称性电感来代替，这样可以节省很大的芯片面积，而且对称型电感具有更高的品质因数，因此可以得到更好的相位噪声性能。这种结构的另一个好处是当 PMOS 互耦对和 NMOS 互耦对的跨导设计为相同时，上升波形和下降波形是完全对称的，可以消除闪烁噪声上变频对相位噪声的影响。为了做到这一点，在版图设计中保持两个支路的对称性是非常重要的。互补差分振荡器的缺点是在跨导相同时，PMOS 晶体管的寄生电容要大于 NMOS 晶体管，这会限制振荡器的调谐范围。

3.5 Colpitts 振荡器

Colpitts 振荡器也称作电容三端式振荡器。三端式振荡器是常用的振荡器电路拓扑，结构简单，便于分析。图 3-18 是三端式振荡器和 Colpitts 振荡器的电路图。在三端式振荡器中，只要保证 X_1 和 X_2 电抗性质相同，即两者同为感性电抗或同为容性电抗，而 X_3 与它们的电抗性质相反，就能满足回路相位平衡条件，振荡器就有可能工作。根据 X_1 和 X_2 的电抗性质确定振荡器是电感三端式还是电容三端式。而 Colpitts 振荡器就是电容三端式振荡器的具体电路结构。Colpitts 振荡器采用电容分压的谐振回路，通过有源器件提供的正反馈使振荡器工作。在图 3-18 (b) 电路中，电阻 R_{Load} 代表总负载，它包含了谐振腔的有限 Q 值、晶体管的输出电阻和振荡器驱动的负载。在实际使用中，电流源常常被换成电阻或扼流圈。

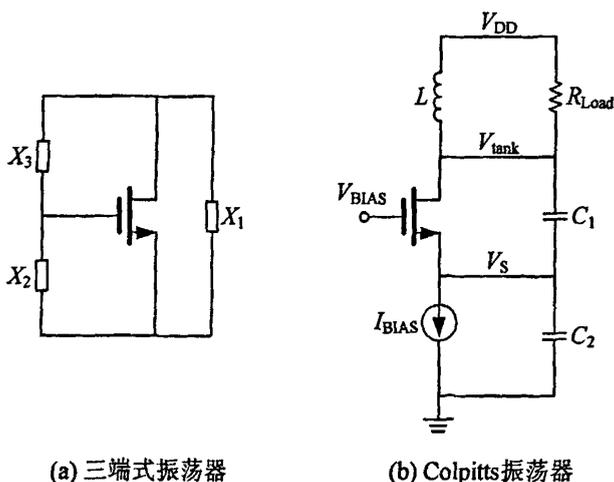


图 3-18 三端式振荡器和 Colpitts 振荡器

3.5.1 大信号跨导

因为振荡器正常工作时，信号振幅一般很大，因此需要晶体管的大信号跨导分析振荡器电路。首先定性分析图 3-19 (a) 中电路。随振幅 V_1 的增加，源极电压 V_S 被拉到一个更高的值。当输入信号达到最大时， V_S 也达到最大值。在栅压从峰值开始下降不久，晶体管就处于截止状态，因为输入信号的下降速度超过了电容通过电流源放电的速度。电流源在每个周期内对电容进行放电，所以栅源结在输入信号回到峰值之前又被正向偏

置，这引起了一个漏极电流脉冲。这个过程不断重复，所以漏极电流由一系列脉冲电流组成。栅、源电压和漏极电流的波形示于图 3-19 (b)。

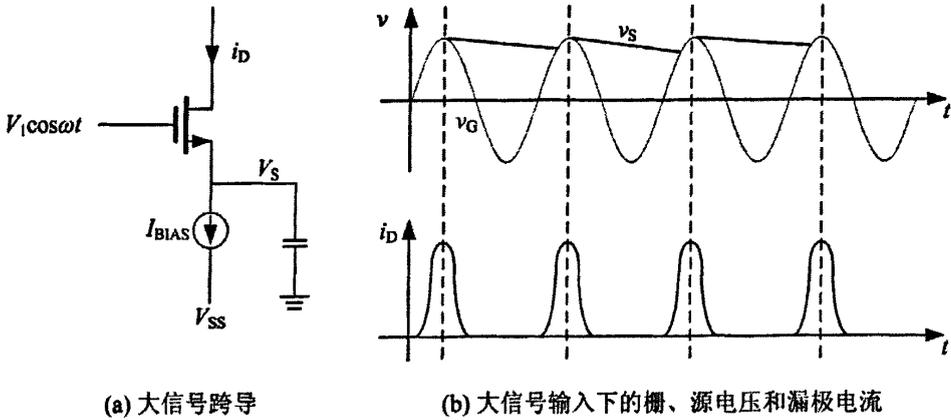


图 3-19 大信号跨导电路与栅、源电压和漏极电流

根据 KCL 知道电流的平均值应该等于 I_{BIAS} ，即

$$I_{BIAS} = \frac{1}{T} \int_0^T i_D(t) dt \quad (3-26)$$

而漏极电流基波分量幅度为

$$I_1 = \frac{2}{T} \int_0^T i_D(t) \cos \omega t dt \quad (3-27)$$

由于 $i_D(t)$ 由一系列窄脉冲组成，而且这些电流脉冲大致出现在输入最大幅度时，所以公式(3-27)中的余弦函数在冲击电流存在的一小段时间内可以近似当做单位量。因此

$$I_1 = \frac{2}{T} \int_0^T i_D(t) \cos \omega t dt \approx \frac{2}{T} \int_0^T i_D(t) dt = 2I_{BIAS} \quad (3-28)$$

这说明大信号下，基波分量的振幅近似等于偏置电流的两倍，因此大信号跨导为

$$G_m = \frac{I_1}{V_1} \approx \frac{2I_{BIAS}}{V_1} \quad (3-29)$$

关于 G_m 的公式推导仅在 V_1 比较大的情况下成立。对于 MOS 晶体管， V_1 的“大”是相对于过驱动电压而言的，对于双极性晶体管， V_1 的“大”是相对于热电压而言的^[8]。实际的振荡器通常满足这个条件。

3.5.2 振荡频率与振幅

为了计算振荡频率和振幅，把图 3-18 (b) 中 Colpitts 振荡器转化成图 3-20 所示模型^[8]。

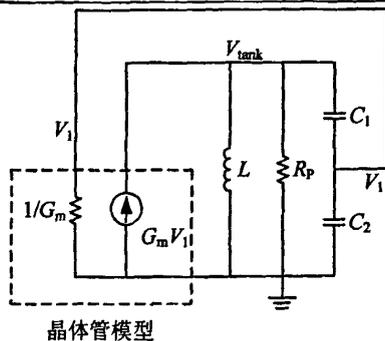


图 3-20 Colpitts 振荡器大信号跨导模型

首先把输入电阻 R_i 通过电容分压器折算到主要的谐振回路，再与电阻 R_p 并联，得到谐振腔等效电阻

$$R_{eq} = R_p \parallel \frac{1}{n^2 G_m} \quad (3-30)$$

其中 G_m 是大信号跨导， n 是电容分压器的电压分配系数

$$n = \frac{C_1}{C_1 + C_2} \quad (3-31)$$

同时注意到受控电流源总是产生一个正弦输出，其幅度为 $G_m V_1 = 2I_{BIAS}$ ，所以可以用一个具有这个幅度的独立正弦电流源来代替。这样就把电路变成如图 3-21 所示形式，图中 C_{eq} 是两个电容的串联值

$$C_{eq} = \frac{C_1 C_2}{C_1 + C_2} \quad (3-32)$$

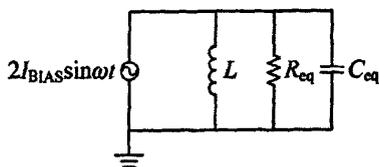


图 3-21 Colpitts 振荡器的简化模型

而振荡频率为

$$\omega_0 = \frac{1}{\sqrt{LC_{eq}}} \quad (3-33)$$

振幅 V_1 就是谐振回路的振幅 V_{tank} 乘以串联电容的电压分配系数，因此

$$V_{tank} = \frac{V_1}{n} \quad (3-34)$$

谐振状态下谐振回路上电压的振幅就是电流源振幅与谐振回路净电阻的乘积

$$\begin{aligned}
 V_{\text{tank}} &= 2I_{\text{BIAS}}R_{\text{eq}} = 2I_{\text{BIAS}}\left[R_{\text{P}} \parallel \frac{1}{n^2G_{\text{m}}}\right] \\
 &= 2I_{\text{BIAS}}\frac{R_{\text{P}}}{n^2G_{\text{m}}R_{\text{P}} + 1}
 \end{aligned}
 \tag{3-35}$$

代入式(3-29)和(3-34)化简得到

$$V_{\text{tank}} = 2I_{\text{BIAS}}R_{\text{P}}(1-n) \tag{3-36}$$

因此, 振荡器的振幅也就直接正比于偏置电流和谐振回路的等效电阻。其中晶体管的输入电阻与 C_2 并联, 由于电容分压器的作用, 它等效为谐振回路的负载时要除以系数 n^2 。因此可以通过调节两个电容的比值来控制晶体管输入电阻的负载效应。同时 n 的大小还影响相位噪声性能, 一般来讲, n 在 0.3 到 0.5 之间能够得到最优的相位噪声, 其具体分析将在第六章给出。

3.6 小结

本章介绍了振荡器的基本工作原理, 着重论述了差分负阻振荡器与 Colpitts 振荡器的分析方法, 为后面振荡器的设计打下基础。

参考文献

- [1] 谢嘉奎, 宣月清, 冯军. 电子线路[M]: 非线性部分. 第 4 版. 北京: 高等教育出版社, 2000.
- [2] 池保勇, 余志平, 石秉学. CMOS 射频集成电路分析与设计[M]. 北京: 清华大学出版社, 2006.
- [3] Molnar K, Rappitsch G, Huszka Z, et al. MOS varactor modeling with a subcircuit utilizing the BSIM3v3 model [J]. IEEE Transactions on Electron Devices, 2002, 49(7):1206-1211
- [4] Guillermo Gonzalez. Microwave Transistor Amplifiers: Analysis and Design, 2nd Ed [M]. Prentice Hall. 1997
- [5] Hajimiri A, Lee T H. Design issues in CMOS differential LC oscillators. IEEE [J] Solid State Circuits, 1999, 34(5):717-214
- [6] Hegazi E, Sjoland H, Abidi A A. A Filtering Technique to Lower LC Oscillator Phase Noise. IEEE [J] Solid-State Circuits, 2001, 36(12):1921-1930
- [7] Behzad Razavi. Design of Integrated Circuits for Optical Communication [M]. McGraw-Hill 2002
- [8] Thomas H. Lee. The Design of CMOS Radio-Frequency Integrated Circuits [M]. 北京电子工业出版社 2002

第4章 相位噪声

相位噪声是振荡器的一个主要性能指标，它影响着接收机的灵敏度和发射机的邻近信道干扰。在电路设计领域，对相位噪声的研究一直受到关注，因为只有深入了解压控振荡器的相位噪声产生机制，才能设计出低相位噪声的本振源。本章首先介绍相位噪声的基本概念，然后分析相位噪声对通信系统的影响以及锁相环中的相位噪声，最后研究目前应用最广泛的相位噪声分析理论：Leeson 模型和 Hajimiri 的线性时变模型。

4.1 相位噪声分析

由电路元件和外部环境引入的噪声会影响振荡器输出信号的频率和振幅。多数情况下，由于振荡器固有的限幅机制或可以后接幅度控制电路，很容易消除振荡信号的振幅扰动。因此振荡器的噪声分析中一般忽略振幅扰动，而只考虑频率扰动。这个频率扰动就是相位噪声。它在时域上表现为周期的随机变化或时间轴上过零点的随机漂移，在频域上表现为信号频谱不再是单一的谱线，而是在输出频谱的周围表现出“裙带”现象，如图 4-1 所示。射频系统中，相位噪声通常在频域表示。其定量描述为偏离载波频率 ω_0 一定频偏 $\Delta\omega$ 处单位带宽内噪声功率与载波功率的比值，用分贝表示，单位为 dBc/Hz。

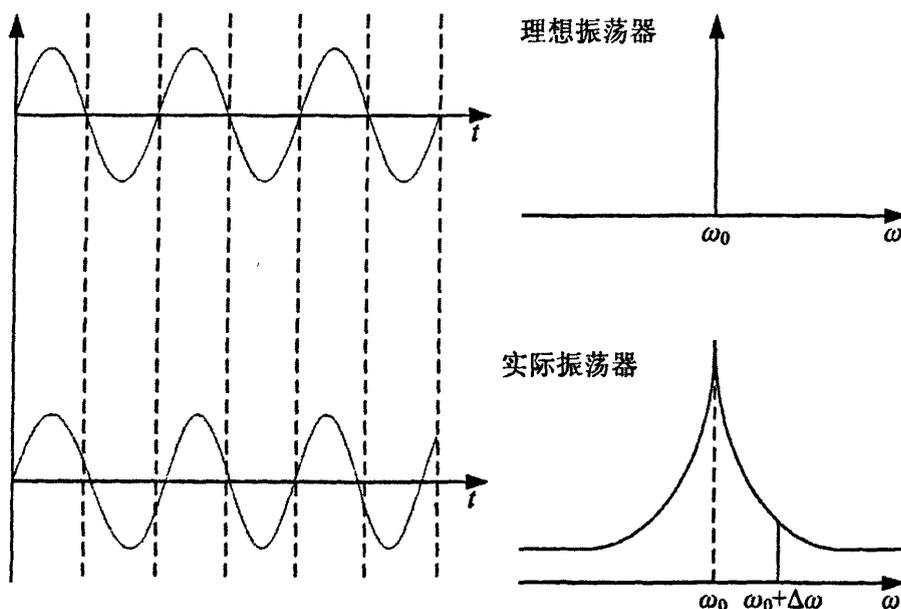


图 4-1 理想振荡器与实际振荡器的输出波形及频谱

4.1.1 单音信号的幅度与相位调制

若 VCO 的自由振荡频率为 ω_0 ，理论上，VCO 的输出信号可以表示为

$$V_{\text{out}}(t) = A \cos(\omega_0 t + \phi) \quad (4-1)$$

式中的 ϕ 是相对于角频率 ω_0 的瞬时相位， A 是信号的振幅，稳态时， A 和 ϕ 都应该是常

数。但实际 VCO 电路的输出信号并不如此， A 和 ϕ 都是变化的。式(4-1)应该改写为

$$V_{\text{out}}(t) = A(t) \cos[\omega_0 t + \phi(t)] \quad (4-2)$$

$A(t)$ 对输出信号的影响可以称为幅度调制， $\phi(t)$ 对输出信号的影响可以称为相位调制。假设 $\phi(t) = \phi_m \sin \Omega_1 t$ ， $A(t) = A(1 + A_m \cos \Omega_2 t)$ ， $|\phi_m| \ll |A|$ ， $|A_m| \ll |A|$ ，有

$$\begin{aligned} V_{\text{out}}(t) &= A(1 + A_m \cos \Omega_2 t) \cdot \cos(\omega_0 t + \phi_m \sin \Omega_1 t) \\ &= A \cos(\omega_0 t + \phi_m \sin \Omega_1 t) + AA_m \cos \Omega_2 t \cos(\omega_0 t + \phi_m \sin \Omega_1 t) \\ &= A \cos(\omega_0 t + \phi_m \sin \Omega_1 t) + \frac{AA_m}{2} \cos[(\omega_0 + \Omega_2)t + \phi_m \sin \Omega_1 t] \\ &\quad + \frac{AA_m}{2} \cos[(\omega_0 - \Omega_2)t + \phi_m \sin \Omega_1 t] \\ &= A \cos \omega_0 t + \frac{A\phi_m}{2} [\cos(\omega_0 + \Omega_1)t - \cos(\omega_0 - \Omega_1)t] \\ &\quad + \frac{AA_m}{2} [\cos(\omega_0 + \Omega_2)t + \cos(\omega_0 - \Omega_2)t] \\ &\quad + \frac{AA_m\phi_m}{4} [\cos(\omega_0 + \Omega_2 + \Omega_1)t - \cos(\omega_0 + \Omega_2 - \Omega_1)t] \\ &\quad + \frac{AA_m\phi_m}{4} [\cos(\omega_0 - \Omega_2 + \Omega_1)t - \cos(\omega_0 - \Omega_2 - \Omega_1)t] \end{aligned} \quad (4-3)$$

可见经过幅度调制和相位调制后， $V_{\text{out}}(t)$ 含有更多的频率分量，包括 ω_0 ， $\omega_0 \pm \Omega_1$ ， $\omega_0 \pm \Omega_2$ ， $\omega_0 + \Omega_2 \pm \Omega_1$ ， $\omega_0 - \Omega_2 \pm \Omega_1$ 。假设 $\Omega_1 < \Omega_2$ ，从 $V_{\text{out}}(t)$ 的单边带功率谱密度(Power Spectral Density, PSD)的角度看，通过幅度和相位调制后，调制信号的频谱被平稳地搬移到了被调制信号的两侧，见图 4-2。对于频率综合器电路而言，这些调制信号本身就是电路的输入噪声，经过电路的调制功能产生的边带频谱也是不需要的，它们也就自然成为了输出信号的噪声。

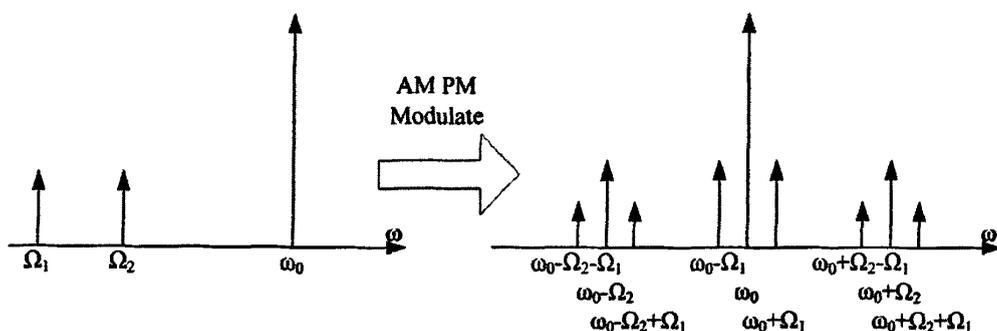


图 4-2 相位和幅度调制对载波频谱的影响

式(4-3)的结果中第一项代表信号，第二项是相位调制产生的噪声，第三项是幅度调制产生的噪声，后两项是相位幅度共同调制产生的噪声。由于振荡器电路中，幅度调制可以通过电路的限幅机制消除，但相位调制却很难根除，所以因相位改变而产生的噪声占主要部分，下面仅考虑相位调制产生的噪声。

式(4-3)中，最后两项的能量相对第二项很小，因此第二项是主要的相位调制噪声，其能量与信号能量的比值为相应振幅比值的平方

$$\frac{P_{\text{noise}}}{P_{\text{carrier}}} = \frac{\phi_m^2}{4} = \frac{\phi_{m,\text{RMS}}^2}{2} \quad (4-4)$$

其中 $\phi_{m,\text{RMS}}$ 是 ϕ_m 的均方根值, 且

$$\phi_m = \sqrt{2}\phi_{m,\text{RMS}} \quad (4-5)$$

4.1.2 压控增益与相位噪声

VCO 设计中, 过大的压控增益会恶化相位噪声。根据前面的结果可以推导出相位噪声与压控增益的关系, 从而定量的描述压控增益对相位噪声的恶化程度。变容管的加入降低了谐振腔的 Q 值, 另一方面, 变容管引入的噪声调制振荡频率。这两种原因都会恶化振荡器的相位噪声。将变容管噪声等效为电阻热噪声, 噪声电压为

$$v_n = \sqrt{4kTR} \quad (4-6)$$

其中 V_n 是变容管上热噪声电压均方根, k 是波尔兹曼常数, T 是绝对温度, R 是变容管的等效噪声电阻。这个噪声电压和压控增益 K_0 的乘积就是频率偏移的均方根, 频率偏移可以由(4-5)得到。根据调频波理论, 距离振荡频率频偏 f_m 处的最大相位偏移 ϕ_m 为

$$\phi_m = \sqrt{2}K_0 v_n / f_m \quad (4-7)$$

代入公式(4-4)可以算得由变容管引入的特定频偏上的相位噪声为

$$L(f_m) = 20\log_{10}(\phi_m / 2) = 20\log_{10} \cdot K_0 \sqrt{2kTR} / f_m \quad (4-8)$$

4.1.3 噪声与传递函数

以上讨论只是基于单音调制, 但是噪声的频谱分量是非常丰富的。而且图 4-2 也仅仅考虑了由调制产生的频谱搬移, 确定了频谱上各种频率分量的相对位置关系, 但并没有考虑电路本身的增益对输出噪声功率的影响。因此, 需要从更一般的角度去考虑噪声对信号的影响。由于 VCO 是负反馈系统, 而且对相位存在固有的积分过程, 情况比较复杂, 关于 VCO 的具体情况将在后面讨论。在此, 假设电路没有反馈, 且是线性时不变系统。若输入噪声为平稳随机分布的白噪声, 其功率谱密度为 $S_{\text{in}}(f)$, 电路的传递函数为 $H(s)$, 则电路的输出噪声 PSD 可以表示为^[1]

$$S_{\text{no}}(f) = S_{\text{in}}(f) \cdot |H(f)|^2 \quad (4-9)$$

因此, 电路的输出噪声 PSD 取决于噪声频谱和电路传递函数。图 4-3 给出了这种频谱转换的示意图, 实际上体现了电路传递函数对噪声频谱的重塑。

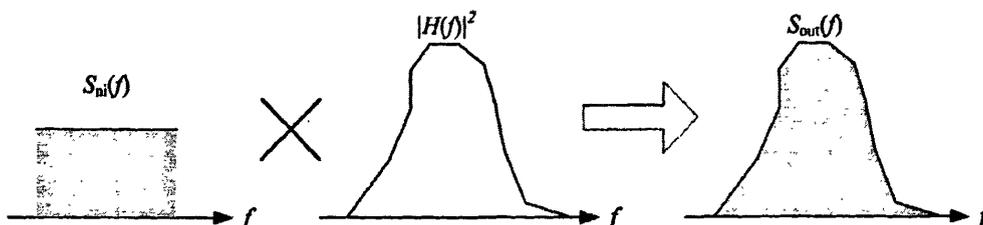


图 4-3 传输函数对噪声频谱的重塑

更一般的情况, 电路的输入信号应该包括信号和噪声, 而且电路自身也存在噪声。

若仅仅考虑白噪声，式(4-9)应该修正为

$$\begin{aligned} S_{\text{out}}(f) &= [S_{\text{signal}}(f) + S_{\text{noise}}(f)] \cdot |H(f)|^2 + S_n(f) \\ &= S_{\text{in}}(f) \cdot |H(f)|^2 + S_n(f) \end{aligned} \quad (4-10)$$

其中， $S_{\text{signal}}(f)$ 为输入信号 PSD， $S_{\text{noise}}(f)$ 是输入信号中噪声的 PSD， $S_{\text{in}}(f)$ 就是输入信号中总的 PSD，而 $S_n(f)$ 是电路自身的噪声 PSD。对电路而言， $S_{\text{in}}(f)$ 是乘性噪声， $S_n(f)$ 是加性噪声。以滤波器为例，若频率为 f_0 的信号通过一个中心频率为 f_0 的窄带滤波器，滤波器对输入信号、输入噪声以及电路自身噪声 PSD 的重塑过程可以用图 4-4 来描述。

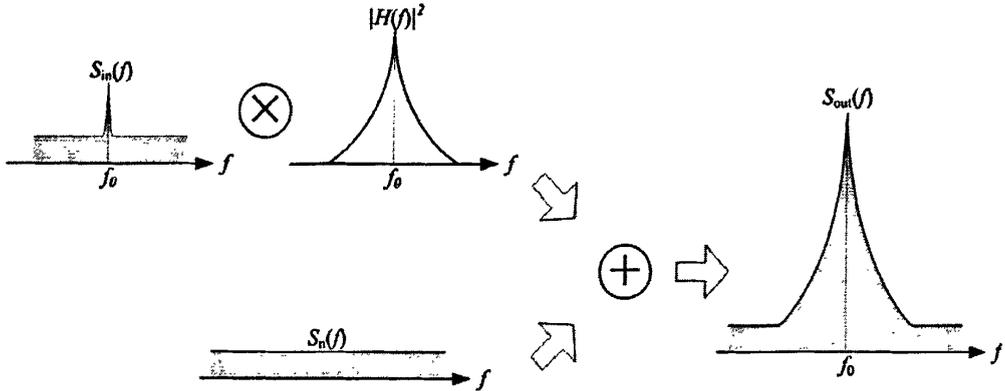


图 4-4 传递函数对信号及噪声频谱的重塑

现在，可以根据噪声对 VCO 相位、幅度的调制而产生的频谱搬移和 VCO 传递函数对噪声功率谱的重塑来定性解释 VCO 的噪声形成。MOSFET 的低频 $1/f$ 噪声和表现为白噪声的沟道热噪声的功率谱经过 VCO 固有的积分过程后形成 VCO 输出信号的相位噪声功率谱。这种积分过程是与 VCO 传递函数相关的，相位噪声功率谱是在零频率两侧对称分布的，其中的频率分量的大小体现的是 VCO 相位变化的快慢，这也就是 VCO 输出信号的调相信号。分布在零频率两侧的相位噪声功率谱经过相位调制后，其频谱被搬移到振荡频率两边，形成在振荡频率两边对称分布的相位噪声功率谱。在这里，VCO 传递函数对于噪声功率谱的重塑体现在 VCO 对噪声源的积分过程中。由于 $1/f$ 噪声和 VCO 的传递函数都与频率有关，所以相位噪声功率谱密度的大小也会呈现出与频率相关的分布。这种趋势在后面相位噪声的计算公式中可以得到体现。

既然信号伴随有噪声，为了衡量信号质量的好坏，可以用噪声功率占信号总功率的大小来表示信号的质量。前提是信号本身是窄带的，而且所需信号为中心频率。计算公式为

$$L(\Delta f) = 10 \log \left[\frac{P_{\text{sideband}}(f_0 + \Delta f, 1\text{Hz})}{P_{\text{total}}} \right] \quad (4-11)$$

$L(\Delta f)$ 的单位是 dBc/Hz。由于幅度调制可以通过电路的限幅机制消除，但相位调制却很难根除的，所以相位改变而产生的噪声占主要部分。 $L(\Delta f)$ 也称之为相位噪声，是由偏离中心频率 Δf 处 1-Hz 内的噪声功率比上信号总功率得到的。实际测试中，频谱仪很难得到 1-Hz 内的功率，代之以一定带宽内的功率，此带宽称为分辨率带宽 (Resolution Bandwidth, RESBW)。而且测试中也很难得到信号的总功率，由于频率为 f_0 的信号，即载波信号的功率比噪声功率大得多，所以用载波信号的功率代替总功率。这样就可以通过频谱仪测得的频谱对相位噪声作粗略的估算。式(4-11)可以近似为

$$L(\Delta f) \approx 10 \log \left[\frac{P_{\text{sideband}}(f_0 + \Delta f, \text{RESBW})}{(\text{RESBW, Hz}) P_{\text{carrier}}} \right] \quad (4-12)$$

$$= 10 \log P_{\text{sideband}}(f_0 + \Delta f, \text{RESBW}) - 10 \log P_{\text{carrier}} - 10 \log(\text{RESBW, Hz})$$

式(4-12)虽然可以计算相位噪声，但仅适合于实际测试，并不适合在电路设计时对相位噪声的分析和计算。

4.2 系统中的相位噪声

4.2.1 收发机中的相位噪声

为了理解相位噪声在射频系统中的重要性，考虑图 4-5 描述的一般收发机结构。

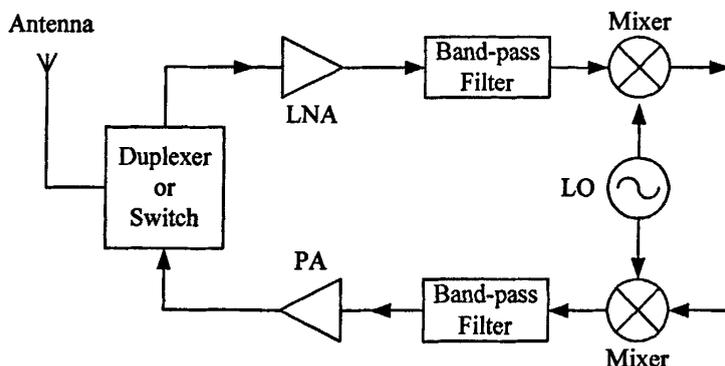


图 4-5 通用射频收发机前端

其中一个本地振荡器同时为接收和发射路径提供载频。如果本振输出包括相位噪声，则下变频和上变频信号同时被破坏。这可以由图 4-6 看出。

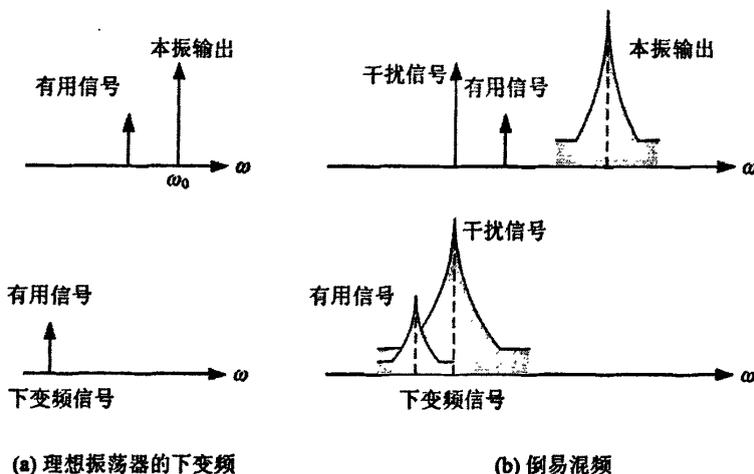


图 4-6 相位噪声对变频过程的影响

在理想情况下，有用信号与一个脉冲卷积，从而变换到一个较低（和一个较高）的频率，形状并未改变。然而在实际中，有用信号的相邻信道可能存在很强的干扰信号，

而且本振具有不可忽视的相位噪声,如图 4-6 所示。当两个信号与本振输出进行混频时,下变频后的频带包含两个重叠的频谱,有用信号受到干扰信号带尾强噪声的干扰。这种效应称作倒易混频 (reciprocal mixing)。

如图 4-7 所示,相位噪声在发射路径上的影响稍有不同。假设一个无噪声的接收器需要接收 ω_2 点的微弱信号,而一个邻近的、很强的发射机在 ω_1 处产生一个具有很大大相位噪声的信号。则有用信号会被这个发射机的相位噪声的带尾所破坏。

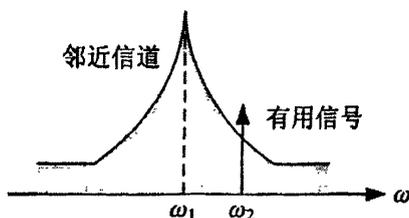


图 4-7 发射机中的相位噪声

4.2.2 相位噪声与信噪比

通过上面的分析,现在可以推导相位噪声与信噪比的关系^[2]。在图 4-8 的频谱图中, $S_n(f)$ 表示干扰信号的相位噪声分布, f_L 和 f_H 分别为期望信道的下限和上限,信号带宽 $BW=f_H-f_L$ 。信号频率与干扰源频率间隔为 Δf 。

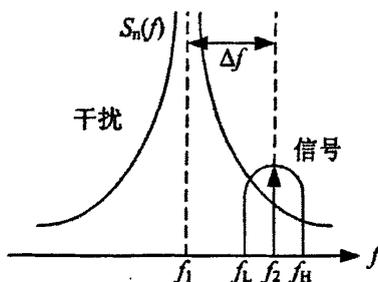


图 4-8 相位噪声引起的信噪比降低

假设干扰源信号功率 P_{int} , 信号功率 P_s , $P_{int} > P_s$ 。则干扰信号相位噪声在有用信道内产生的总噪声功率为

$$P_n = \int_{f_L}^{f_H} S_n(f) df = S_0 \cdot BW \quad (4-13)$$

其中 S_0 表示信道带宽内单位频率的平均噪声功率。而以分贝表示的信噪比等于

$$SNR = 10 \log(P_s / P_n) = 10 \log(P_s) - 10 \log(P_n) \quad (4-14)$$

干扰信号源在频偏 Δf 处的相位噪声可以表示为

$$\begin{aligned} L(\Delta f) &= 10 \log(S_0 \cdot 1 \text{ Hz} / P_{int}) = 10 \log(P_n / BW / P_{int}) \\ &= 10 \log(P_n) - 10 \log(BW) - 10 \log(P_{int}) \end{aligned} \quad (4-15)$$

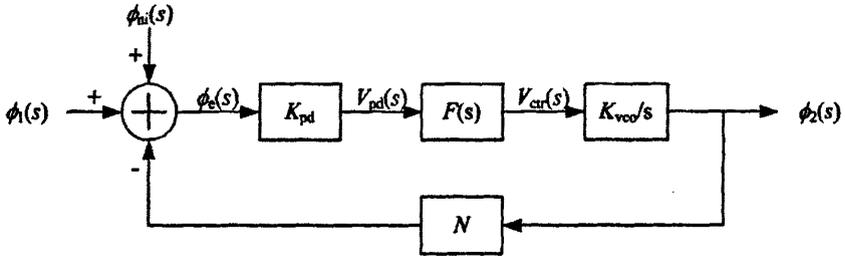
由以上两式可以得到相位噪声与信噪比的关系

$$L(\Delta f) = 10 \log(P_s) - SNR - 10 \log(BW) - 10 \log(P_{int}) \quad (4-16)$$

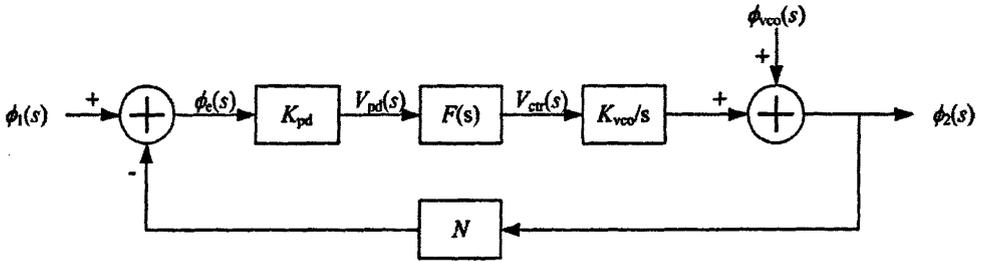
公式(4-16)给出了如何根据系统信噪比确定某一频偏上的相位噪声。

4.2.3 锁相环的相位噪声

锁相环的输出信号就是 VCO 的输出信号，因此，锁相环同样存在相位噪声的问题。接下来研究 VCO 的相位噪声如何影响锁相环的相位噪声。VCO 的相位噪声主要来自电路内部，而 PLL 的相位噪声主要来自三方面——输入相位噪声、电路内部噪声和 VCO 的相位噪声。输入相位噪声和电路内部噪声可以共同等效为输入端相位噪声。所以，PLL 相位噪声大小主要取决于环路对输入相位噪声和 VCO 相位噪声的抑制能力。图 4-9(a) 是 PLL 存在等效输入相位噪声时环路噪声的线性化相位模型。



(a) PLL的输入相位噪声



(b) 由VCO引入的相位噪声

图 4-9 PLL 环路噪声的线性化相位模型

因为仅仅研究环路对噪声的传输和抑制，可以假设 $\phi_1(s)=0$ ，若 PLL 的开环传递函数为 $G(s)$ ，则

$$[\phi_{ni}(s) - \phi_2(s)/N] \cdot G(s) = \phi_2(s) \tag{4-17}$$

根据式(4-17)可以得到 PLL 对输入相位噪声的传递函数

$$\frac{\phi_2(s)}{\phi_{ni}(s)} = \frac{G(s)}{1 + G(s)/N} = H(s) \tag{4-18}$$

图 4-9(b)是 PLL 中 VCO 存在相位噪声时环路噪声的线性化相位模型。同样可以假设 $\phi_1(s)=0$ ，根据图中所示，可以得到

$$[-\phi_2(s)/N] \cdot G(s) + \phi_{nvco}(s) = \phi_2(s) \tag{4-19}$$

则 PLL 对于 VCO 相位噪声的传递函数为

$$\frac{\phi_2(s)}{\phi_{nvco}(s)} = \frac{1}{1 + G(s)/N} = H_c(s) \tag{4-20}$$

式(4-18)和(4-20)表明 PLL 环路对输入相位噪声是低通的，而对于 VCO 的相位噪声是高通的，环路带宽的大小决定了两种相位噪声对输出信号相位噪声的影响大小。因此，根据式(4-9)，PLL 输出信号中相位噪声的功率谱 $S_{out}(f)$ 的分布取决于环路的传递函数，而传递函数的-3dB 带宽决定了输出信号中总的相位噪声。在这里，环路传递函数对于噪声功率谱的重塑作用得到了充分体现。图 4-10 描绘了 PLL 传递函数对输出信号相位噪声的影响。工程上，为了得到比较好的相位噪声性能，一般将 PLL 的环路带宽 f_{3dB} 设计为 $S_{ni}(f)$ 和 $S_{nvco}(f)$ 的交点。

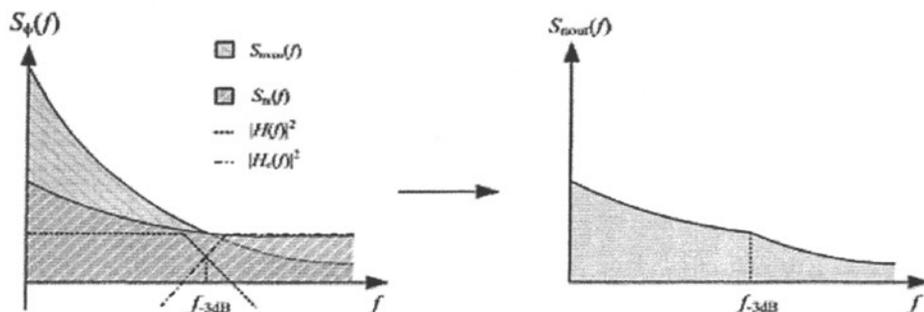


图 4-10 PLL 传递函数对输出信号相位噪声功率谱的影响

4.3 Leeson 模型

使用图 4-11 来分析振荡器的相位噪声性能。

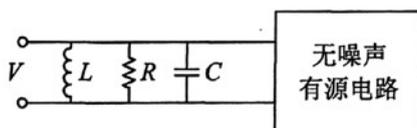


图 4-11 理想负阻振荡器

为了分析简单假设无源器件是无噪声的， R 是电路中唯一的噪声源，它产生的噪声是白噪声，可以等效为一个噪声电流源，其功率谱密度为

$$\overline{i_n^2} / \Delta f = 4kT / R \quad (4-21)$$

LC 谐振电路上的噪声电压为噪声电流源与噪声电流源所看到的有效阻抗的乘积。在振荡器稳定振荡时，负阻提供的能量等于振荡回路损失的能量，因此负阻与 R 互相抵消，噪声电流源看到的有效阻抗是理想无损 LC 网络的阻抗。

在稍微偏离振荡频率 ω_0 处（偏移量 $\Delta\omega$ ），LC 回路的阻抗近似为

$$Z(\omega_0 + \Delta\omega) \approx -j \frac{\omega_0 L}{2(\Delta\omega / \omega_0)} \quad (4-22)$$

考虑到并联 LC 谐振回路的品质因子为 $Q=R/\omega_0 L$ ，因此

$$|Z(\omega_0 + \Delta\omega)| \approx R \cdot \frac{\omega_0}{2Q\Delta\omega} \quad (4-23)$$

LC 谐振电路上的噪声电压功率谱密度为噪声电流源的功率谱密度与 LC 回路阻抗平方的乘积

$$\frac{\overline{v_n^2}}{\Delta f} = \frac{\overline{i_n^2}}{\Delta f} \cdot |Z|^2 \approx 4kTR \cdot \left(\frac{\omega_0}{2Q\Delta\omega} \right)^2 \quad (4-24)$$

由于 LC 谐振电路提供了滤波功能，输出噪声电压的功率谱密度与频率无关，它与载波频率 ω_0 的平方呈正比，而与频率偏移量 $\Delta\omega$ 的平方成反比，而且输出噪声电压的功率谱密度与 LC 谐振腔回路的品质因数平方成反比。

在这种理想模型中，电阻 R 的热噪声引起振荡信号的幅度和相位扰动，在没有自动幅度控制的情况下，根据热动力学平分定律，噪声能量将平等地转化为幅度扰动和相位扰动。实际的振荡器都存在幅度控制措施，因此输出噪声电压仅对相位扰动产生贡献，其值为式(4-24)的一半。按照相位噪声的定义，这种理想振荡器的相位噪声为

$$L\{\Delta\omega\} = 10 \log \left[\frac{2kT}{P_s} \cdot \left(\frac{\omega_0}{2Q\Delta\omega} \right)^2 \right] \quad (4-25)$$

其中， P_s 为振荡信号能量，它与振荡信号幅度 V_o 之间的关系为 $P_s = 0.5 V_o^2 / R$ 。

从式(4-25)可以看出，振荡器的相位噪声与振荡信号能量和 LC 谐振回路的品质因数的平方呈反比，因此提高振荡信号幅度和 LC 谐振腔 Q 值可以提高振荡器的相位噪声性能。式(4-25)还表明振荡器的相位噪声与频率偏移量的平方呈反比，但实际测量得到的相位噪声与频率偏移量之间的关系曲线如图 4-12 所示。它分为三个不同的区域：与偏移频率无关的区域称为平坦区；与偏移频率平方呈反比的区域称为 $1/f^2$ 区；与偏移频率立方成反比的区域成为 $1/f^3$ 区。对照式(4-25)，可以看出 $1/f^2$ 区域的相位噪声与电阻热噪声相关。实际电路中的有源器件会引入 $1/f$ 噪声，经上变频后会转移到载波频率附近，造成偏移频率量很小时的 $1/f^3$ 区域。为了避免负载效应（负载变化时，振荡频率发生变化），振荡器一般都有一个输出缓冲电路，该电路会限制可以观测到的振荡器噪声基底，测试设备本身也存在可测量的噪声基底，当偏移频率较大，振荡器噪声谱低于输出缓冲电路或者测试设备的噪声基底时，振荡器本身的噪声是测量不出来的，这就形成平坦区。

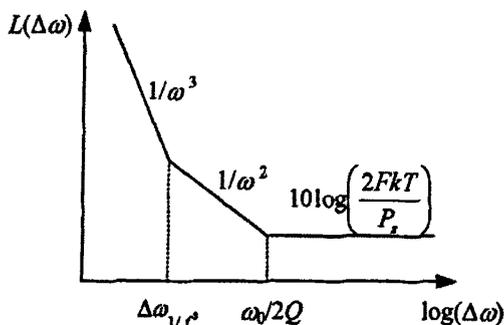


图 4-12 实测相位噪声曲线

根据以上因素，Leeson 在上世纪 70 年代提出一种基于线性时不变系统的分析方法，称为 Leeson 模型^[3]，它是迄今为止最常用的相位噪声模型

$$L(\Delta f) = 10 \log \left\{ \frac{2FkT}{P_s} \cdot \left[1 + \left(\frac{f_0}{2Q_L \Delta f} \right)^2 \right] \cdot \left(1 + \frac{\Delta f_{1/f^3}}{|\Delta f|} \right) \right\} \quad (4-26)$$

其中 F 是经验常数, k 是波尔兹曼常数, T 为绝对温度, P_s 为谐振回路中等效并联电阻上的平均功率耗散, Q_L 是谐振回路的有载品质因数。 $\Delta f_{1/f^3}$ 是 VCO 功率谱中 $1/f^3$ 和 $1/f^2$ 区域的拐角频率。 Leeson 用晶体管 $1/f$ 噪声的拐角频率来代替 $1/f^3$ 拐角频率。

Leeson 模型预测了振荡器的相位噪声行为, 而且数学表达式非常简单, 因此得到了广泛应用。但 Leeson 模型中包含一个试验参数 F , 需要进行实际测量后拟合得到, 因此它不能预测振荡器的相位噪声性能, 这是 Leeson 模型最大的问题。按照 Leeson 模型, 平坦区与 $1/f^2$ 区域的分界点应该等于 $\omega_0/2Q$, 但实际中并不总是成立。Leeson 模型的另一个问题是 $\Delta f_{1/f^3}$ 也不总是等于有源器件的 $1/f$ 噪声拐角频率, 更多地将它作为一个试验参数对待, 更加削弱了 Leeson 模型的相位噪声预测功能。

针对 Leeson 模型不能预测振荡器相位噪声性能的缺点, Rael 应用周期性稳态频域分析方法分析了 LC 差分负阻振荡器的相位噪声性能^[4], 给出了 F 参数的计算公式

$$F = 1 + \frac{4\gamma RI}{\pi V_0} + \frac{4}{9} g_{mbias} R \quad (4-27)$$

其中, γ 是晶体管沟道电流噪声因子, 对于长沟道器件约为 $2/3$, 对于短沟道器件, 它的值可能增加到 $2\sim 3$ 。 V_0 是振荡电压幅度, I 是振荡器核心电路偏置电流, g_{mbias} 是偏置晶体管的跨导。该式中第一项表示 LC 谐振回路噪声对相位噪声的影响, 第二项表示负阻互耦对噪声对相位噪声的影响, 第三项是偏置电流源噪声对相位噪声的影响。偏置电流源噪声对振荡器的相位噪声有很大影响, 是限制振荡器相位噪声性能的主要因素。Rael 模型指出了振荡器各部分对相位噪声的影响, 为研究减小相位噪声的措施指明了方向。

4.4 线性时变模型

要对 VCO 的相位噪声进行分析, 需要找到在实际设计中能够采用的具体分析方法。已报道的关于相位噪声产生的物理机制和分析方法主要可以分为三大类: 线性时不变 (LTI, Linear Time Invariant) 分析, 非线性时不变 (NTI, Nonlinear Time Invariant) 分析和线性时变 (LTV, Linear Time Variant) 分析。

线性时不变模型包括 Leeson 模型^[3]、Craninckx 模型^[5]和 Razavi 模型^[6]。Leeson 模型已经在上文介绍过。Craninckx 模型和 Razavi 模型都是将振荡器看作一个线性负反馈系统, 根据系统传递函数计算出器件噪声引入振荡器的相位噪声。在线性时不变系统假设的前提下, 这两种模型解释了加性噪声对相位噪声的影响, 得出相位噪声随着频偏按每十倍频-20dB 斜率下降的结论, 指出设计低相位噪声振荡器的两个必要条件: 增大振幅和降低谐振腔等效串联电阻。不过他们的模型没有解释器件闪烁噪声对振荡器相位噪声的影响, 而且无法解释单频噪声在载波两侧都会产生噪声的现象, 并且 Craninckx 噪声模型中也存在经验拟合参数。因此线性时不变噪声模型存在许多待解决的问题, 与 Leeson 噪声模型相比, 并没有本质上的提高。

Samori 提出的非线性时不变模型^[7]阐明了差分对管噪声和尾电流源噪声是如何影响振荡器的相位噪声的。虽然非线性时不变模型解释了相位噪声产生的物理机制, 但是仍然有经验变量, 因此 Samori 模型也是一种定性的噪声分析模型。

Hajimiri 提出的线性时变相位噪声模型^[8,9]是一种通用的、精确的、定量分析方法。因为任何振荡器都是一个周期变化的时变系统，因此噪声模型必须精确地考虑振荡电路的时变特性。线性时变模型能够分析平稳噪声，甚至是周期平稳噪声。该特点是线性时不变噪声模型所不能的地方。线性时变相位噪声模型还可以分析器件闪烁噪声上变频成为相位噪声的程度与振荡波形对称性的关系。通常认为，相位噪声的 $1/f^3$ 噪声的拐角频率就是器件闪烁噪声的拐角频率，而通过线性时变相位噪声模型的分析，可以知道前者要小于后者。振荡器的这种特性，使得在闪烁噪声性能差的 CMOS 工艺上也能够设计出相位噪声性能高的振荡器，甚至可以比双极性工艺还要好。本节主要介绍线性时变相位模型。

4.4.1 相位增量的冲击响应

振荡器的噪声分析可以用 n 输入（每一个输入代表一个噪声源）2 输出的系统做模型，两个输出是振荡器同时产生的幅度和剩余相位， $A(t)$ 和 $\phi(t)$ 。噪声以电流元注入节点或电压源串联支路的形式引入。对每一个输入源，系统都可以看作是单端输入，单端输出的。可以通过图 4-13 所示两个等效系统的行为研究 $A(t)$ 和 $\phi(t)$ 时域和频域的波动。

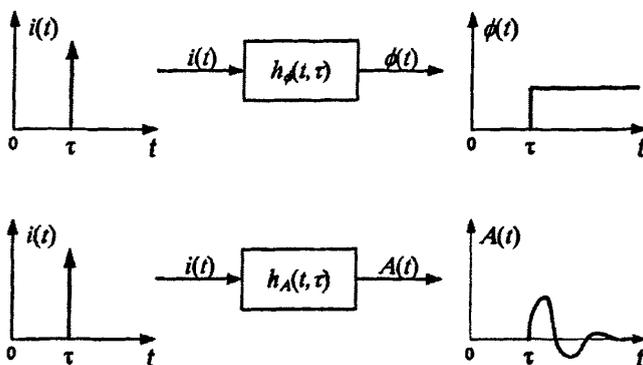


图 4-13 相位和幅度的冲击响应模型

图 4-13 中的系统都是时变的。考虑图 4-14 所示理想并联 LC 振荡器的特殊情况。如果像图上那样注入脉冲电流 $i(t)$ ，振荡器的幅度和相位响应就会像图 4-14(a)、(b) 的图形。瞬态电压变化 ΔV 为

$$\Delta V = \Delta q / C_{tot} \quad (4-28)$$

这里 Δq 是电流脉冲注入的全部电荷， C_{tot} 是节点总电容。电流脉冲只会改变电容两端电压，而不会影响经过电感的电流。从图 4-14 可以看出， $A(t)$ 和 $\phi(t)$ 的变化结果与时间相关。极端情况下，如果脉冲加在电容两端电压的峰值上，将没有相位偏移而只产生幅度变化，如图 4-14(a) 所示。另一个极端的情况是脉冲加在过零点上，将会对剩余相位 $\phi(t)$ 有最大的影响，对幅度有最小的影响，如图 4-14(b) 所示。当电流脉冲加在其它任何时刻，将会同时改变振荡器的幅度和相位。有一点很重要，不论注入电荷多么小，振荡器都是时变的。因此幅度 $A(t)$ 和相位 $\phi(t)$ 对电流脉冲的响应函数 $h_A(t, \tau)$ 和 $h_\phi(t, \tau)$ 是时变函数。

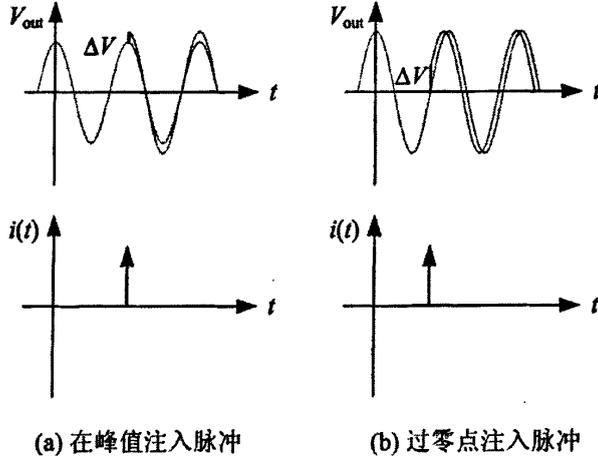
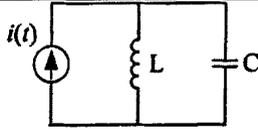


图 4-14 谐振腔时变冲击响应

另外，通过 SPICE 仿真验证可以知道冲击响应函数 $h_A(t, \tau)$ 和 $h_\phi(t, \tau)$ 都是线性的^[8]，虽然振荡器系统是电压电流之间的一个非线性电路，但是相位增量的冲击响应满足线性关系。根据图 4-13 所示，电流脉冲冲击产生的相位增量可以用单位阶跃函数表示为

$$h_\phi(t, \tau) = \frac{\Gamma(\omega_0 \tau)}{q_{\max}} u(t - \tau) \quad (4-29)$$

其中， q_{\max} 是节点处的最大电荷， $u(t)$ 是一个阶跃函数。 $\Gamma(x)$ 定义为相位增量的冲击敏感度函数 (ISF, Impulse Sensitivity Function)，它是一个无量纲变量，且与振荡器频率和幅度无关，而与振荡波形密切相关。冲击敏感度函数描述了 2π 周期内， $t = \tau$ 时刻单位脉冲造成振荡器相位增加的大小，通过傅立叶展开可以表示为

$$\Gamma(\omega_0 \tau) = \frac{c_0}{2} + \sum_{n=1}^{\infty} c_n \cos(n\omega_0 \tau + \phi_n) \quad (4-30)$$

其中 c_n 是实系数， ϕ_n 为 n 次谐波的初始相位，因为 ϕ_n 不影响相位噪声的计算，我们在后面的计算中忽略它。

对于给定的冲击敏感度函数 $\Gamma(x)$ ，可以通过叠加和积分的方法得到相位增量 $\phi(t)$

$$\begin{aligned} \phi(t) &= \int_{-\infty}^{\infty} h_\phi(t, \tau) \cdot i(\tau) d\tau = \frac{1}{q_{\max}} \int_{-\infty}^{\infty} \Gamma(\omega_0 \tau) \cdot i(\tau) d\tau \\ &= \frac{1}{q_{\max}} \left[\frac{c_0}{2} \int_{-\infty}^{\infty} i(\tau) d\tau + \sum_{n=1}^{\infty} c_n \int_{-\infty}^{\infty} i(\tau) \cos(n\omega_0 \tau) d\tau \right] \end{aligned} \quad (4-31)$$

只要找到 ISF 变化的傅立叶系数，就可以用式(4-31)计算任意电流 $i(t)$ 注入电路任意节点的 $\phi(t)$ 。一般情况下，对研究节点施加一位于振荡频率 n 次谐波上、频偏 $\Delta\omega$ ($\Delta\omega \ll \omega_0$) 处的正弦波电流噪声 $i(t) = I_n \cos[(n\omega_0 + \Delta\omega)t]$ ，根据式(4-30)和谐波之间的正交特性可以

得到

$$\begin{aligned}\phi(t) &\approx \frac{1}{q_{\max}} \left[c_n \int_{-\infty}^{\infty} I_n \cos[(n\omega_0 + \Delta\omega)\tau] \cos(n\omega_0\tau) d\tau \right] \\ &\approx \frac{I_n c_n \sin(\Delta\omega t)}{2q_{\max} \Delta\omega}\end{aligned}\quad (4-32)$$

4.4.2 相位到电压的转换

计算振荡器输出电压的功率谱密度需要知道相位增量与输出电压的关系。电流噪声源产生振荡器的输出电压过程，可以看作是两个子系统的级联，如图 4-15 所示。第一级为线性时变系统，噪声电流转变成相位增量；第二级是一个非线性系统，表示相位调制，将相位增量转成电压。

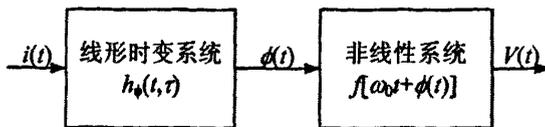


图 4-15 噪声电流到电压

相位增量的窄带相位调制可以表示为

$$V(t) = \cos(\omega_0 t + \phi(t)) = \cos\left(\omega_0 t + \frac{I_n c_n \sin(\Delta\omega t)}{2q_{\max} \Delta\omega}\right)\quad (4-33)$$

因此，在频率 $n\omega_0 + \Delta\omega$ 处的注入噪声电流将在频率 $\omega_0 \pm \Delta\omega$ 处产生的单边带噪声谱密度与载波功率比为

$$L\{\Delta\omega\} = 10 \cdot \log\left(\frac{I_n c_n}{4q_{\max} \Delta\omega}\right)^2\quad (4-34)$$

4.4.3 单边带噪声谱密度与噪声载波功率比

现在讨论随机电流噪声 $i_n(t)$ 的情形。它的功率谱密度包括平坦的区域和 $1/f$ 区域，如图 4-16 所示。从前述及式(4-33)可以看出，位于振荡频率整数倍附近的噪声分量都转换为 $S_\phi(\omega)$ 的低频噪声边带，它又变为 $S_v(\omega)$ 频谱中的接近载波的相位噪声，如图 4-16 所示。可以看出 $S_\phi(\omega)$ 的总量等于 ω_0 整数倍附近器件噪声产生的相位噪声贡献的总和，权重因子 c_n 。这点示于图 4-17(a) (对数频率尺度)。得到的单边带噪声密度谱 $L\{\Delta\omega\}$ 绘于图 4-17(b) 中的对数坐标系。 $S_\phi(\omega)$ 频谱中的边带又通过前面讨论过的调相机理导致 $S_v(\omega)$ 频谱中的相位噪声边带。这个过程示于图 4-16 和图 4-17。

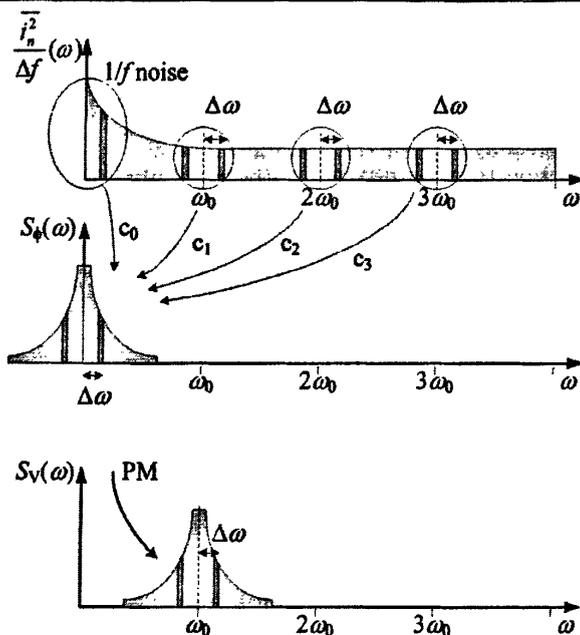


图 4-16 器件噪声到相位噪声的转换过程

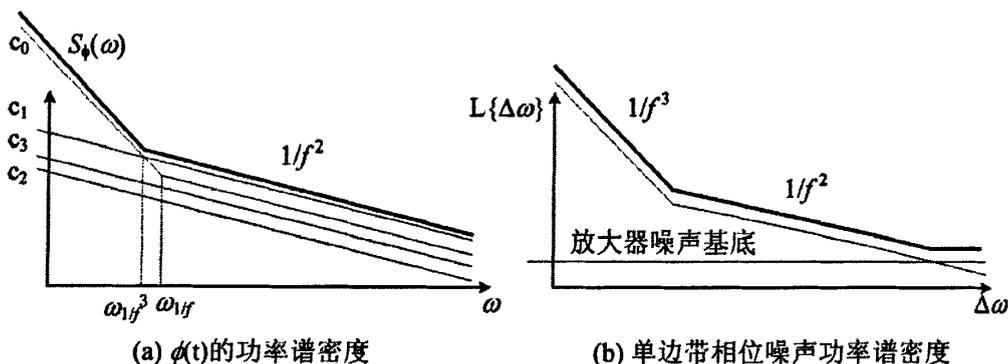


图 4-17 相位增量和单边带相位噪声

这个理论预言了相位噪声谱中 $1/f^3$, $1/f^2$ 和平坦区域的存在。低频噪声源，如闪烁噪声，乘以因子 c_0 ，表现为相位噪声谱中的 $1/f^3$ 区域，而白噪声项，乘以其它的因子 c_n ，引起相位噪声谱中的 $1/f^2$ 区域。很显然，如果原始噪声电流 $i(t)$ 中包含 $1/f^n$ 的低频噪声项，它们就会在相位噪声谱中的 $1/f^{n+2}$ 区域出现。最后，图 4-17 中的平坦底噪声源于振荡器噪声源的基底白噪声。总的边带噪声功率是这两者的和，在同一幅图中以粗线标出。

为了对相位噪声边带功率进行定量分析，现在考虑一输入噪声电流具有白噪声功率谱密度 $i_n^2 / \Delta f$ 。因此在由源引起的某一节点上， $\Delta\omega$ 频偏处以 dB 表示的低于载波的总单边带单位带宽相位噪声谱密度为

$$L\{\Delta\omega\} = 10 \cdot \log \left(\frac{\overline{i_n^2} \sum_{n=0}^{\infty} c_n^2}{4q_{\max}^2 \Delta\omega^2} \right) \quad (4-35)$$

其中噪声功率谱密度为 $\frac{\overline{i_n^2}}{\Delta f} = \frac{I_n^2}{2}$ ，根据 Parseval 原理有

$$\sum_{n=0}^{\infty} c_n^2 = \frac{1}{\pi} \int_0^{2\pi} |\Gamma(x)|^2 dx = 2\Gamma_{\text{rms}}^2 \quad (4-36)$$

其中 Γ_{rms} 是 $\Gamma(x)$ 的均方根值。结果是

$$L\{\Delta\omega\} = 10 \cdot \log \left(\frac{\Gamma_{\text{rms}}^2 \cdot \overline{i_n^2} / \Delta f}{2q_{\max}^2 \cdot \Delta\omega^2} \right) \quad (4-37)$$

这个方程代表了任意振荡器 $1/f^2$ 区域的相位噪声谱。对于与电感串联的电压源， q_{\max} 用 $\varphi_{\max} = LI_{\text{swing}}$ 代替， φ_{\max} 代表电感最大磁通。

现在可以定量地研究器件 $1/f$ 拐角频率和相位噪声 $1/f^3$ 拐角频率之间的关系。从图 4-17 中可以看出，这两个频率之间的关系明显依赖于各个系数 c_n 的特殊值。噪声谱中闪烁噪声占主要部分 ($\Delta\omega < \omega_{1/f}$) 的器件噪声可以描述为

$$\overline{i_{n,1/f}^2} = \overline{i_n^2} \cdot \frac{\omega_{1/f}}{\Delta\omega} \quad (\Delta\omega < \omega_{1/f}) \quad (4-38)$$

其中 $\omega_{1/f}$ 是器件 $1/f$ 噪声拐角频率。方程(4-37)和(4-33)导出相位噪声 $1/f^3$ 部分的表达式

$$L\{\Delta\omega\} = 10 \cdot \log \left(\frac{c_0^2}{q_{\max}^2} \cdot \frac{\overline{i_n^2} / \Delta f}{8 \cdot \Delta\omega^2} \cdot \frac{\omega_{1/f}}{\Delta\omega} \right) \quad (4-39)$$

器件闪烁噪声产生的相位噪声与器件白噪声产生的相位噪声相等时的拐角频率点定义为相位噪声 $1/f^3$ 和 $1/f^2$ 区域间的拐角频率 ω_{1/f^3} ，也即式(4-37)与(4-39)相等，可得，

$$\omega_{1/f^3} = \omega_{1/f} \cdot \left(\frac{c_0}{2\Gamma_{\text{rms}}} \right)^2 \approx \omega_{1/f} \cdot \frac{1}{2} \left(\frac{c_0}{c_1} \right)^2 \quad (4-40)$$

可以看出，内部噪声源产生的 $1/f^3$ 相位噪声角频率不等于器件 $1/f$ 噪声角频率，而是偏小，差了一个系数 $(c_0/2\Gamma_{\text{rms}})^2$ 。下面要讨论的是，由于 c_0 与振荡波形相关，如果振荡波形中存在一定的对称性， c_0 将会显著减小。因此，器件 $1/f$ 噪声特性差并不表明近载波相位噪声特性差。

4.4.4 周期稳定噪声源

除了系统自身的周期时变特性，振荡器的一些随机噪声源的统计特性也会周期地随时间变化。这些噪声源称作周期稳定噪声源。例如，振荡器中 MOS 管的沟道噪声就是周期稳定的，噪声功率被栅源过驱动电压调制，它随时间周期变化。电路中还有其它噪声源统计特性不依赖时间和电路的工作点，因此叫做稳定的，比如电阻热噪声。

周期稳定的电流 $i_n(t)$ 白噪声可按式分解^[10]

$$i_n(t) = i_{n0} \cdot \alpha(\omega t) \quad (4-41)$$

这里 $i_n(t)$ 是周期稳定白噪声, $i_{n0}(t)$ 是稳定白噪声, $\alpha(\omega t)$ 是决定周期的函数, 称作噪声调制函数 (Noise Modulation Function, NMF), 是周期性无量纲函数。我们定义 $\alpha(\omega t)$ 为归一化函数, 最大值为 1。如图 4-18 所示。

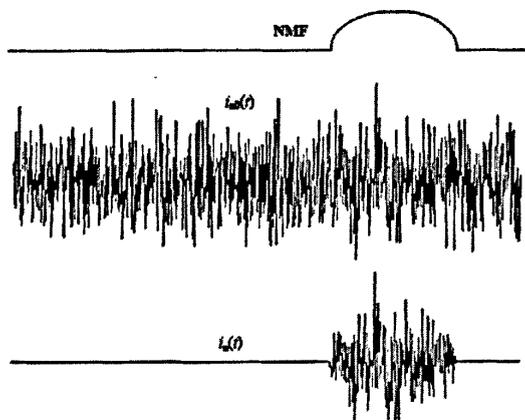


图 4-18 周期稳态噪声源可以分解为一个稳态噪声源和周期性函数的乘积

这样, i_{n0}^2 等于最大均方噪声功率, $i_n^2(t)$ 随时间周期变化。把以上 $i_n(t)$ 的表达式带入式(4-31), 得到 $\phi(t)$ 表达式

$$\phi(t) = \int_{-\infty}^{\infty} i_n(\tau) \frac{\Gamma(\omega_0 \tau)}{q_{\max}} d\tau = \int_{-\infty}^{\infty} i_{n0}(\tau) \frac{\alpha(\omega_0 \tau) \Gamma(\omega_0 \tau)}{q_{\max}} d\tau \quad (4-42)$$

可以看出, 周期稳定噪声相当于稳定噪声加在具有有效 ISF 的系统上, ISF 为

$$\Gamma_{\text{eff}}(x) = \Gamma(x) \alpha(x) \quad (4-43)$$

这里 $\alpha(x)$ 可由器件噪声特性和工作点很容易得到。因此, 后续计算都要使用这个有效 ISF, 尤其是计算它的系数 c_n 。周期稳定噪声源和振荡波形之间联系紧密。噪声功率的最大值总是出现在振荡波形的特定点, 因此噪声的平均不能很好的代表噪声功率。

4.4.5 多噪声源相位噪声

前面介绍的相位噪声计算分析方法, 针对的是单个电流噪声源系统。而实际的振荡电路往往有许多个电流噪声源, 根据相位增量脉冲响应的线性特性和叠加原理, 可以将多个电流噪声源的振荡器电路的相位噪声等效为单个噪声源产生的相位噪声的叠加, 另外也必须同时考虑电流噪声源之间的相关性。下面是振荡器相位噪声计算的一般步骤:

- 1) 确定每个与电容并联的电流噪声源和每个与电感串联的电压噪声源, 并且明确噪声源之间的相关性;
- 2) 确定每个噪声源的脉冲敏感函数 ISF, 计算出 ISF 的均方根 Γ_{rms} 和平均值 Γ_{dc} ;
- 3) 根据式(4-37)和(4-39)计算每一个噪声源产生的单边带噪声谱密度与载波功率比;
- 4) 将独立噪声源引起的相位噪声 $L(\Delta\omega)$ 相加, 相关噪声源产生的相位噪声 $L(\Delta\omega)$ 求均方根, 得到振荡电路的整体相位噪声 $L_{\text{total}}(\Delta\omega)$ 。

总的说来, Hajimiri 提出的线性时变相位噪声分析方法只需要知道每个噪声源的电压或电流谱密度, 噪声注入点的电荷变化最大值 q_{\max} 以及振荡器的稳态振荡波形, 就能够得到振荡电路的整体相位噪声 $L_{\text{total}}(\Delta\omega)$ 。该方法可以使设计者清楚的知道电路中的每个噪声源对振荡电路整体相位噪声的影响, 这样可以采用一些措施抑制相位噪声中最主要的噪声来源。

4.4.6 冲击敏感度函数计算

Hajimiri 模型提供了一个比较准确的分析相位噪声的方法, 其中 ISF 函数的计算非常关键。按照定义, ISF 函数的计算方法是通过在某一个节点注入一个电流脉冲, 并观察它对输出相位增量的传输函数来求取的, 这也是最准确的方法。但在实际模拟中, δ 函数是无法做到的, 只能用有限幅度和一定持续时间的窄脉冲来代替。既然注入电流太大会影响电路的正常工作状态, 注入的电流幅度必须很小, 导致电流时间积 (即注入电荷量) 也很小, 所引起的相移也是很小的, 难以准确观察也容易引入数值计算错误, 这样就降低了 ISF 函数的准确度。该模型的第二个问题是过长的模拟时间。在注入电流脉冲后, 仿真时间步长必须很短以保证仿真的准确性, 同时为了使得电路恢复到稳定状态, 仿真时间又需要很长。因此, 求一个节点在某一个时间点的 ISF 值就需要进行长时间的瞬态分析。为了计算一个周期内的 ISF, 必须取足够多的时间点来进行分析。而为了衡量整个电路, 电路中的每一个节点都必须进行分析, 这导致仿真时间很长。当振荡器电路的复杂性增加时, 计算 ISF 函数所需的计算开销是无法承受的。因此必须找到更简单的方法获得 ISF 函数, 才能充分发挥线性时不变模型的作用。除了上面的方法, 这里介绍两种更简便的, 实际中可以应用的 ISF 求解方法。

文献[8]中给出扰动引起的相位增量的等式

$$\Delta\phi_i = \frac{2\pi}{T} \cdot \frac{\Delta q_i}{C_i} \cdot \frac{v_i'}{|v'|^2} \quad (4-44)$$

其中 $\Delta\phi_i$ 是节点 i 上电流脉冲引起的相位增量。电流脉冲在节点电容 C_i 上引起的电荷增量为 Δq_i 。 T 是振荡周期。 v_i' 是节点 i 上电压的微分, $|v'|^2$ 是波形矢量一阶导数的范数。可以证明公式(4-44)得到的相位增量和实际的相位增量很接近^[11]。对式(4-29)积分并结合式(4-44)得到

$$\frac{\Gamma}{q_{\max}} = \frac{\Delta\phi_i}{\Delta q_i} = \frac{2\pi}{TC_i} \cdot \frac{v_i'}{|v'|^2} \quad (4-45)$$

对于 LC 振荡器, 振荡波形接近理想正弦波, v_i' 仍是正弦波, $|v'|$ 等于 v_i' 振幅的 N 倍。对单端振荡器, $N=1$, 对差分振荡器, $N=2$ 。这样看来, 只要对振荡器仿真, 得到稳定后几个周期的振荡波形, 就能利用公式(4-44)得到 ISF 函数。对于环形振荡器, $|v'|$ 可用 v_i' 的最大值代替^[8]。这种方法同样能够应用在芯片的测量过程中, 把示波器上的稳定振荡波形数据导入电脑, 便可计算得到 ISF 函数。

对于理论分析, 更希望得到 ISF 函数的解析解, 这样可以得到相位噪声关于某个参数的解析解, 便于从理论上寻找参数的最优值。对于 LC 振荡器, 可以假设节点电容 C 上电压为正弦波, 对于具有普通 Q 值的谐振腔, 这个近似都是可以接受的^[11]。这样公

式(4-44)可以写为

$$\Delta\phi_i \approx \frac{2\pi}{T} \cdot \frac{\Delta q_i}{C_i} \cdot \frac{A\omega_0 \sin(\omega_0 t)}{A^2\omega_0^2 \cdot S} = \frac{\Delta q_i}{q_{\max}} \cdot \frac{\sin(\omega_0 t)}{S} \quad (4-46)$$

其中 q_{\max} 是一个振荡周期内，节点电容 C_i 上存贮的最大电荷， S 由下式给出

$$S = [\sin^2(\omega_0 t + \phi_0) + \cos^2(\omega_0 t + \phi_0)] + \dots + [\sin^2(\omega_0 t + \phi_n) + \cos^2(\omega_0 t + \phi_n)] = N \quad (4-47)$$

其中 N 是振荡器中谐振腔的个数， ϕ_i 是各个谐振腔的相位偏移。应用公式(4-45)、(4-46)和(4-47)得到 ISF 函数为

$$\Gamma = \frac{\sin(\omega_0 t)}{N} \quad (4-48)$$

其均方值为

$$\Gamma_{\text{rms}}^2 = \frac{1}{2N^2} \quad (4-49)$$

这种方法适合理论分析，其缺点是得到的 ISF 函数没有直流分量，即式(4-39)中的 $c_0=0$ 。所以无法分析 $1/f^3$ 区域的相位噪声。

图 4-19 给出这两种方法得到的 ISF 函数的比较，可以看到两种方法得到结果还是比较接近的。

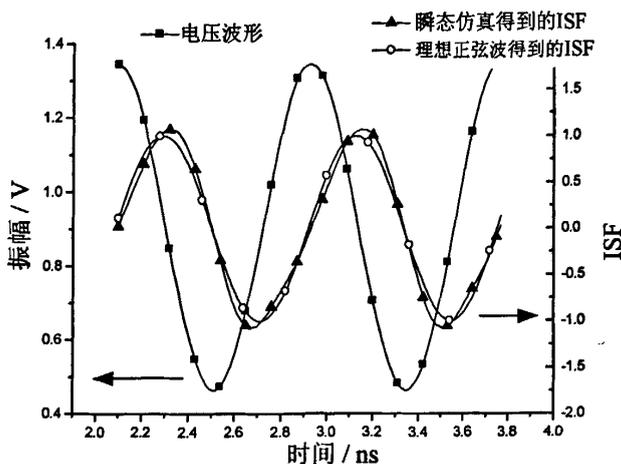


图 4-19 振荡波形及两种方法得到的 ISF 函数

4.5 小结

本章详细分析了相位噪声的产生机理以及它在通信系统中的影响，介绍了相位噪声分析中的常用模型并比较它们的优劣。着重分析了 Leeson 模型和 Hajimiri 提出的线性时变模型。并解决了线性时变模型中存在的 ISF 函数难于计算的问题，不仅能够通过仿真得到较为精确的 ISF 函数，而且能够得到 ISF 函数的近似解析解。利用仿真得到的较为精确的 ISF 函数可用于计算电路中各个噪声源对相位噪声的影响，而 ISF 函数的解析解

可用于理论寻找某参数的最优值。

参考文献

- [1] Behzad Razavi. Design of Integrated Circuits for Optical Communication [M]. McGraw-Hill 2002
- [2] Behzad Razavi. RF Microelectronics [M]. 北京 清华大学出版社 2003
- [3] Leeson D B. A simple model of feedback oscillator noise spectrum [J]. Proc. IEEE 1966, 54(2):329-330
- [4] Rael J J, Abidi A A. Physical processes of phase noise differential LC oscillators. Proc. IEEE Custom Integrated Circuits Conf. Orlando, FL, 2000:569-572
- [5] Craninckx J, Steyaert M. Low-noise voltage-controlled oscillators using enhanced LC-tanks. [J] IEEE Trans. Circuits Syst.-II, 1995, 42(12):794-904
- [6] Razavi B. A study of phase noise in CMOS oscillators [J]. IEEE Journal of Solid-State Circuits, 1996, 31(3):331-343
- [7] Samori C, Lacaita A L, Villa F et al. Spectrum folding and phase noise in LC tuned oscillators. IEEE Trans. Circuits Syst.-II, 1995, 45(7):781-790
- [8] Hajimiri A, Lee T H. A general theory of phase noise in electrical oscillators [J]. IEEE Journal of Solid-State Circuits, 1998, 33(2):179-194
- [9] Lee T H, Hajimiri A. Oscillator phase noise: A tutorial [J]. IEEE Journal of Solid-State Circuits, 2000, 35(3):326-336
- [10] Gardner W A. Cyclostationarity in Communications and Signal Processing [M]. New York IEEE Press 1993
- [11] Andreani P, Wang X. On the phase-noise and phase-error performances of multiphase LC CMOS VCOs [J]. IEEE Journal of Solid-State Circuits, 2004, 39(11):1883-1893

第5章 CMOS VCO 优化设计

本章应用 CMOS 工艺设计两个差分负阻结构的压控振荡器，应用于数字电视调谐器。一个为 1.18-GHz 窄频带 VCO，一个为 1.2~2.1-GHz 宽频带 VCO。以相位噪声为主要优化目标，首先从理论上计算压控振荡器的相位噪声，然后详细介绍了 VCO 设计过程中采用的优化方法。

5.1 设计指标与电路结构

数字电视地面广播 (DVB-T: Digital Video Broadcasting-Terrestrial) 的信号带宽范围为 48~860 MHz。射频接收机采用两次变频结构，频率变换过程如图 5-1 所示^[1,2]。上变频的第一个中频选定为 1220 MHz，这样采用下边带的混频器要求第一本振频率范围为 1268~2080 MHz。相位噪声指标为 -85 dBc/Hz@10kHz 和 -105 dBc/Hz@100kHz。第二个低中频选定为 36 MHz，故而第二个本振中心频率为 1184 MHz。相位噪声要求同第一本振。整个系统采用 CMOS 工艺在片集成。

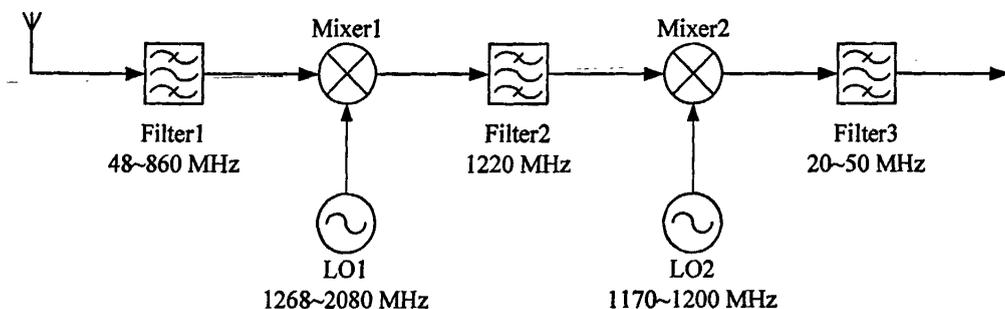


图 5-1 DVB 接收机频率变换示意图

由于系统需要本振模块提供差分信号，而 LC 差分负阻振荡器具有差分输出，且振荡电压幅度和相位噪声性能都比较优秀，因此这里采用差分负阻振荡器电路结构。由于尾电流源会引入额外的噪声，因此本设计中没有使用尾电流源，而是采用电压偏置结构。电路同时采用了 PMOS 管互耦对和 NMOS 管互耦对。其优点是电流复用，即相同的直流偏置能够提供更大的负阻值。从技术实现角度看，宽频带 VCO 更难一些。对于设计指标中要求的频带范围，单靠变容管的调节已经无法实现。而且为了系统整体性能，要求 VCO 的压控增益不得超过 100 MHz/V。因此宽频带 VCO 采用谐振腔并联开关电容阵列的方式实现。本章的设计以窄带振荡器为基础，在此之上添加开关电容阵列构成宽带振荡器。两个振荡器的电路原理图相同，如图 5-2 所示，P、N 为谐振腔节点。由第三章内容可以确定振荡器的频率范围

$$f_{\max} = \frac{1}{2\pi\sqrt{LC_{\min}}} \quad f_{\min} = \frac{1}{2\pi\sqrt{LC_{\max}}} \quad (5-1)$$

L 是电感值， C_{\min} 和 C_{\max} 是变容管电容范围。而振荡幅度

$$A = 4I_{\text{BIAS}}R_p / \pi \quad (5-2)$$

I_{BIAS} 是偏置电流，由直流仿真测得，在电源电压固定的情况下可以通过调节晶体管尺寸

改变。 R_p 是谐振腔等效损耗电阻，由电感和变容管的器件性能决定，可以通过仿真得到。相位噪声性能是本设计的难点，下面主要针对其进行分析和优化。

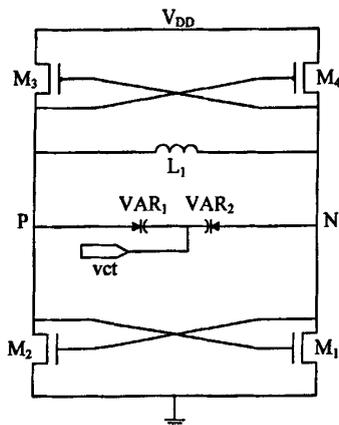


图 5-2 VCO 原理图

5.2 相位噪声分析

5.2.1 晶体管工作状态与半导通角 Φ

这里的分析集中于 LC 差分负阻振荡器的简化模型上，谐振腔电容远远大于电路中的所有寄生电容。假设振荡波形的振幅为 A_T ，则对谐振腔输出正弦信号的任意相位都有

$$V_p(\phi) = A \cos(\phi) \quad V_n(\phi) = -A \cos(\phi) \quad (5-3)$$

这里用 ϕ 代替 ωt 。设 MOS 管阈值电压 V_{TH} ，P、N 节点的直流偏置电压 V_{BIAS} 。为了保证振荡波形的对称性，一般情况下都有 $V_{BIAS} \approx V_{DD}/2$ 。振荡器工作时，交叉耦合对中的晶体管并不总是导通的。以图 5-2 中晶体管 M_1 为例，振荡波形 v_p 与漏极电流 i_{ds1} 的关系如图 5-3 所示。

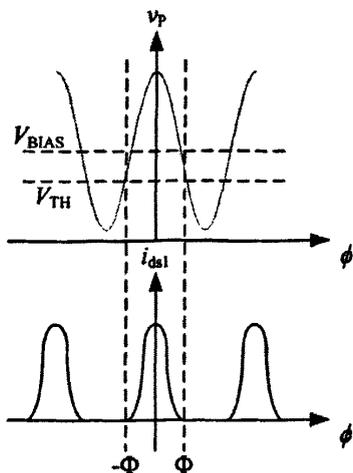


图 5-3 晶体管工作状态与半导通角

当振荡电压降到阈值电压之下时，晶体管关断。在一个振荡周期内，把晶体管导通的角度表示为 2Φ ， Φ 就称作半导通角。

利用以上参数，晶体管 M_1 的跨导可以表示为

$$\begin{aligned} g_{m1} &= K_n(V_{BIAS} + A \cos(\phi) - V_{TH}) \\ &= K_n A \left(\cos(\phi) + \frac{V_{BIAS} - V_{TH}}{A} \right) \\ &= K_n A (\cos(\phi) - \cos(\Phi)) \end{aligned} \quad (5-4)$$

对 $-\Phi \leq \phi \leq \Phi$ 成立，其中 Φ 是半导通角， $(V_{BIAS} - V_{TH})/A = -\cos(\Phi)$ ，也即

$$\Phi = \pi - \arccos\left(\frac{V_{BIAS} - V_{TH}}{A}\right) \quad (5-5)$$

同样可得其它三个晶体管的跨导

$$\begin{aligned} g_{m2} &= K_n A (-\cos(\phi) - \cos(\Phi)) \\ g_{m3} &= K_p A (\cos(\phi) - \cos(\Phi)) \\ g_{m4} &= K_p A (-\cos(\phi) - \cos(\Phi)) \end{aligned} \quad (5-6)$$

5.2.2 谐振腔损耗引入的相位噪声

由于图 5-2 中的谐振腔两端节点电压为差分信号，为了分析方便，需要把它等效一端接地的单端谐振腔。把它的中点看作接地，从而将其分解为两个一端接地的谐振腔，如图 5-4 所示。每个谐振腔的电感和电阻值均为原来的一半，电容值为原来的两倍。

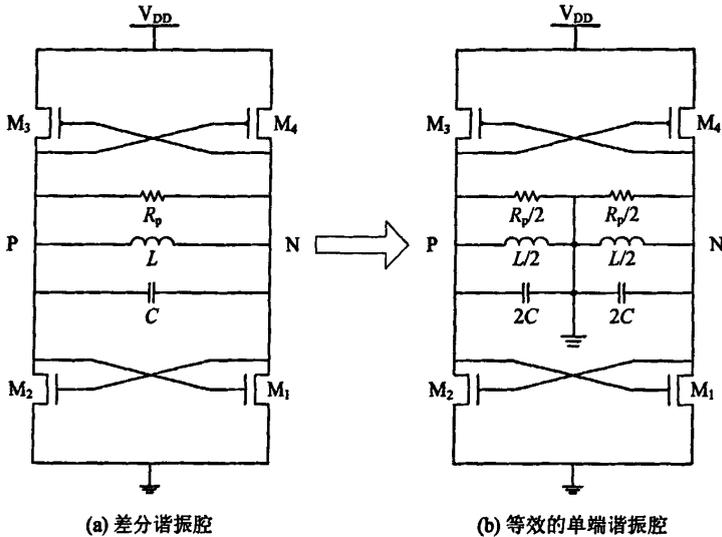


图 5-4 差分谐振腔等效为两个单端谐振腔

由第二章内容知道，CMOS LC 振荡器中的主要噪声来自谐振腔损耗电阻 R_p 和 MOS 器件产生的沟道电流噪声以及 $1/f$ 噪声。首先考虑 R_p 的电阻热噪声对相位噪声的影响。第四章给出了并联在振荡节点到地之间的噪声源产生的相位噪声在频率偏移 $\Delta\omega$ 处为

$$L(\Delta\omega) = 10 \log \left(\frac{\Gamma_{rms}^2 \cdot \overline{i_n^2} / \Delta f}{q_{max}^2 \cdot 2\Delta\omega^2} \right) \quad (5-7)$$

这里 q_{max} 是与谐振腔电容在一个振荡周期内的最大动态电荷，其值等于谐振腔节点电容与电压振幅的乘积。 $\overline{i_n^2}$ 是噪声源的功率密度，对于电阻热噪声有

$$\overline{i_n^2} = \overline{i_R^2} = 4kT\Delta f / (R_p / 2) \quad (5-8)$$

Γ 是这个噪声源的 ISF 函数。由式(5-3)，节点 P 处的 ISF 为^[3]

$$\Gamma = \Gamma_R = -\sin(\phi) / N \quad (5-9)$$

上式的 ISF 函数与谐振腔损耗电阻相关，它表示流经地和谐振腔节点，面积 ΔQ 的脉冲电流对谐振腔电容充电到 ΔV 产生的剩余相位。 N 等于谐振腔个数。可以算得一个周期内 Γ_R 的均方值为

$$\Gamma_{R,rms}^2 = \frac{1}{2\pi} \int_{-\pi}^{\pi} \Gamma_R^2(\phi) d\phi = \frac{1}{2N^2} \quad (5-10)$$

因此由谐振腔损耗电阻引入的相位噪声为

$$L(\Delta\omega) = 10 \log \left(N \cdot \frac{\Gamma_{rms}^2 \cdot \overline{i_n^2} / \Delta f}{q_{max}^2 \cdot 2\Delta\omega^2} \right) = 10 \log \left(\frac{kT}{2NA^2C^2R_p\Delta\omega^2} \right) \quad (5-11)$$

系数 N 代表在 N 相的振荡器中对每一个噪声机理都有 N 个独立不相关噪声源对相位噪声的贡献相等^[4]。

5.2.3 沟道电流噪声引入的相位噪声

接下来分析晶体管沟道电流噪声对相位噪声的影响，考虑到电路的对称性结构，可以只分析 M_1 的噪声对相位噪声的影响，其它晶体管的噪声影响可类似推出。结合公式(5-4)得到沟道电流噪声谱密度为

$$\overline{i_{ds1}^2} = 4kT\gamma\Delta f g_m = 4kT\gamma\Delta f K_n A (\cos(\phi) - \cos(\Phi)) \quad (5-12)$$

为了找到 Γ_{ids1} (定义为 M_1 的相关 ISF)，按照 ISF 的定义，把电流脉冲注入噪声电流流过的节点，测出由此产生的剩余相位。

给 M_1 的漏和源注入相同的电流脉冲^[5]。按照 ϕ 的取值不同， M_1 、 M_2 的开关状态不同，整理为如图 5-5 所示的图形。第一种情形是 $\Phi - \pi < \phi < \pi - \Phi$ ， M_2 关闭， M_1 流过了所有电流；第二种情形是 $-\Phi < \phi < \Phi - \pi$ 和 $\pi - \Phi < \phi < \Phi$ ，所有的晶体管都工作在饱和区；第三种情形是 $\Phi < \phi < 2\pi - \Phi$ ，这时的 Γ_{ids1} 的值已经不重要了，因为在这个区域 M_1 关闭，对噪声没有影响。

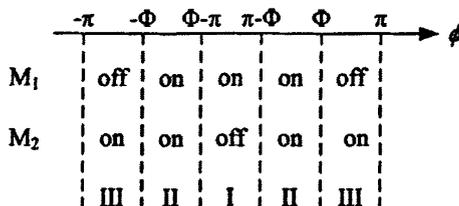


图 5-5 晶体管开关状态

对于第一种情形，在 M_1 的漏源之间并联脉冲电流源，注入电荷量 ΔQ ，如图 5-6(a) 所示。图中的 C_T 表示源极节点到地的寄生电容，和 C_1 相比，这个电容很小。漏源之间的脉冲电流源可以分解为两个一端接地的脉冲电流源，电荷量 ΔQ ，如图 5-6(b) 所示。这样看出 C_1 被充电到 ΔV ，而 C_T 被 $-\Delta Q$ 充电到 $-\Delta V_T$ 。而电荷 $-\Delta Q$ 在 C_1 被 ΔQ 充到 ΔV 的瞬间被近似从 C_T 移到 C_1 ，因此， C_1 节点电压变化是零， Γ_{ids1} 也同样为零。即使对 $\Phi - \pi < \phi < \pi - \Phi$ 中的一些角度， M_1 进入三极管/线性区， Γ_{ids1} 仍然是零^[5]。

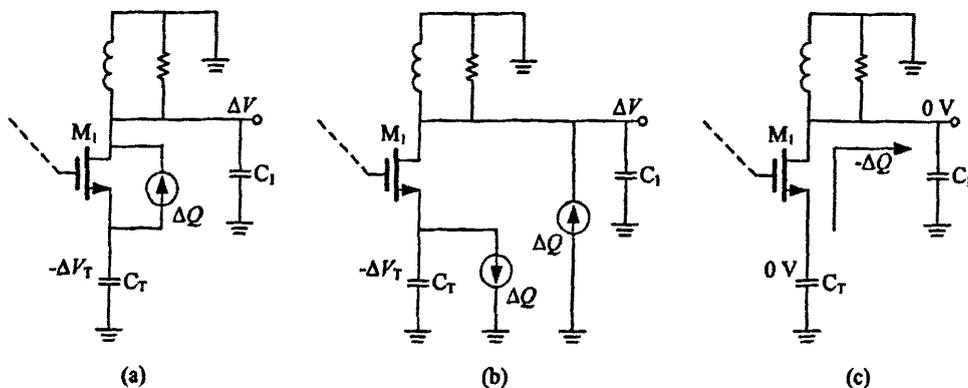


图 5-6 M_1 导通而 M_2 关断的情形

第二种情形是如图 5-7 所描绘的情形，所有的晶体管都工作在饱和区。

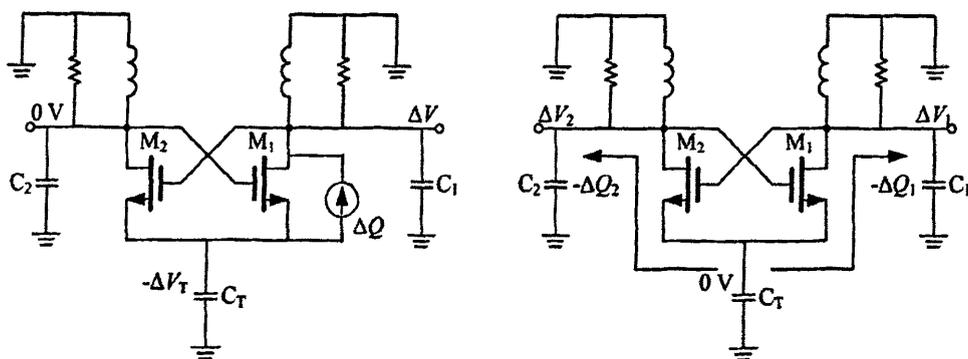


图 5-7 M_1 和 M_2 都导通的情形

再次推导 ΔQ 。首先加在 M_1 管漏源间的电流脉冲在 C_1 和 C_T 上产生了两个电压， ΔV 和 $-\Delta V_T$ ， C_2 上电压为 0。由于 M_1 和 M_2 都导通， C_T 上的电荷 $-\Delta Q$ 被转移到 C_1 和 C_2 上，转移量和它们的跨导成正比，因此最后 C_1 上的 ΔV_1 和 C_2 上的 ΔV_2 为

$$\begin{aligned} \Delta V_1 &= \Delta V \frac{g_{m2}}{g_{m1} + g_{m2}} \\ \Delta V_2 &= -\Delta V \frac{g_{m2}}{g_{m1} + g_{m2}} \end{aligned} \quad (5-13)$$

考虑到 ΔV_1 和 ΔV_2 明显相关，由 ΔV_1 和 ΔV_2 引起的剩余相位等于由 C_1 上单一电压 $\Delta V'$ 引起的剩余相位，其值为

$$\Delta V' = \Delta V_1 - \Delta V_2 = \Delta V \frac{2g_{m2}}{g_{m1} + g_{m2}} \quad (5-14)$$

由于 ΔV 产生 Γ_R ，从(5-14)可以得到 Γ_{ids1}

$$\Gamma_{ids1}(\phi) = \frac{-\sin(\phi)}{N} \frac{2g_{m2}(\phi)}{g_{m1}(\phi) + g_{m2}(\phi)} \quad (5-15)$$

为了找到有效 ISF $\Gamma_{ids1,eff}$ ，根据第四章内容，从(5-12)得到 $\alpha(\phi)$

$$\alpha = \sqrt{\cos(\phi) - \cos(\Phi)} \quad (5-16)$$

简化乘积项 $\Gamma_{ids1}^2(\phi)\alpha^2(\phi)$ 后， $\Gamma_{ids1,eff,rms}^2$ 写成

$$\begin{aligned} \Gamma_{ids1,eff,rms}^2 &= \frac{1}{2\pi} \int_{-\Phi}^{\Phi} \Gamma_{ids1,eff}^2(\phi) d\phi \\ &= \frac{1}{\pi} \int_{-\Phi}^{\Phi} \frac{\sin^2(\phi)}{N^2} \cdot \left(\frac{2g_{m2}}{g_{m1} + g_{m2}} \right)^2 \cdot \alpha^2 d\phi \\ &= \frac{1}{\pi N^2} \int_{-\Phi}^{\Phi} \sin^2(\phi) \cdot \left(\frac{\cos(\phi) + \cos(\Phi)}{\cos(\Phi)} \right)^2 \cdot (\cos(\phi) - \cos(\Phi)) d\phi \end{aligned} \quad (5-17)$$

这里 $-\Phi < \phi < \Phi - \pi$ 上的积分和 $\pi - \Phi < \phi < \Phi$ 上的积分相等。改变积分变量 $x = \cos(\phi)$ ，并令 $a = -\cos(\Phi)$ ，(5-17)的积分为

$$\begin{aligned} \Gamma_{ids1,eff,rms}^2 &= \frac{1}{\pi N^2} \int_a^1 \sqrt{1-x^2} \cdot \left(\frac{x-a}{a} \right)^2 \cdot (x+a) dx = \frac{1}{\pi N^2} \cdot \left(\frac{4}{3}a^2 - \frac{2}{15}a^4 + O(a^5) \right) \\ &\approx \frac{4}{3\pi N^2} a^2 = \frac{4}{3\pi N^2} \left(\frac{V_{BIAS} - V_{TH}}{A} \right)^2 = \frac{4}{3\pi N^2} \frac{I_{BIAS}}{KA^2} \end{aligned} \quad (5-18)$$

I_{BIAS} 是偏置电流，因为 $A = 4I_{BIAS}R_p / \pi$ ，得到由 M_1 沟道电流噪声引起的相位噪声

$$L(\Delta\omega) = 10 \log \left(N \cdot \frac{\Gamma_{rms}^2}{q_{max}^2} \cdot \frac{\overline{i_n^2} / \Delta f}{2\Delta\omega^2} \right) = 10 \log \left(\frac{(4/3)kT\gamma}{2NA^2C^2R_p\Delta\omega^2} \right) \quad (5-19)$$

对照式(5-11)可知谐振腔电阻与 MOS 管沟道电流噪声对相位噪声的影响约为 $1:\gamma$ 。

对于闪烁噪声引入的相位噪声无法求得解析解。但可以按照第四章中介绍的 ISF 函数的另一种求解方法，对振荡器进行时域仿真，根据振荡波形求得 ISF 函数的直流分量 c_0 ，得到 $1/f$ 区域的相位噪声。将这三部分相位噪声相加便得到总的相位噪声。

5.3 优化设计方法

根据前面介绍的方法，本小节对谐振腔电感的取值和 MOSFET 的宽长比进行优化，以求得到最好的相位噪声性能，后面的设计过程将依据本节分析。由于优化的过程中用到电压受限区与电流受限区的概念，因此首先在第三章的基础上电压受限区和电流受限区进行更细致的分析。

5.3.1 电压受限区与电流受限区

在电压偏置型差分负阻振荡器中，振幅随晶体管尺寸而变化。当晶体管的宽长比 (W/L_{eff}) 由小变大时，谐振腔振幅 A 先随 W/L_{eff} 增大 (电流受限区)，然后趋于 $V_{DD}/2$ (电压受限区)。为了对振荡器做相位噪声的优化分析，需要根据晶体管的导通状况对

电流受限区进一步细分。由于晶体管 M_2 的漏极电压就是 M_1 的栅极电压，当振幅 $A < V_{GS} - V_{TH}$ 时，晶体管一直工作于导通区，当 $A > V_{GS} - V_{TH}$ 时，晶体管部分时间工作于截止区，因此随振荡幅度的增加，晶体管在一个周期内越来越多的时间工作于截止区，如图 5-8 所示。

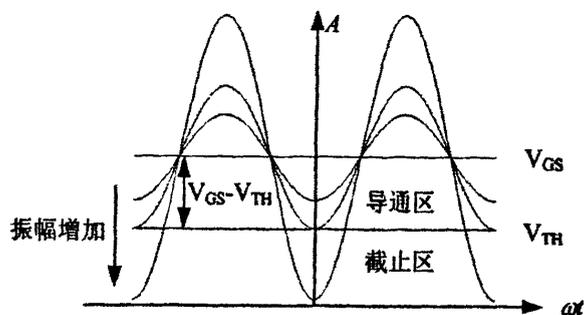


图 5-8 晶体管工作状态随振幅的变化

据此把电流受限区分为两个区域，区域 I 中， $A < V_{GS} - V_{TH}$ ，晶体管在整个振荡周期内导通，区域 II 中， $A > V_{GS} - V_{TH}$ ，晶体管在一个周期内部分时间导通，如图 5-9 所示。

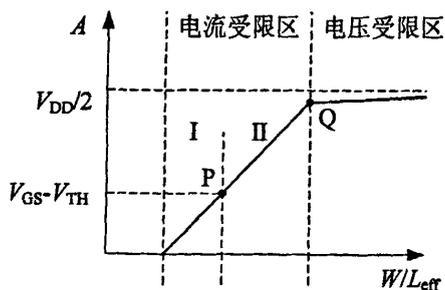


图 5-9 电压受限区与电流受限区

电流受限区中，振幅 A 与 W/L_{eff} 成正比

$$\begin{aligned}
 A &= (4/\pi) I_{BIAS} R_p = (4/\pi) K (V_{GS} - V_{TH})^2 R_p \\
 &= (4/\pi) \mu C_{OX} (W/L_{eff}) (V_{GS} - V_{TH})^2 R_p
 \end{aligned}
 \tag{5-20}$$

其中 I_{BIAS} 是静态电流， R_p 是谐振腔等效损耗电阻， μ 是载流子迁移率， C_{ox} 是单位面积的栅氧化层电容。而在电压受限区中，振幅 A 为常数。

5.3.2 谐振腔优化设计

当振荡频率一定时，谐振腔电感电容的乘积是一个定值。接下来讨论保证 LC 乘积不变的情况下，如何选择电感性值能够得到最小的相位噪声。讨论中假设电感具有相同的 Q 值，而把谐振腔等效为图 5-10 所示 RLC 并联电路。

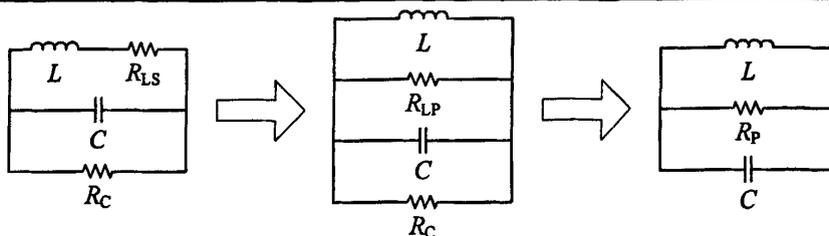


图 5-10 谐振腔的等效变换

由第三章知，这样的等效变换在 Q 值大于 10 时还是非常准确的。其中并联电阻

$$R_p = Q\omega_0 L \quad (5-21)$$

从式(5-21)看出，振荡频率和电感 Q 值不变时， R_p 正比于电感值。当 L 过小时， R_p 过小。这时有源器件产生能量不足以抵消 R_p 上的能量消耗，振荡器会停振。这是振荡器设计中最严重的事故，应当严格避免。所以电感取值不能太小。把式(5-21)代入(5-20)得到

$$A = (4/\pi)\mu C_{OX}(W/L_{eff})(V_{GS} - V_{TH})^2 Q\omega_0 L \quad (5-22)$$

这表示在电流受限区中晶体管尺寸不变时，振荡幅度和电感 L 成正比。当电感由小变大，振荡器从电流受限区变化到电压受限区。

根据前面的计算，式(5-11)给出谐振腔损耗电阻引入的相位噪声，把取对数的部分表示成噪声载波功率比，重写于此

$$L(\Delta\omega) = 10 \log \left(\frac{kT}{2NA^2 C^2 R_p \Delta\omega^2} \right) = 10 \log \left(\frac{P_{noise}}{P_{carrier}} \right) \quad (5-23)$$

将(5-22)代入上式，得到

$$\frac{P_{noise}}{P_{carrier}} \propto \frac{1}{C^2 A^2 R_p} \propto \frac{1}{C^2 A^2 L} = \omega_0^4 \frac{L}{A^2} \propto \frac{L}{A^2} \propto \begin{cases} \frac{1}{L} & \text{(current limited)} \\ L & \text{(voltage limited)} \end{cases} \quad (5-24)$$

从上式看出，当 L 较小时，电路工作在电流受限区， $A \propto R_p \propto L$ ，噪声载波功率比和电感值成反比，当 L 较大时，电路工作在电压受限区， A 为常数，噪声载波功率比和电感值成正比。基于以上结论，用仿真软件对相同的振荡器做电感扫描，以找到最佳电感值。仿真中设定电感 Q 值为 10，并保持 LC 乘积不变，对应 L 的不同值得到的相位噪声示于图 5-11。从图中看出，电感值在 5-nH 附近有最小的相位噪声。

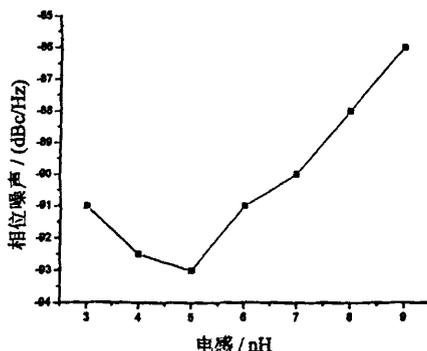


图 5-11 相位噪声与电感值的关系

5.3.3 MOSFET 尺寸优化

MOS 晶体管尺寸变化影响半导通角 Φ 的变化, 结果是晶体管的开关状态不再如图 5-5 所示情况, 因此对 MOS 晶体管宽长比的优化要按振幅 A 的不同分段考虑。相位噪声的计算基于公式(5-7)。

$$L(\Delta\omega) = 10 \log \left(\frac{\Gamma_{rms}^2}{g_{max}^2} \cdot \frac{\overline{i_n^2} / \Delta f}{2\Delta\omega^2} \right) = 10 \log \left(\frac{P_{noise}}{P_{carrier}} \right) \quad (5-25)$$

在图 5-9 的电流受限区 I 中, 由于振幅较小, 两个晶体管在振荡周期内一直工作于饱和区, 这时的半导通角 $\Phi=\pi$, $\cos(\Phi)=-1$ 。从(5-18)看出 Γ_{rms} 只与 a 有关, 而此时 $a=-\cos(\Phi)=1$, 所以 Γ_{rms} 是与晶体管宽长比无关的常数。由于振幅较小, 沟道噪声电流也能近似为稳定噪声源

$$\overline{i_{ds}^2} = 4kT\gamma g_m = 4kT\gamma K(V_{GS} - V_{TH}) \propto W / L_{eff} \quad (5-26)$$

把式(5-20)代入(5-25)得

$$\frac{P_{noise}}{P_{carrier}} = \frac{1}{2C^2\Delta\omega^2} \cdot \frac{\Gamma_{rms}^2 \cdot \overline{i_{ds}^2}}{A^2} \propto \frac{(W / L_{eff})}{(W / L_{eff})^2} \propto \frac{1}{W / L_{eff}} \quad (5-27)$$

从上式可以看出, 在电流受限区 I 中, 噪声载波功率比与 W/L_{eff} 成反比, 在 P 点有最小的相位噪声。

在电流受限区 II, 将沟道电流噪声谱密度表示为一个稳定噪声源和周期函数 α 的乘积, 这样就可以将周期稳定噪声源中随时间变化的部分计入 ISF 函数, 而用稳定噪声源代表沟道噪声电流。由式(5-20)得

$$\overline{i_{n0}^2} = 4kT\gamma K_n A = \frac{4kT\gamma}{(V_{GS} - V_{TH})^2 R_p} A^2 \propto A^2 \quad (5-28)$$

代入式(5-25)得到此区域中的噪声载波功率比

$$\frac{P_{noise}}{P_{carrier}} \propto \frac{\Gamma_{rms}^2 \cdot \overline{i_{n0}^2}}{A^2} \propto \Gamma_{rms}^2 \quad (5-29)$$

Γ_{rms} 的求解由(5-18), 只是这时不能使用近似的结果, 而要求出精确解

$$\begin{aligned}\Gamma_{ids1,eff,rms}^2 &= \frac{1}{\pi N^2} \int_a^1 \sqrt{1-x^2} \cdot \left(\frac{x-a}{a}\right)^2 \cdot (x+a) dx \\ &= \frac{1}{4\pi N^2} \cdot \left(2(1-a^2)^{\frac{3}{2}} - \sqrt{1-a^2} + 4a^2\sqrt{1-a^2} + 4a \arcsin(a) - \frac{\arcsin(a)}{a}\right)\end{aligned}\quad (5-30)$$

将 $a=\cos(\Phi)$ 以及(5-5)带入上式, 并代入相应的工艺参数, 可以得到 Γ_{rms} 关于 W/L_{eff} 的函数, 进而得到此区域中噪声载波功率比相对 W/L_{eff} 的变化关系, 对应的函数曲线如图 5-12 所示。图中曲线是噪声载波功率比, 其纵坐标对最小值进行了归一化, 图中离散的圆点是相位噪声的仿真值。可以看出理论推导的结果和仿真结果趋势相近, 而且 NMOS 晶体管宽长比在 80 到 90 之间, 振荡器电路有最小的相位噪声。

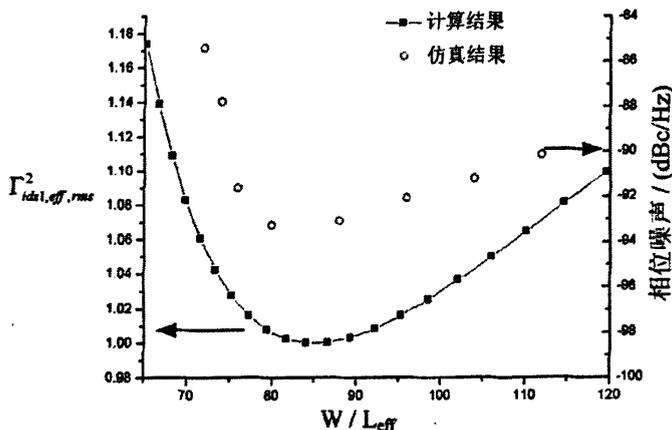


图 5-12 相位噪声与宽长比的关系

在电压受限区中信号振幅 A 不再明显增长, 因而半导通角 Φ 也不再变化, 由式(5-17)可知此时的 Γ_{rms} 是常数。由式(5-12)得到此时的沟道噪声电流

$$\overline{i_{n0}^2} = 4kT\gamma K_n A \propto W/L_{eff} \quad (5-31)$$

这样得到电压受限区中, 噪声载波功率比与 W/L_{eff} 成正比, 在 Q 点有最小的相位噪声。

综上所述, 只有在电流受限区 II 中才存在噪声载波功率比的最小值, 这一点也是相位噪声的最优值。

5.4 窄带压控振荡器

本小节以前面的优化方法为指导, 进行 1.18-GHz 窄频带压控振荡器的设计。

5.4.1 电路拓扑

窄带压控振荡器的电路图如图 5-13。电路同时采用了 PMOS 管互耦对和 NMOS 管互耦对。谐振腔由一个对称电感和两个变容管以及一个并联电容组成。输出缓冲级由两个反相器构成。 L_2 、 C_2 和 L_3 、 C_3 组成两个谐振在 $2\omega_0$ 的噪声滤波网络。其中电感 L_1 采用 TSMC 工艺库中提供的差分对称电感, L_2 和 L_3 采用工艺库中的普通标准电感, 可变电容 VAR_1 和 VAR_2 采用工艺库中提供的积累型 MOS 管可变电容, 电容 C_1 采用高 Q 值

的 MIM 电容。

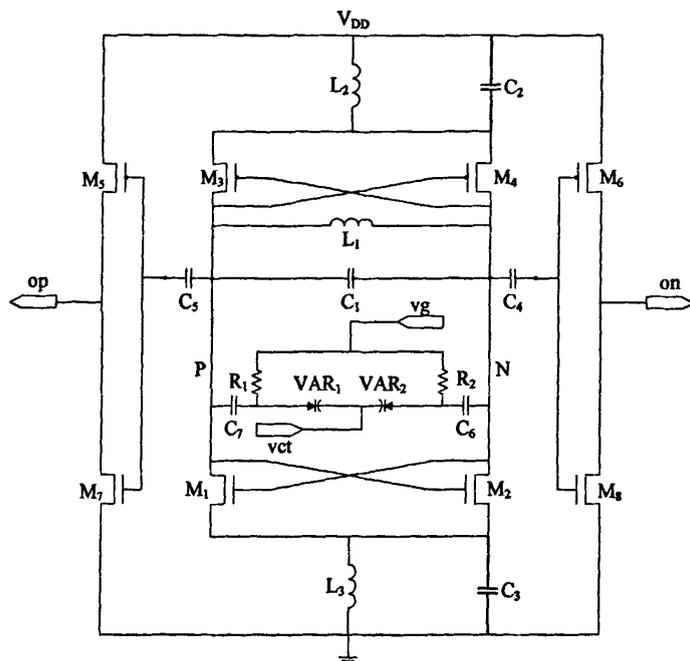


图 5-13 窄带压控振荡器电路图

由于振荡器核心电路的谐振频率、相位噪声等性能容易受到后级电路模块的影响，必须有缓冲电路实现 VCO 核心电路与后级模块的隔离。缓冲电路可以用共源级电路^[6]、源极跟随器电路^[7]、反相器^[8]等结构实现，由于振荡器核心电路输出的电压幅值已经很高，故不需要缓冲级提供电压放大功能，同时要考虑整个模块功耗的大小。在获得同样的输出功率情况下，反相器结构的缓冲级功耗最小，因此本设计采用了反相器结构来做缓冲级，其仿真功耗约为 7.2 mW。

5.4.2 MOSFET 尺寸确定

由于电路采用电压偏置结构，因此 MOS 管跨导与器件宽长比相关。在 1-GHz 频率时对 NMOS 管仿真得到跨导、直流电流及容性电抗与宽长比的变化曲线如图 5-14 所示。从图中看出， g_m 随宽长比线性增加，而其代价是功耗的增加，因为直流电流也随宽长比线性增加。 g_m 增加带来的另一个负面效应是容性电抗的增加，相当于在谐振腔两端并联了电容，这样会降低振荡频率。因此 g_m 不能过大，而且谐振腔的自谐振频率要稍高于工作频率。本设计中的谐振腔损耗等效电导大约为 3 mS，因此 g_m 只要大于 3 mS 就行（还有 PMOS 对管提供 3-mS 以上的跨导）。从图 5-14 中看出，宽长比应该大于 40。根据上一节的优化结果，从图 5-12 看出 NMOS 管宽长比在 80~90 之间，振荡器电路有最小的相位噪声。为了得到对称的振荡波形以降低相位噪声^[3]，NMOS 与 PMOS 的跨导应当相等。由于电子迁移率与空穴迁移率之比大致为 4:1，所以设定它们的宽长比为 1:4。

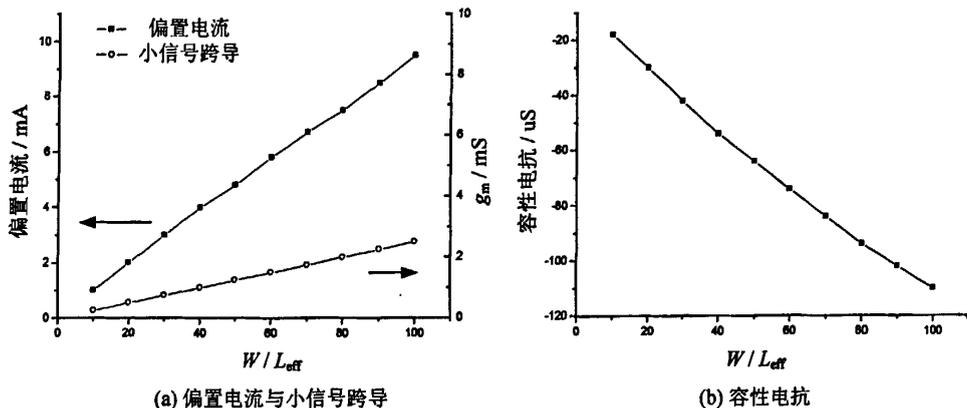


图 5-14 跨导、直流电流及容性电抗与宽长比的关系

5.4.3 谐振腔设计

谐振腔由对称差分电感和变容管及 MIM 电容并联构成，电感的选取基于上一节的优化分析。从图 5-11 中得到电感值在 5-nH 附近有最小的相位噪声，此时相应的电容值取 2 pF 左右。在工艺库中寻找 5-nH 左右的电感，目标是工作频率范围内 Q 值最大。文献研究表明，在高频段差分输入的电感的 Q 值比单端输入的电感 Q 值高^[9]。如果 VCO 的拓扑结构也是差分形式的，就可以用一个对称结构的电感来取代两个独立的电感，从而节省了芯片面积，进而又减小了衬底损耗，有利于提高电感 Q 值。本设计选用工艺库中差分电感，参数为金属线宽 30 μm ，金属线间距 3 μm ，电感内径 150 μm ，匝数 3。图 5-15 给出此电感的自谐振频率在 5.4 GHz，在 1~2 GHz 处有最大的 Q 值，约为 10，电感感值为 4.5 nH。由于电感感值不是连续可调，所以只能接近 5 nH。

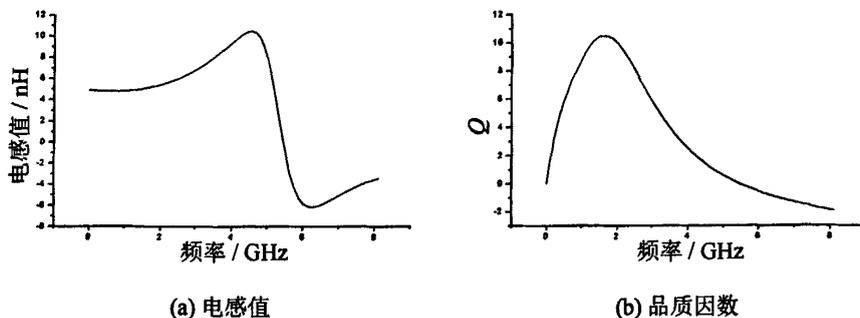


图 5-15 差分对称电感的感值与品质因数

由于可变电容比 C_{max}/C_{min} 直接影响调谐范围与相位噪声，且从调谐范围与相位噪声是一对矛盾。因此，在满足系统要求的调谐范围内，我们可以不追求高的 C_{max}/C_{min} ，即通过降低压控振荡器的灵敏度来降低相位噪声。而 MIM 电容的加入也减小了频率调节范围，降低了相位噪声。变容管的变容范围 1.6~3.2 pF，压控特性曲线如图 5-16 所示。

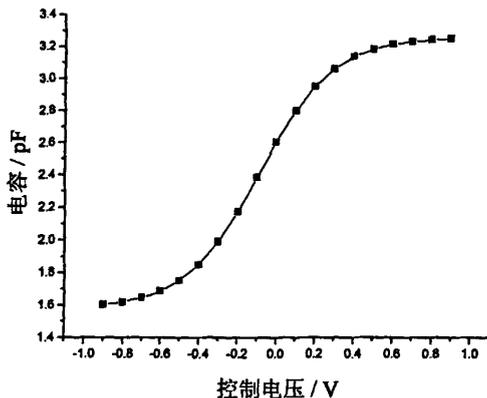


图 5-16 变容管压控特性曲线

5.4.4 噪声滤波技术

由于尾电流源会引入额外的噪声，因此本设计中没有使用尾电流源，而是采用电压偏置结构。图 5-13 中 L_2 、 C_2 和 L_3 、 C_3 组成两个谐振在 $2\omega_0$ 的噪声滤波网络。一方面在电路的共模点上提供高阻抗，阻止振荡回路中电流的二次谐波分量到交流地，另一方面能够阻止衬底和电源噪声进入振荡器。这里对电感的品质因数要求不是很高因此选择较小面积的电感，金属线宽 $15\ \mu\text{m}$ ，金属线间距 $2\ \mu\text{m}$ ，电感内径 $36\ \mu\text{m}$ ，匝数 1.25。在两个振荡器的元件参数相同条件下，分别对带有噪声滤波网络和不带噪声滤波网络的振荡器的相位噪声进行仿真，结果如图 5-17 所示。从图中可见，采用 $2\omega_0$ 的噪声滤波网络后，相位噪声改善了 5 dB 左右。

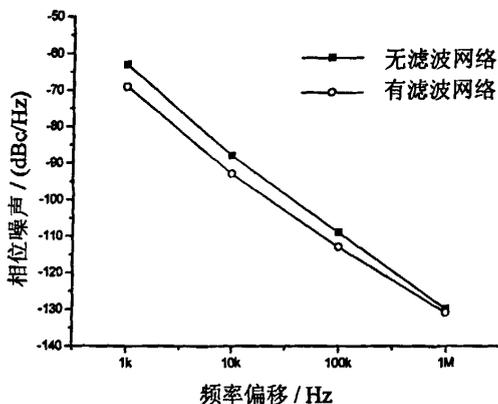


图 5-17 相位噪声仿真结果比较

5.4.5 版图设计

版图设计在整个芯片设计过程中是非常重要的步骤，版图设计的好坏也会极大的影响芯片性能。对完成的版图进行参数提取，进行电路的后仿真，可以更准确的预测电路的性能，因此是电路设计中不可缺少的一步。对于差分形式的电路结构，电路尽量对称布局，有利于提高电路性能。压控振荡器的各个元件中，电感面积最大，版图布局受到

电感的影响最多,要先布电感。由于电路结构总体对称,又选用对称电感,因此不难考虑到用对称结构布局。对于电路中非对称的元件,如控制电压及其接入处的电阻,可以一分为二,用并联的方式实现,以获得对称结构。元件布局完成后,要进行连线。同一节点最好在芯片内部相连,以确保电压电位相同,如要将位于版图左右两边的控制电压内部相连。但是这样将引出许多平行的长连线,产生寄生效应。减少寄生参数的一种方法是尽量让这些金属连线走不同的金属层,同时距离越远越好。

版图布局还要考虑测试方便可行。本设计有两个直流输入控制端,高频差分输出端,其它是电源和地线。高频信号线要尽量短,要让缓冲级的输出信号靠近输出焊盘,可以从整个芯片底端输出。另外,根据射频与光电集成电路研究所现有的测试探针情况,输出端可以采用 PGSGSGP 的七针探针,焊盘选用 $75\ \mu\text{m} \times 75\ \mu\text{m}$ 型,以减小面积,间距为 $150\ \mu\text{m}$ 。输入端焊盘在两端,有充足的空间可以利用,采用面积 $75\ \mu\text{m} \times 75\ \mu\text{m}$ 的单针直流探针。芯片照片如图 5-18 所示。左右两端为控制电压: V_{ct} 和 V_{g} , 输出信号由底端差分输出,为 OP 和 ON, 其它为电源和地端。芯片(包括焊盘)面积为 $1.1 \times 0.7\ \text{mm}^2$ 。

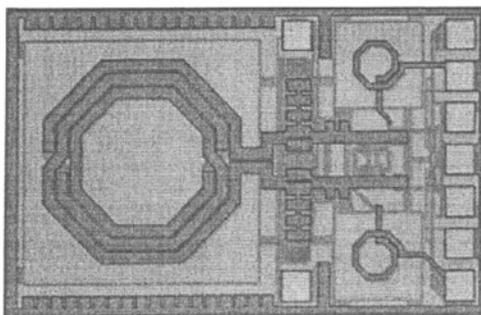


图 5-18 窄带压控振荡器芯片照片

5.4.6 仿真和测试结果

VCO 芯片采用 TSMC $0.18\ \mu\text{m}$ 1P6M CMOS 工艺实现,使用微波探针测试台和频谱分析仪在晶圆上对 VCO 芯片进行测试。在 $1.8\ \text{V}$ 电源电压下,电路直流电流 $8.8\ \text{mA}$,其中振荡级电路 $4.3\ \text{mA}$ 。电压频率控制特性曲线的仿真和测试结果如图 5-19 所示。测试得到振荡频率覆盖范围 $1150\sim 1210\ \text{MHz}$,仿真振荡频率 $1170\sim 1238\ \text{MHz}$ 。由于寄生参数的影响,测试频率比仿真频率下降了大约 $30\ \text{MHz}$ 。

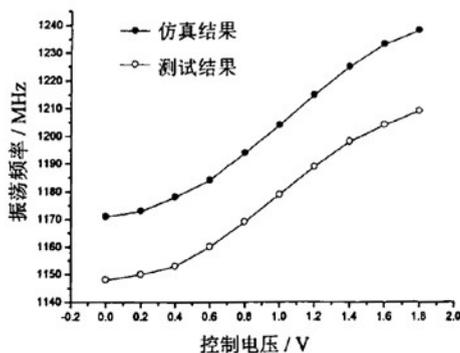


图 5-19 VCO 压控特性曲线

按照前面的分析方法,对相位噪声作了计算与后仿真,结果比较示于图 5-20,从图

中看出计算结果与仿真结果比较相近。由于计算过程中有许多近似，导致它与仿真结果间有 4-dB 的偏差。

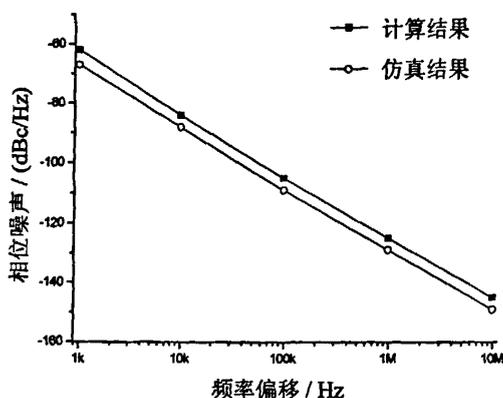


图 5-20 相位噪声的计算与仿真结果

计算过程中还得到了各主要噪声源对相位噪声的影响,列于表 5-1,从表中看出 MOS 管沟道电流噪声占噪声源的主要部分,它对相位噪声的影响也最大。而闪烁噪声对相位噪声的影响不明显,说明频偏 10kHz 已经处于相位噪声的 $1/f^2$ 区域。第二章的分析给出 TSMC 工艺库中的 NMOS 和 PMOS 晶体管的 $1/f$ 噪声拐角频率都在 10 kHz 以上。由此看来,相位噪声的 $1/f^3$ 拐角频率的确不等于器件的 $1/f$ 噪声拐角频率。由于 MOS 沟道电流噪声是主要的噪声源,因此减小偏置电流是进一步优化相位噪声最有效的方法。

表 5-1 各噪声源对相位噪声的影响比较

	谐振腔电阻 热噪声	NMOS 沟道电流 噪声	PMOS 沟道电流 噪声	NMOS 闪烁噪声	PMOS 闪烁噪声
噪声源电流谱密度 (A^2/Hz)	2.2×10^{-22}	5.82×10^{-22}	5.37×10^{-22}	9.86×10^{-16}	1.94×10^{-16}
噪声源引起的相位噪声 (dBc/Hz@10 kHz)	-91.7	-88.1	-89.5	-93.6	-136.7

VCO 的输出频谱及相位噪声的测试结果分别示于图 5-21 和图 5-22。测得 50 Ω 阻抗上的单端输出功率-3 dBm。相位噪声为-89 dBc/Hz@10 kHz 和-112 dBc/Hz@100 kHz。

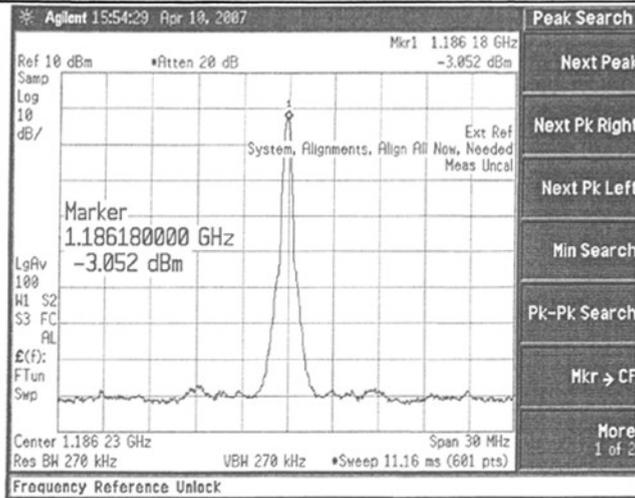


图 5-21 窄带压控振荡器输出频谱

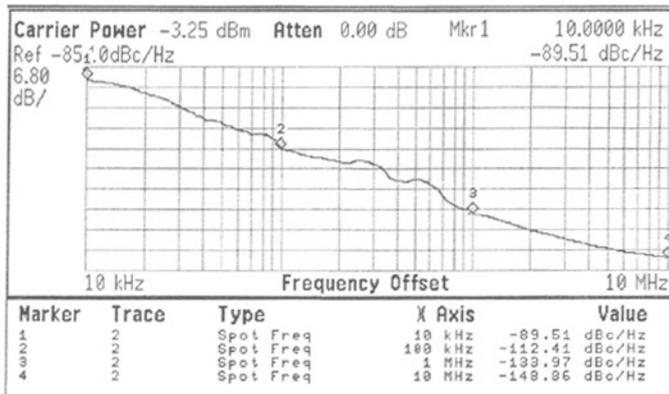


图 5-22 窄带压控振荡器相位噪声

表 5-2 给出本文电路与近几年发表的 VCO 相位噪声性能的比较, 可以看出本文电路的相位噪声性能优于其他电路。

表 5-2 VCO 相位噪声性能比较

Ref	Process	f_0 /GHz	Phase Noise@10 kHz/(dBc/Hz)
[10]	0.35 μ m CMOS	1.1	-85
[11]	0.35 μ m CMOS	1	-89
[12]	0.35 μ m CMOS	1.08	-85
[13]	0.18 μ m CMOS	0.5	-87.4
This work	0.18 μm CMOS	1.18	-89

5.5 宽带压控振荡器

1268~2080-MHz 宽带压控振荡器是在 1184-MHz 窄带压控振荡器的优化基础上添加开关电容阵列实现的, 其电路结构如图 5-23 所示。振荡器核心电路结构较窄带压控振荡器没有改变, 只是为适应新的频段要求而将谐振腔变容管作了调整。输出缓冲级采用

电压跟随器，仿真结果中得到这种结构比反相器缓冲级有更好的谐波抑制制度。由于频带范围较宽，单个变容管的变容范围已经不够，而过大的压控增益会恶化相位噪声，因此采用开关电容阵列的方法，通过选择性的给谐振腔加入不同的电容把整个频谱分为多个频段，每个频段内通过变容管调节振荡频率。整个电路采用四个开关电容，按不同的组合构成 16 种接入方式，将全频段分为 16 段，这样既能覆盖整个频段，又能保证每段有较小的压控增益。

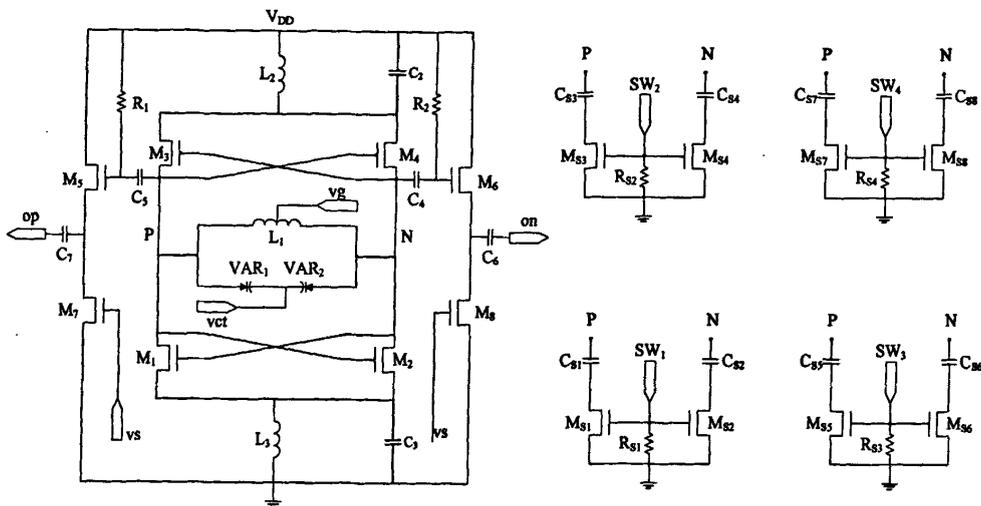


图 5-23 宽带压控振荡器电路图

5.5.1 开关电容设计

谐振腔电感和前面窄带压控振荡器的相同，为 4.5 nH，变容管变容范围 0.55~1.15 pF。开关电容采用二进制权重的 MIM 电容实现^[14]，电容值的计算由以下公式确定

$$f_{\min} = \frac{1}{2\pi\sqrt{L(C_{v,\max} + (2^n - 1)C + C_{\text{para}})}} \quad (5-32)$$

$$f_{\max} = \frac{1}{2\pi\sqrt{L(C_{v,\min} + (2^n - 1)\frac{CC_d}{C + C_d} + C_{\text{para}})}} \quad (5-33)$$

其中 C 为开关 MIM 电容， C_d 为开关 MOS 管漏极寄生电容，数字控制位 $n=4$ ， C_{para} 为差分对管寄生电容，仿真得到 C_{para} 大约为 1 pF。对于最低频率 1.2 GHz，代入公式(5-32)得到开关 MIM 电容约 0.4 pF，对最高频率 2.1 GHz，代入公式(5-33)得到 MOS 管漏极寄生电容 80 fF。

开关电容确定之后，与之相连的 MOS 管作为开关使用，其尺寸有一定限制。如果尺寸过小，会使得导通状态下电容值不能有效地接入谐振腔；如果尺寸过大，在关断的时候会有很大的寄生电容。晶体管导通与关断时电容值的情况如图 5-24 所示。图中的仿真结果是在 MIM 电容为 0.95 pF 时，扫描晶体管宽长比得到的。可以看到 MOS 管宽长比选择在 60~80 是比较合理的。当 MIM 电容增加时，此曲线拐点会右移，这时应把 MOS 管尺寸放宽，当 MIM 电容减小时，此曲线拐点会左移，这时的 MOS 管尺寸要缩小。总之对于每一个开关电容，都要通过仿真找到合理的 MOS 管尺寸。

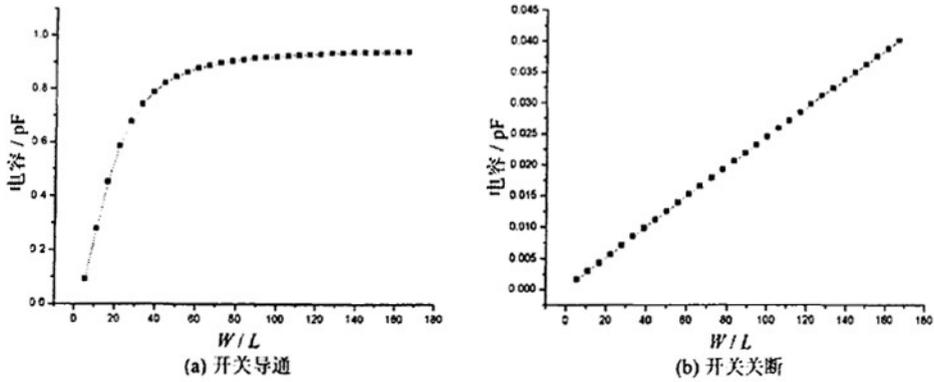


图 5-24 导通与截止状态下的开关电容

图 5-25 给出仿真得到的分段压控特性曲线，频率范围 1237~2225 MHz。由于低频段接入的开关电容数量增加，所以低频段压控增益小于高频段压控增益。

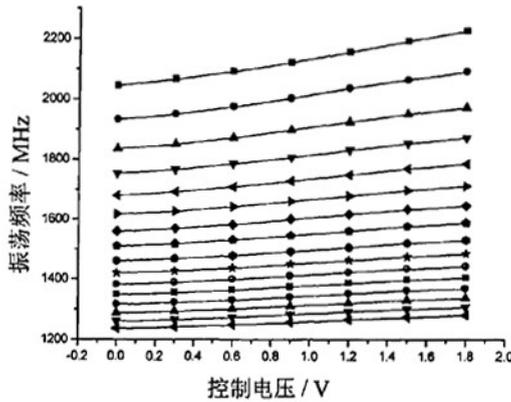


图 5-25 分段压控特性曲线

5.5.2 测试结果

电路采用 TSMC 0.18- μm CMOS 工艺，通过多项目晶圆进行了流片。图 5-26 是芯片显微照片，芯片面积 $1.2 \times 0.9 \text{ mm}^2$ 。

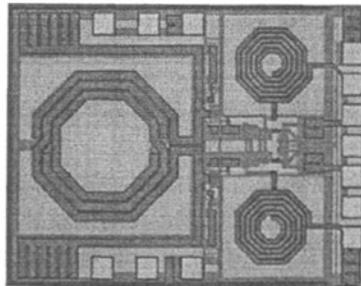


图 5-26 宽带压控振荡器芯片显微照片

电路布局结构与窄带压控振荡器类似，采用 PGSGSGP 的七针探针作为输出。频段选择控制端在芯片两侧。芯片在东南大学射频与光电集成电路研究所测试室进行测试，在 1.8-V 电源电压下，电路总电流 20 mA，其中振荡级电流 8.8 mA。50Ω负载上单端输出功率-8 dBm。测试仪器采用 Agilent E4440A 频谱仪和 Agilent 86100A 示波器测试，用 PMR18-1.3TR 电源供电。芯片能够正常工作，图 5-27 和图 5-28 分别为测得的压控特性曲线和相位噪声性能。从图 5-27 看出，测试得到的频率范围 1173~1900 MHz，与仿真结果相比，整个频段下移，高端频率下降 300 MHz，低端频率下降 60 MHz，频率覆盖范围也变窄，与仿真结果的差异在很大程度上是由寄生电容引起。虽然设计时已经考虑寄生电容的作用，将设计频段向上提，但幅度仍然不够。与设计指标相比，低端频率达到要求，高端频率差 180 MHz。设计中还存在的缺陷是各频段间重复部分较多，不能尽可能的扩展频率范围，这是由于设计时过于保守，为避免频段间会有漏洞而将开关电容选取过小，在以后的设计中应当改进。测得的相位噪声数值为-83 dBc/Hz@10 kHz 和-99 dBc/Hz@100 kHz，与设计指标有几分贝的下降。仿真时得到的相位噪声为-89 dBc/Hz@10 kHz 和-110 dBc/Hz@100 kHz。测试结果比仿真结果有将近 10 分贝的下降。

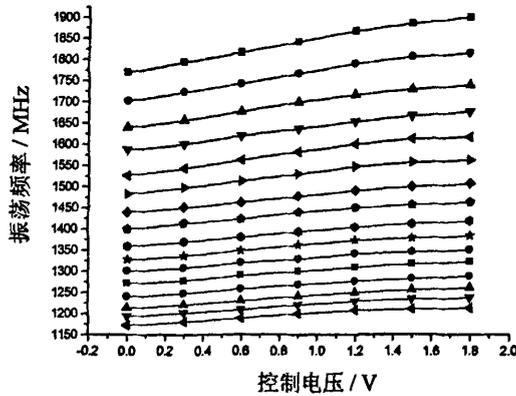


图 5-27 压控特性曲线的测试结果

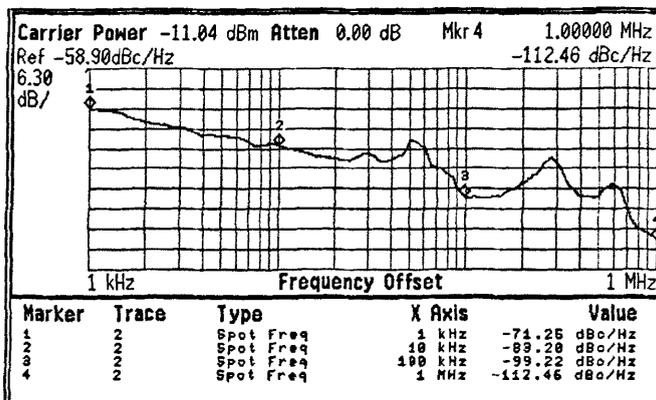


图 5-28 相位噪声测试结果

5.6 小结

本章详细介绍了 0.18- μm CMOS 工艺设计差分负阻振荡器的设计过程及优化方法。相位噪声分析部分对电压偏置式负阻差分振荡器都适用, 可以作为相位噪声优化的依据。最后实现的两块电路中窄频带压控振荡器的性能指标较好, 满足设计指标的需求。宽频带压控振荡器的测试结果据设计指标有一定偏差, 为进一步的设计奠定了基础。

参考文献

- [1] Mehr I, Rose S, Nesterenko S, et al. A Dual-Conversion Tuner for Multi-Standard Terrestrial and Cable Reception [J]. Symposium on VLSI Circuits Digest of Technical Papers, 2005
- [2] Freescale Technology Forum. Silicon Tuners [Z]. Orlando, 2005
- [3] Hajimiri A, Lee T H. A general theory of phase noise in electrical oscillators [J]. IEEE Solid-State Circuits, 1998, 33(2):179-194
- [4] Andreani P, Wang X. On the phase-noise and phase-error performances of multiphase LC CMOS VCOs [J]. IEEE Journal of Solid-State Circuits, 2004, 39(11):1883-1893
- [5] Andreani P, Wang X, Vandi L, et al. A study of phase noise in Colpitts and LC-tank CMOS oscillators [J]. IEEE Journal of Solid-State Circuits, 2005, 40(5):1107-1118
- [6] 黄颀. 超高速、射频与微波单片集成电路设计关键技术研究: [博士学位论文]. 南京: 东南大学无线电工程系, 2004
- [7] Li Zhiqun, Wang Zhigong, Zhang Liguog, Xu Yong. Low phase noise LC VCO design in CMOS technology [J]. Journal of Southeast University (English Edition), 2004, 20(1):6-9.
- [8] 迟青青. 0.18 μm CMOS 工艺单片集成 LC 压控振荡器设计与实现: [硕士学位论文]. 南京: 东南大学无线电工程系, 2007
- [9] Mostafa A H, El-Gamal M N. A 12.5GHz back-gate tuned VCO in 0.25 μm CMOS[C]. In: Proc of IEEE 7th International Conference on Electronics, Circuits and Systems.2000. 243-247
- [10] Hegazi E, Sjoland H, Abidi A A. A Filtering Technique to Lower LC Oscillator Phase Noise [J]. IEEE Journal of Solid-State Circuits, 2001, 36(12):1921-1930
- [11] Kim H, Ryu S, Chung Y, et al. A Low Phase-Noise CMOS VCO with Harmonic Tuned LC Tank [J]. IEEE Transactions on Microwave Theory and Techniques, 2006, 54(7):2917-2924
- [12] Tang Changwen, He Jie, Jian Hongyan, et al. An Accurate 1.08 GHz CMOS LC Voltage-Controlled Oscillator [J]. Chinese Journal of Semiconductors, 2005, 26(5):867-872
- [13] Ku Y, Nam, I, Ha S, et al. Close-in Phase Noise Enhanced Voltage Controlled Oscillator Employing Parasitic V-NPN Transistor in CMOS Process [J]. IEEE Transactions on Microwave theory and techniques, 2006, 54(4):1363-1369
- [14] Mostafa A H, El-Gamal M N. A 12.5GHz back-gate tuned VCO in 0.25 μm CMOS [C]. Proc of IEEE 7th International Conference on Electronics Circuits and Systems, 2000, 243-247

第6章 SiGe 工艺振荡器

本章应用 0.35- μm SiGe 工艺设计 Colpitts 振荡器, 应用于 ISM (Industrial Scientific and Medical) 波段的集群系统, 振荡频率 340~400 MHz, 相位噪声 -91 dBc/Hz@10 kHz。并将线性时不变模型用于双极性 Colpitts 振荡器的相位噪声分析, 对 Colpitts 振荡器的电容分压比进行了优化分析。

6.1 电路设计

集群通信系统是主要用于指挥调度的专用移动通信系统, 其特点是用户动态共享无线信道, 频谱利用率高, 通话具有私密性。由于集群通信系统具备特有的调度功能、组呼功能、快速呼叫建立、高可用性和安全性等特点, 在专业通信领域发挥着巨大的作用, 其主要应用范围包括对指挥调度功能要求较高的部门和企业, 主要包括政府部门(如军队、公安部门、国家安全部门和紧急事件服务部门)、铁路、水利、电力、民航等单位。此外, 随着经济的发展, 出租、物流、物业管理和工厂制造业也越来越需要集群通信。根据应用方式的不同, 可以分为共网集群系统和专网集群系统。集群专网是指由某一部门单独建设和维护, 并仅在本部门内部使用的集群网络。集群共网则有运营商负责建设和维护, 多个集团或部门可以通过 VPN 等方式共同使用网络, 并实现一定的服务质量保证和优先级功能^[1]。

随着社会经济的发展, 政府部门、企事业单位对移动调度服务的需求愈加广泛和迫切。2008 年的北京奥运会、2010 年的上海世博会都对专用移动通信系统提出了很高的要求, 特别是美国的“9.11”事件和我国 2003 年“非典”流行以后, 更加深了人们对专用移动通信和数字集群的理解, 加强了它们在处理突发事件和特殊事件中的重要作用的研究。

本章采用奥地利 AMS 公司 0.35- μm SiGe 工艺设计一个单端 Colpitts 振荡器, 应用于集群通信系统, 电路结构如图 6-1 所示。虚线左边是谐振腔, 由电感 L_1 , 变容管 D_1 , D_2 , 电阻 R_4 和耦合电容 C_3 构成。

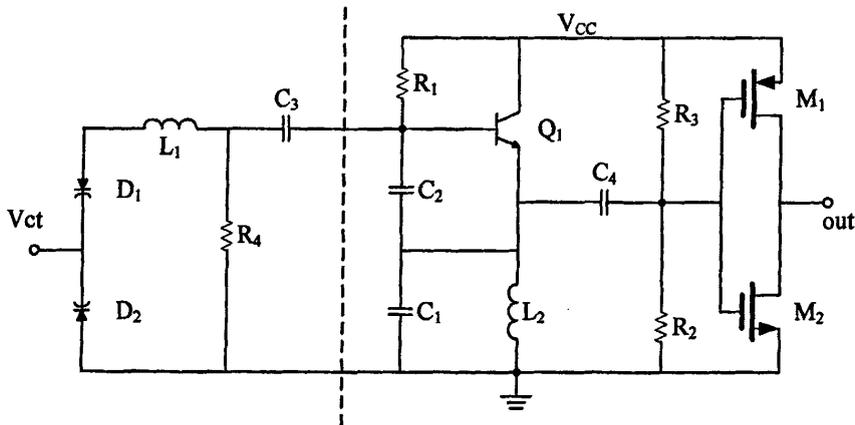


图 6-1 Colpitts 振荡器电路图

由于电路工作在 400 MHz 附近, 需要较大的电感和变容管构成谐振腔。片上元件达不到这样大的数值, 所以采用了片外元件。其中 L_1 和 L_2 是高频电感, L_1 为 30 nH, 用做谐振腔电感, 仿真时设其 Q 值为 20。 L_2 为 300 nH, 用做扼流圈。 D_1 和 D_2 采用 Panasonic 公司变容管, 型号 MA2S376, 反向偏压在 0~3.3 V 之间, 变容范围 24~7 pF。 HBT 三级管 Q_1 和电容 C_1 , C_2 提供负阻补偿谐振腔的能量损耗。由场效应晶体管 M_1 和 M_2 构成的反相器用作 VCO 的输出级。

由于电感 L_1 较大, 它和变容管 D_1 、 D_2 串联后等效为一个电感 L , 与电容 C_1 、 C_2 组成谐振腔。等效电感的计算为

$$L = L_1 - \frac{1}{2\omega C_v} \quad (6-1)$$

式中 L 是等效电感, C_v 是变容管串联电容值。由第三章内容知道, 振荡频率

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (6-2)$$

其中 C 是谐振腔电容

$$C = \frac{C_1 C_2}{C_1 + C_2} \quad (6-3)$$

同样根据第三章内容, 定义 n 是电容分压器的电压分配系数

$$n = \frac{C_1}{C_1 + C_2} \quad (6-4)$$

由偏置电流可以大致算出振幅

$$\begin{aligned} A &= 2I_{\text{BIAS}}R_p(1-n) \\ &= I_1R_p(1-n) \end{aligned} \quad (6-5)$$

A 为晶体管基极节点电压振幅, I_{BIAS} 是偏置电流, I_1 是基波电流幅度, R_p 是谐振腔等效并联电阻。仿真得到工作频率上 R_p 为 150 Ω , 偏置电流 10 mA, 因此得到谐振腔振幅 1.5 V。

电路仿真过程中采用自建模型替代变容管 D_1 和 D_2 , 它们的等效模型示于图 6-2(a)。其中 R_s 代表变容管损耗电阻, L_s 是引线电感, C_p 是封装电容, C_v 是可变电容。变容管电容可以按下式计算

$$C_j = \frac{C_{j0}}{(1+V_\alpha/0.7)^x} \quad (6-6)$$

其中 V_α 是振荡器控制电压。 C_{j0} 是 0 电压偏置时的电容。 x 是拟合指数项。

将模型的仿真结果与厂商提供的器件的数据相比较, 通过曲线拟合得到 C_{j0} 和 x 。图 6-2(b)是变容管的变容特性曲线。带有方块标志的曲线是从器件文件中读到的数据, 而带圆点标志的曲线是通过模型仿真得到的。因为我们最关心振荡器的频率覆盖范围, 而变容范围决定了振荡器的输出频率范围, 因此公式(6-6)中的参数选取要使两条曲线的端点重合。振荡器的控制电压 0~3.3 V, 拟合区域也在这个范围之内。图 6-2(b)曲线中使用的参数是 $C_{j0}=24$ pF 和 $x=0.68$ 。

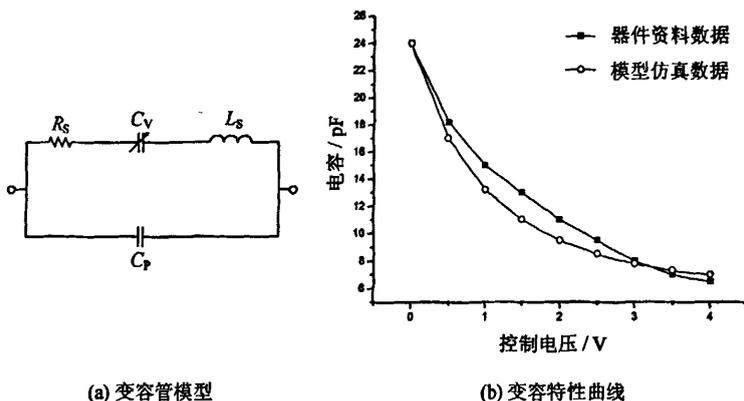


图 6-2 变容管仿真模型及变容特性曲线

6.2 相位噪声分析

相位噪声分析仍采用线性时变模型。与 MOS 晶体管振荡器不同的是，双极性晶体管振荡器的基极电阻热噪声对相位噪声有较大的影响。而且双极性器件的指数率特性决定了它的计算要比平方律特性的 MOS 器件复杂。

6.2.1 小信号噪声模型

双极性 Colpitts 振荡器的小信号噪声等效电路示于图 6-3。主要噪声源为谐振腔损耗电阻热噪声 $\overline{i_R^2}$ ，集电极电流散弹噪声 $\overline{i_c^2}$ ，基极电阻热噪声 $\overline{i_{rb}^2}$ 。由于基极电流闪烁噪声的影响很小，所以在里忽略不计^[2]。

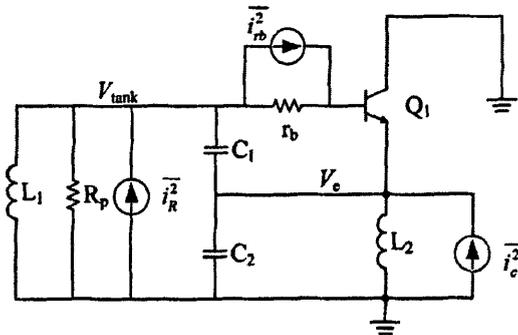


图 6-3 Colpitts 振荡器中的噪声源

与上一章相同，对于相位噪声的解析计算只考虑 $1/f^2$ 区域相位噪声，使用的公式为

$$L(\Delta\omega) = 10 \log \left(\frac{\Gamma_{rms}^2 \cdot \overline{i_n^2} / \Delta f}{q_{max}^2 \cdot 2\Delta\omega^2} \right) = 10 \log \left(\frac{\Gamma_{rms}^2 \cdot \overline{i_n^2} / \Delta f}{C^2 A^2 \cdot 2\Delta\omega^2} \right) \quad (6-7)$$

其中 C 是节点电容， A 是谐振腔振幅， $\overline{i_n^2}$ 表示噪声电流谱密度， Γ_{rms} 为其相关 ISF 函数

的均方根。

对振荡的任意初始相位，谐振腔电压波形可以表示为

$$V_{\text{tank}} = -A \cos \phi \quad (6-8)$$

这里用角度 ϕ 代替 ωt ， A 在公式(6-5)中定义。考虑到 V_c 是 V_{tank} 经电容分压得到的，因此它们同相位

$$V_c(\phi) = -(1-n)A \cos(\phi) \quad (6-9)$$

这样得到晶体管 BE 结瞬时偏压

$$v_{\text{BE}}(\phi) = -nA \cos(\phi) \quad (6-10)$$

令

$$A_{\text{be}} = nA \quad (6-11)$$

定义 V_{BE} 是晶体管基极-发射极直流结电压， $I_c(\phi)$ 可以表示为

$$I_c(\phi) = I_s e^{\frac{V_{\text{BE}} + A_{\text{be}} \cos(\phi)}{V_T}} \quad (6-12)$$

其中 I_s 是三极管反向饱和电流， V_T 是热电压 (q 是电子电荷)，

$$V_T = kT/q \quad (6-13)$$

因为晶体管电流的直流分量等于偏置电流 I_{BIAS} ， V_{BE} 可从下面关系得到

$$I_{\text{BIAS}} = \frac{1}{2\pi} \int_{-\pi}^{\pi} I_c(\phi) d\phi = \frac{1}{2\pi} \int_{-\pi}^{\pi} I_s e^{\frac{V_{\text{BE}} + A_{\text{be}} \cos(\phi)}{V_T}} d\phi \quad (6-14)$$

方程(6-14)的解可用修正的第一类 Bessel 函数项 $B_m(x)$ 表示^[2]， $B_m(x)$ 定义为

$$B_m(x) = \frac{1}{\pi} \int_0^{\pi} e^{x \cos t} \cos(mt) dt \quad (6-15)$$

其中 m 是 $B_m(x)$ 的阶数。当 $m=0$ ，式(6-14)正比于修正的零阶第一类 Bessel 函数 $B_0(A_{\text{be}}/V_T)$ 。定义

$$a_e = A_{\text{be}}/V_T \quad (6-16)$$

重写(6-14)如下

$$I_{\text{BIAS}} = I_s e^{\frac{V_{\text{BE}}}{V_T}} \cdot B_0\left(\frac{A_{\text{be}}}{V_T}\right) = I_s e^{\frac{V_{\text{BE}}}{V_T}} \cdot B_0(a_e) \quad (6-17)$$

由(6-17)得到

$$V_{\text{BE}} = \ln\left(\frac{I_{\text{BIAS}}}{I_s \cdot B_0(a_e)}\right) V_T \quad (6-18)$$

由傅立叶变换得到晶体管电流的基波 I_1

$$I_1 = \frac{1}{\pi} \int_{-\pi}^{\pi} I_c(\phi) \cos(\phi) d\phi = \frac{1}{\pi} \int_{-\pi}^{\pi} I_s e^{\frac{V_{\text{BE}} + A_{\text{be}} \cos(\phi)}{V_T}} \cos(\phi) d\phi \quad (6-19)$$

再次应用(6-15)，把正比于 $m=1$ 的修正 Bessel 函数应用于(6-19)，经数学替换后得到

$$I_1 = 2I_e e^{V_{be}/V_T} \cdot B_1(a_e) = 2I_{BIAS} \frac{B_1(a_e)}{B_0(a_e)} \quad (6-20)$$

实际情况下 a_e 很大, 公式(6-20)简化为 $I_1 \approx 2I_{BIAS}$, 这和第三章的结果一致。

6.2.2 谐振腔损耗引入的相位噪声

首先计算谐振腔损耗引起的相位噪声, R_p 产生的静态噪声电流谱密度为

$$\overline{i_R^2} = 4kT\Delta f / R_p \quad (6-21)$$

在与 R_p 并联的位置向谐振腔注入一电荷量 ΔQ 的电流脉冲, 引起谐振腔节点电压变化

$$\Delta V_R = \Delta Q / C \quad (6-22)$$

其中 C 是谐振腔电容, 由公式(6-3)定义。由文献[3,4]得到与 R_p 相关的 ISF

$$\Gamma_R(\phi) = \sin(\phi) / N \quad (6-23)$$

对于本章中的单端电路结构, $N=1$ 。容易求得 $\Gamma_{R,rms}^2$

$$\Gamma_{R,rms}^2 = \frac{1}{2\pi} \int_0^{2\pi} \Gamma_R^2(\phi) d\phi = \frac{1}{2} \quad (6-24)$$

把公式(6-21)和(6-24)代入(6-7)得到谐振腔损耗引起的相位噪声解析表达式

$$L_R(\Delta\omega) = 10 \log \left(\frac{kT}{C^2 A^2 \Delta\omega^2 R_p} \right) \quad (6-25)$$

6.2.3 集电极电流散弹噪声引入的相位噪声

下面计算集电极电流散弹噪声引入的相位噪声。集电极散弹噪声电流谱密度为

$$\overline{i_c^2} = 2qI_c \Delta f \quad (6-26)$$

由于 $\overline{i_c^2}$ 是周期稳定噪声源, 因此需要把 ISF 函数换成有效 ISF 函数 Γ_{eff} , 由第四章内容

$$\Gamma_{eff}(\phi) = \Gamma(\phi) a(\phi) \quad (6-27)$$

其中 $a(\phi)$ 包含了噪声功率源的周期特性。用 Γ_{ic} 表示 $\overline{i_c^2}$ 的相关 ISF。在 $\overline{i_c^2}$ 的位置向谐振腔电容注入电荷 ΔQ 引起的谐振腔节点电压变化

$$\Delta V_{ic} = \Delta Q / C_1 \quad (6-28)$$

与式 $\Delta V_R = \Delta Q / C$ (6-22) 比较知道^[5]

$$\frac{\Gamma_{ic}}{\Gamma_R} = \frac{\Delta V_{ic}}{\Delta V_R} \Rightarrow \Gamma_{ic} = \frac{\Delta V_{ic}}{\Delta V_R} \Gamma_R = (1-n) \Gamma_R = (1-n) \sin(\phi) \quad (6-29)$$

下面计算 $a(\phi)$, 根据式(6-12)、(6-26)和(6-27)得到

$$\frac{\overline{i_c^2}}{\Delta f} = 2qI_s e^{\frac{V_{BE} + A_{\beta} \cos(\phi)}{V_T}} = 2qI_s e^{\frac{V_{BE}}{V_T}} e^{\frac{A_{\beta} \cos(\phi)}{V_T}} = \frac{\overline{i_{c0}^2}}{\Delta f} \cdot \alpha_{ic}^2(\phi) \quad (6-30)$$

结合式(6-18), 定义

$$\frac{\overline{i_{c0}^2}}{\Delta f} = 2qI_s e^{\frac{V_{BE}}{V_T}} = 2 \frac{kT}{V_T} \frac{I_{BIAS}}{B_0(a_e)} \quad (6-31)$$

$$\alpha_{ic}(\phi) = \sqrt{e^{a_e \cos(\phi)}} \quad (6-32)$$

从式(6-29)和(6-32)得到

$$\Gamma_{ic,eff}(\phi) = \sqrt{e^{a_e \cos(\phi)}} (1-n) \sin(\phi) \quad (6-33)$$

现在能够计算 $\Gamma_{ic,eff,rms}^2$

$$\begin{aligned} \Gamma_{ic,eff,rms}^2 &= \frac{1}{2\pi} \int_0^{2\pi} \Gamma_{ic,eff}^2(\phi) d\phi = \frac{1}{2\pi} \int_0^{2\pi} e^{a_e \cos(\phi)} (1-n)^2 \sin^2(\phi) d\phi \\ &= \frac{(1-n)^2}{2\pi} \int_0^{2\pi} e^{a_e \cos(\phi)} \frac{1 - \cos(2\phi)}{2} d\phi \\ &= \frac{(1-n)^2}{4\pi} \left[\int_0^{2\pi} e^{a_e \cos(\phi)} d\phi - \int_0^{2\pi} e^{a_e \cos(\phi)} \cos(2\phi) d\phi \right] \\ &= \frac{(1-n)^2}{2} [B_0(a_e) - B_2(a_e)] \end{aligned} \quad (6-34)$$

由修正 Bessel 函数项的性质^[2]

$$B_0(x) - B_2(x) = 2B_1(x)/x \quad (6-35)$$

式(6-34)可以化简为

$$\Gamma_{ic,eff,rms}^2 = \frac{(1-n)^2 B_1(a_e)}{a_e} \quad (6-36)$$

乘积

$$\overline{i_{c0}^2} \cdot \Gamma_{ic,eff,rms}^2 = (1-n)^2 \frac{B_1(a_e)}{a_e} \frac{2kT}{V_T} \frac{I_{BIAS}}{B_0(a_e)} \quad (6-37)$$

代入式(6-5)、(6-11)、(6-16)和(6-20), 上式化简为

$$\begin{aligned} \overline{i_{c0}^2} \cdot \Gamma_{ic,eff,rms}^2 &= (1-n)^2 \frac{B_1(a_e)}{a_e} \frac{2kT}{V_T} \frac{I_{BIAS}}{B_0(a_e)} \\ &= (1-n)^2 \frac{kT}{a_e V_T} I_1 \\ &= \frac{1-n}{n} \frac{kT}{R_p} \end{aligned} \quad (6-38)$$

把上式代入式(6-7)最终得到由 $\overline{i_c^2}$ 引起的相位噪声

$$L_{ic}(\Delta\omega) = 10 \log \left(\frac{1-n}{2n} \frac{kT}{C^2 A^2 \Delta\omega^2 R_p} \right) \quad (6-39)$$

式(6-25)和(6-39)可以结合起来,得到谐振腔损耗和集电极电流散弹噪声共同引起的相位噪声公式

$$L_{R+ic}(\Delta\omega) = 10 \log \left(\frac{1+n}{2n} \cdot \frac{kT}{C^2 A^2 \Delta\omega^2 R_p} \right) \quad (6-40)$$

按照式(6-5), A 是 n 的函数, 忽略 I_1 和 n 的弱联系, 可以提出式(6-40)中与 n 相关的项

$$f(n) = \frac{1+n}{2n(1-n)^2} \quad (6-41)$$

容易找到 $n \approx 0.28$ 时, 式(6-41)有最小值, 这时式(6-40)表示的相位噪声最小。并且可以看出最优情况下, 谐振腔损耗电阻与集电极电流噪声引起的相位噪声的比值约为 1:1.3。做出 $f(n)$ 的函数曲线如图 6-4 所示, 可以看出对于谐振腔损耗和集电极电流散弹噪声而言, n 取值在 0.2 到 0.4 之间, 振荡器都有较好的相位噪声。

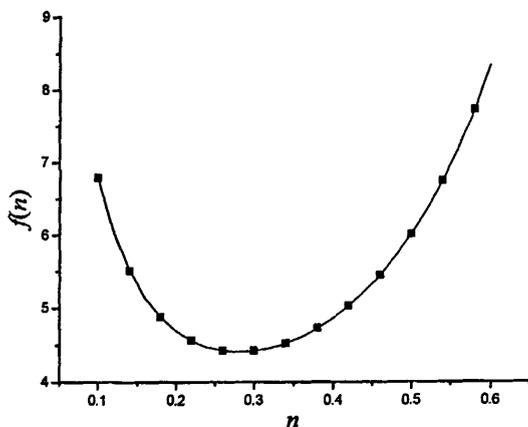


图 6-4 谐振腔损耗电阻和集电极电流噪声引起的相位噪声和 n 的关系

6.2.4 基极电阻热噪声引入的相位噪声

最后计算基极电阻热噪声引入的相位噪声, 首先要把 $\overline{i_{rb}^2}$ 的相关 ISF $\Gamma_{rb}(\phi)$ 和 $\Gamma_R(\phi)$ 联系起来。ISF 函数定义为在噪声电流源的相应位置并联一个电流脉冲源, 向谐振腔节点注入电容 ΔQ , 引起的电压变化 ΔV 。 $\Gamma_R(\phi)$ 的求解过程为, 与 R_p 并联一电流脉冲源向谐振腔注入面积 $\Delta Q(\phi)$ 的电流脉冲, 引起谐振腔电容 C 上的电压 $\Delta V_R(\phi) = \Delta Q(\phi)/C$, 这个电压 $\Delta V_R(\phi)$ 引起 $\Gamma_R(\phi)$ 。同样引入并联于 r_b 的电流脉冲, 如图 6-5(a), 观察谐振腔电容 C 上的电压变化 $\Delta V_{rb}(\phi)$, 能够得到 $\Gamma_{rb}(\phi)$

$$\Gamma_{rb}(\phi) = \frac{\Delta V_{rb}(\phi)}{\Delta V_R(\phi)} \Gamma_R(\phi) = \frac{\Delta Q_{rb}(\phi)}{\Delta Q(\phi)} \Gamma_R(\phi) \quad (6-42)$$

这里定义

$$\Delta Q_{rb}(\phi) = \Delta V_{rb}(\phi) \cdot C \quad (6-43)$$

为了方便计算，晶体管中的寄生电容都忽略了；但是仍然考虑基极和集电极之间的电容 C_B ，收集电流脉冲。这个电容的存在有利于计算，对最终结果没有影响。在时间 $t=t_0$ 施加并联于 r_b 的电流脉冲 ΔQ ， C_B 立即充电到 $V_B = \Delta Q / C_B$ 。从 $t=t_0$ 开始， $V_B(t)$ 随时间变化

$$V_B(t) = (\Delta Q / C_B) e^{-\frac{t-t_0}{\tau}} \quad (6-44)$$

其中 $\tau = r_b C_B$ 是 $r_b C_B$ 网络的时间常数。当 C_B 足够小时， τ 远远小于振荡周期， $V_B(t)$ 也是脉冲。接下来， $V_B(t)$ 引起的晶体管集电极剩余电流 $\Delta I(t)$ 也是脉冲。这样看来，图 6-5(a) 电路与图 6-5(b) 电路等效，分析就可以简化

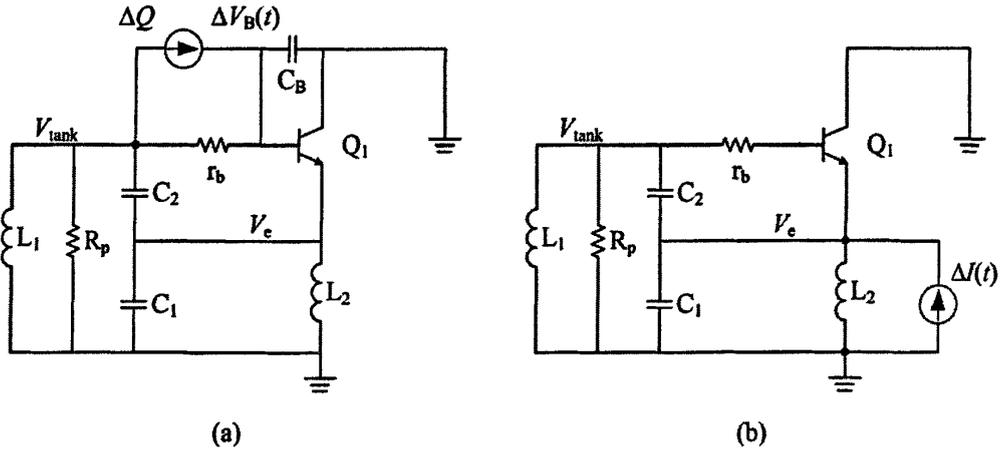


图 6-5 计算 Γ_{rb} 的电路图

$$\Delta I(t) = g_m(\omega_0 t) V_B(t) = g_m(\omega_0 t) \frac{\Delta Q(\phi)}{C_B} e^{-\frac{t-t_0}{\tau_{Cb}}} \quad (6-45)$$

其中 g_m 是晶体管跨导，注意到 $\Delta I(t)$ 的相关 ISF 函数就是 $\Gamma_{ic}(\phi)$ ，因为 $\Delta I(t)$ 与 i_c^2 并联。容易计算 $\Delta I(t)$ 包含的电荷 ΔQ_{rb}

$$\begin{aligned} \Delta Q_{rb}(\phi) &= \int_0^{\infty} \Delta I(t) dt = \int_0^{\infty} g_m(\omega_0 t) V_B(t) dt \\ &\approx g_m(\omega_0 t_0) r_b \Delta Q(\phi) = g_m(\phi) r_b \Delta Q(\phi) \end{aligned} \quad (6-46)$$

把式(6-46)代入式(6-42)，

$$\begin{aligned} \Gamma_{rb}(\phi) &= \frac{\Delta Q_{rb}(\phi)}{\Delta Q(\phi)} \Gamma_R(\phi) = g_m(\phi) r_b \Gamma_{ic}(\phi) \\ &= g_m(\phi) r_b (1-n) \sin(\phi) \end{aligned} \quad (6-47)$$

应用跨导和集电极电流的关系

$$g_m(\phi) = i_c(\phi) / V_T \quad (6-48)$$

结合式(6-30)得到 $\Gamma_{rb,rms}^2$

$$\begin{aligned}
 \Gamma_{rb,rms}^2 &= \frac{1}{2\pi} \int_0^{2\pi} \Gamma_{rb}^2(\phi) d\phi \\
 &= \frac{(1-n)^2 r_b^2}{2\pi V_T^2} \int_0^{2\pi} \sin^2(\phi) \cdot I_e^2 e^{\frac{2V_{BE}}{V_T}} e^{2a_e \cos(\phi)} d\phi \\
 &= \frac{(1-n)^2 r_b^2}{4\pi V_T^2} \frac{I_{BIAS}^2}{B_0^2(a_e)} \int_0^{2\pi} e^{2a_e \cos(\phi)} (1 - \cos(2\phi)) d\phi
 \end{aligned} \tag{6-49}$$

上面积分的求解仍用修正过的 Bessel 函数项

$$\begin{aligned}
 \Gamma_{rb,rms}^2 &= \frac{(1-n)^2 r_b^2}{2V_T^2} \frac{I_{BIAS}^2}{B_0^2(a_e)} \cdot [B_0(2a_e) - B_2(2a_e)] \\
 &= \frac{(1-n)^2 r_b^2}{2V_T^2} I_{BIAS}^2 \cdot \frac{B_1(2a_e)}{a_e B_0^2(a_e)} \\
 &= \frac{(1-n)r_b^2 I_{BIAS}}{4nV_T R_p} \cdot \frac{B_1(2a_e)}{B_0(a_e)B_1(a_e)}
 \end{aligned} \tag{6-50}$$

基极电阻热噪声电流谱密度为

$$\overline{i_{rb}^2} = 4kT\Delta f / r_b \tag{6-51}$$

将以上两式代入式(6-7)得到由基极电阻热噪声引起的相位噪声

$$L_{rb}(\Delta\omega) = 10 \log \left(\frac{I_{BIAS} r_b (1-n)}{2nV_T} \cdot \frac{B_1(2a_e)}{B_0(a_e)B_1(a_e)} \cdot \frac{kT}{C^2 A^2 \Delta\omega^2 R_p} \right) \tag{6-52}$$

注意 A 与 n 的联系, 提出式(6-52)中与 n 相关的项 $f(n)$

$$f(n) = \frac{1}{2n(1-n)} \cdot \frac{B_1(2a_e)}{B_0(a_e)B_1(a_e)} \tag{6-53}$$

应用 Maple 做出上式曲线如图 6-6 所示。从图中看出, 基极电阻热噪声引起的相位噪声在 $n=0.5$ 附近有最小值, 而且在 $n=0.5$ 附近的变化比较平坦。

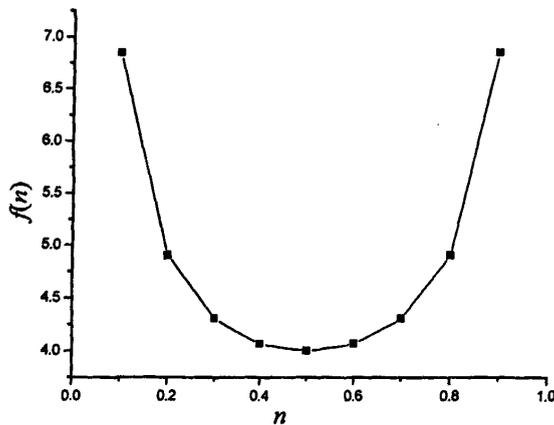


图 6-6 基极电阻热噪声引起的相位噪声和 n 的关系

由图 6-4 和图 6-6 看出, n 取值在 0.3~0.5 之间时, 振荡器有可能取得最小相位噪声。

对式(6-40)和(6-52)求和, 得到 $1/f^2$ 区域总的相位噪声

$$L_{1/f^2}(\Delta\omega) = 10 \log \left\{ \frac{kT(1+n)}{2nC^2 A^2 \Delta\omega^2 R_p} \cdot \left[1 + \left(\frac{I_{BIAS} r_b (1-n)}{V_T (1+n)} \cdot \frac{B_1(2a_c)}{B_0(a_c) B_1(a_c)} \right) \right] \right\} \quad (6-54)$$

6.3 仿真和测试结果

VCO 芯片采用 AMS 0.35- μm HBT BiCMOS 工艺制造, 图 6-7 给出了芯片照片, 由于没有片上电感, 芯片面积很小, 只有 $550 \mu\text{m} \times 300 \mu\text{m}$, 另外版图布局中在焊盘的间隙处放置了一些元件, 充分利用了芯片面积。焊盘选用 $100 \mu\text{m} \times 100 \mu\text{m}$, 为了方便键合测试。右边两个连在一起的是电源焊盘, 下方中间长方形的是地焊盘。电源和地焊盘做大是为了能用几根键合线并联键合, 以减小键合线电感。仿真过程中发现, 电源和地上的键合线电感对电路性能有一定影响。

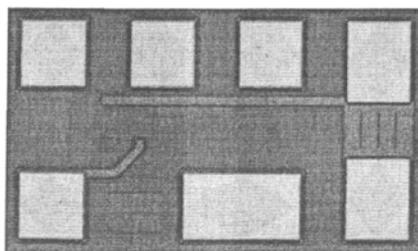


图 6-7 VCO 芯片照片

图 6-8 给出了芯片键合照片及测试用的 PCB 板照片。整个 PCB 板被固定在一个铝块基座上, 通过键合线与 VCO 芯片相连。SMA 接头用作输出与测试仪器相连。测试用电源电压 3.3 V, 总电流 19 mA。使用 Agilent E4440A 频谱分析仪测量振荡信号频谱。变容管上的控制电压在 0 到 3.3 V 之变化, 输出频率变化范围为 340~400 MHz。

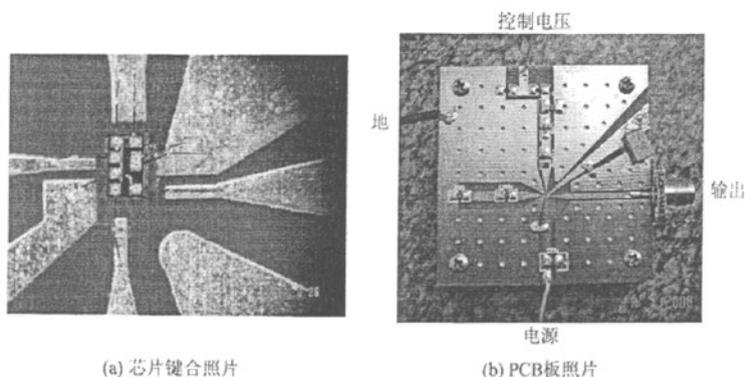


图 6-8 芯片键合及测试用 PCB 板照片

图 6-9 给出仿真和测试的压控特性曲线。从图中看出测试得到的振荡频率比仿真结果下降了一些, 这主要是由于仿真时无法考虑周全的寄生电容以及简化变容管模型不够准确。高端频率下降了大约 20 MHz, 低端频率下降了 5 MHz。按照前面的分析方法计算 Colpitts 振荡器的相位噪声, 并和仿真结果作比较。从图中可以看出, 计算结果与仿真结果比较接近, 两者之间有 3-dB 的差异。

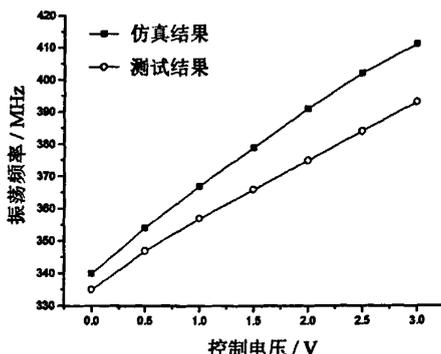


图 6-9 测量的 VCO 压控特性

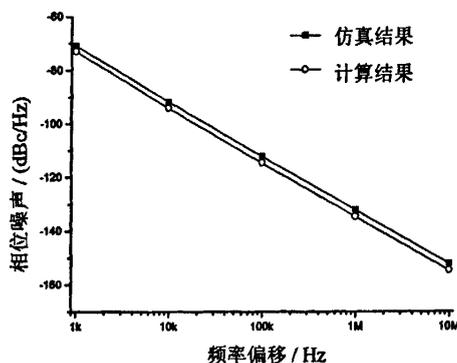


图 6-10 相位噪声的计算与仿真结果

相位噪声的计算过程中也可以分析各个噪声源产生的相位噪声。表 5-1 给出各个主要噪声源的噪声电流谱密度和由它们引起的相位噪声。从表中看出所有噪声源中，集电极电流占有最大比重，但基极电阻热噪声对相位噪声的影响最大，因此本章振荡器的设计中把电容分压比 n 设置在 0.5 附近。在频偏 10 kHz 处，闪烁噪声引起的相位噪声很小，这说明 10kHz 频偏属于 $1/f^2$ 区域。

表 6-1 各噪声源对相位噪声的影响比较

	谐振腔电阻 热噪声	集电极电流 噪声	基极电阻 热噪声	基极电流 闪烁噪声
噪声源电流谱密度 (A^2/Hz)	8.3×10^{-23}	3.36×10^{-21}	2.55×10^{-22}	7.2×10^{-19}
噪声源引起的相位噪声 (dBc/Hz@10 kHz)	-107.7	-99.6	-96.5	-109

图 6-11 和图 6-12 分别给出测试的振荡频谱和相位噪声。在 50 Ω 负载上的输出功率为 -2.47 dBm。偏离载波 10 kHz 处相位噪声为 -91 dBc/Hz。

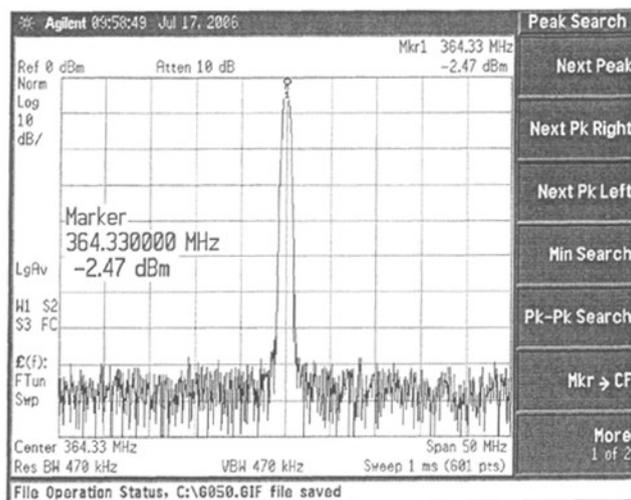


图 6-11 振荡频谱

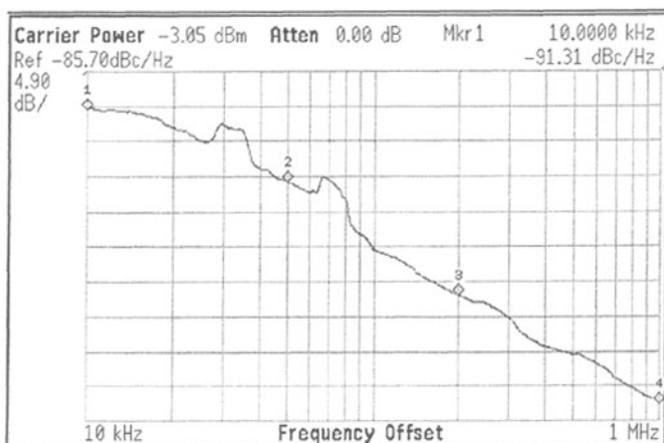


图 6-12 相位噪声

6.4 小结

本章详细介绍了 0.35- μm SiGe 工艺设计单端 Colpitts 振荡器的设计过程及优化方法。结合具体电路对相位噪声进行分析，作为相位噪声优化的依据。分析方法适用于双极性晶体管 Colpitts 振荡器电路。最后实现了一块应用于集群通信系统的 VCO。

参考文献

- [1] 集群通信在中国 [EB/OL]. <http://www.knowsky.com/12298.html>, 2005 年 2 月
- [2] Fard A, Andreani P. An analysis of $1/f^2$ phase noise in bipolar Colpitts oscillators (with a digression on bipolar differential-pair LC oscillators) [J]. IEEE Journal of Solid-State Circuits, 2007, 42(2):374-384
- [3] Andreani P, Wang X. On the phase-noise and phase-error performances of multiphase

- LC CMOS VCOs [J]. IEEE Journal of Solid-State Circuits, 2004, 39(11):1883-1893
- [4] Andreani P. A time-variant analysis of the $1/f^2$ phase noise in CMOS parallel LC-tank quadrature oscillators [J]. IEEE Trans. Circuits Syst. I, 2006, 53(8):1749-1760
- [5] Andreani P, Wang X, Vandi L, et al. A study of phase noise in Colpitts and LC-tank CMOS oscillators [J]. IEEE Journal of Solid-State Circuits, 2005, 40(5):1107-1118

第7章 总结

本文对 LC 压控振荡器和相位噪声作了比较系统的研究。第三章分析了振荡器的工作原理,尤其对电压偏置型 LC 差分负阻振荡器和 Colpitts 振荡器作了详细分析。第四章详细分析了相位噪声的产生机理以及在通信系统中的影响,介绍了相位噪声分析中的常用模型并比较它们的优劣。着重分析了 Leeson 模型和 Hajimiri 提出的线性时变模型。对于线性时变模型中冲击敏感度函数不易获得的问题,整理出简单实用的求解方法。第五章和第六章将相位噪声分析方法应用于具体的电路设计,给出了参数优化的方法,并在电路实践中得到验证。下面总结本文主要成果和创新点:

1) 整理出一套简单可行的,适用于工程实践的相位噪声分析方法。

Hajimiri 提出的线性时变模型提供了一个比较准确的分析相位噪声的方法,但存在 ISF 函数不易获得的问题,影响了它的广泛应用。本文通过查找资料,总结出简单求解 ISF 函数的方法。本文还将线性时变模型应用于不同的振荡器电路,如 CMOS 振荡器、双极性振荡器、LC 差分负阻振荡器和 Colpitts 振荡器。总结出一条适合工程实践应用的比较准确的相位噪声分析方法。

2) 提出以相位噪声为目标的振荡器电路优化方法。

相位噪声的优化过程中通常不需要找到最小的相位噪声值,而更希望得到以电路参数表示的相位噪声函数的解析式或曲线。本文进一步简化了线性时变模型的分析方法,在相位噪声的计算过程中以噪声载波功率比为函数,电路参数为自变量,得到更简洁的表达式和曲线,从而可以找到某电路参数理论上的最优值。在此基础上进行电路设计可以达到事半功倍的效果。文中具体给出了 CMOS 管宽长比,谐振腔电感值和电容分压比的优化过程。

3) 采用 CMOS 工艺设计并实现了两块 VCO 芯片。

在相位噪声理论分析的指导下,采用 0.18- μm CMOS 工艺设计两块电压偏置型 LC 差分负阻振荡器,应用于 DVB-T 接收机系统。其中的一块具有优秀的相位噪声性能,另一块具有较宽的频率范围。两个振荡器均经过了测试,测试结果基本符合预期指标,而且验证了相位噪声的理论分析方法。

4) 采用 SiGe BiCMOS 工艺设计并实现振荡器。

SiGe BiCMOS 工艺在微波射频领域具有很大的优势,也是集成电路的一个发展方向。然而国内对这种工艺的应用研究较少。应用 SiGe BiCMOS 工艺设计 VCO 是一个很有意义的尝试。本文在相位噪声理论分析的指导下,采用 0.35- μm SiGe BiCMOS 工艺设计 Colpitts 振荡器,应用于集群通信系统。振荡器的测试结果符合预期指标,而且验证了相位噪声的理论分析方法。

本文工作对无线通信用 LC 压控振荡器进行了理论上和实践上的探索,对促进射频集成电路设计水平具有重要的意义,对自主的微电子产业起到了推动作用。

虽然本论文做了一系列的工作,取得了一定的研究成果,但仍有很多不足,有待于进一步的完善和发展。进一步可以展开的研究包括:

1) 片上电感的研究

压控振荡器的相位噪声与谐振腔电感的 Q 值关系密切。虽然现在工艺厂商能够提供

高 Q 值的片上电感，但是电路设计者能够自行设计所需电感还是非常必要的。首先，工艺厂商提供的工艺库中的电感并不一定在设计者的工作频率上 Q 值最高，其次工艺库中的电感值一般是离散的，不一定恰好等于优化得到的电感值。而设计者自行设计的电感可以避免这两个方面的缺陷。定制的优化电感可以进一步降低 VCO 的相位噪声。

2) 相位噪声与功耗的多目标优化。

相位噪声是压控振荡器的重要性能指标，但不是唯一的性能指标。在低电压，低功耗的发展趋势中，如何降低电路的功耗显得越来越重要，而且 VCO 的 FOM (Figure of Merit) 值中也包含功耗这一因素。本文的优化过程只以相位噪声为优化目标，没有考虑功耗的问题。进一步完善的优化过程应该同时考虑相位噪声和功耗优化。

3) 封装与键合的影响。

射频电路中，键合线的寄生参数会严重影响电路性能。对于差分结构的振荡器，这种影响不太明显。对于单端结构振荡器，键合线的加入会使振荡波形上出现毛刺，不够平滑。因此应尽量采用差分结构的振荡器，在必须使用单端结构时需要考虑如何消除或减弱键合线的影响。